



UNIVERSIDAD TÉCNICA DE COTOPAXI
FACULTAD DE CIENCIAS DE LA INGENIERÍA Y APLICADAS
INGENIERÍA ELÉCTRICA EN SISTEMAS ELÉCTRICOS DE
POTENCIA
PROYECTO DE INVESTIGACIÓN

**“ESTUDIO COMPARATIVO DE LAS TRES TOPOLOGÍAS CLÁSICAS DE
LOS INVERSORES MULTINIVEL CONTROLADOS MEDIANTE
MODULACIÓN SPWM Y UN MOTOR DE INDUCCIÓN TIPO JAULA DE
ARDILLA COMO CARGA”**

Proyecto de Titulación presentado previo a la obtención del Título de Ingeniero Eléctrico en
Sistemas Eléctricos de Potencia.

Autores:

Guerrero Moreta Fernando Marcelo

Montaluisa Taco Pablo Andrés

Tutor Académico:

Ing. Hidalgo Oñate Ángel Guillermo MSc.

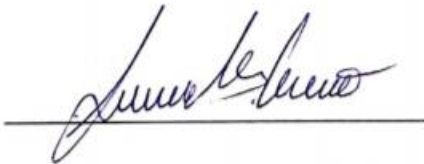
LATACUNGA – ECUADOR.

2021

DECLARACIÓN DE AUTORÍA

Yo **Guerrero Moreta Fernando Marcelo** con cédula de identidad N° 175027794-7 y **Montaluisa Taco Pablo Andrés** con cédula de identidad N° 050418674-3 declaramos ser autores del presente proyecto de investigación “**ESTUDIO COMPARATIVO DE LAS TRES TOPOLOGÍAS CLÁSICAS DE LOS INVERSORES MULTINIVEL CONTROLADOS MEDIANTE MODULACIÓN SPWM Y UN MOTOR DE INDUCCIÓN TIPO JAULA DE ARDILLA COMO CARGA.**”, siendo el Ing. MSc. Ángel Guillermo Hidalgo Oñate tutor del presente trabajo; y eximo expresamente a la Universidad Técnica de Cotopaxi y a sus representantes legales de posibles reclamos o acciones legales.

Además, certifico que las ideas, conceptos, procedimientos y resultados vertidos en el presente trabajo investigativo, son de mi exclusiva responsabilidad.



Guerrero Moreta Fernando Marcelo
C.C.: 1750277947



Montaluisa Taco Pablo Andrés
C.C.: 0504186743

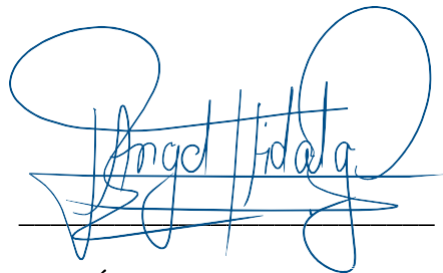
AVAL DEL TUTOR DE PROYECTO DE TITULACIÓN

En calidad de Tutor del Trabajo de Investigación sobre el título:

“ESTUDIO COMPARATIVO DE LAS TRES TOPOLOGÍAS CLÁSICAS DE LOS INVERSORES MULTINIVEL CONTROLADOS MEDIANTE MODULACIÓN SPWM Y UN MOTOR DE INDUCCIÓN TIPO JAULA DE ARDILLA COMO CARGA.”, de **Guerrero Moreta Fernando Marcelo** y **Montaluisa Taco Pablo Andrés** de la carrera **Ingeniería Eléctrica** considero que dicho Informe Investigativo cumple con los requerimientos metodológicos científico-técnicos suficientes para ser sometidos a la evaluación del Tribunal de Validación de Proyecto que el Honorable Consejo Académico de la Facultad de Ciencias de la Ingeniería y Aplicadas de la Universidad Técnica de Cotopaxi designe, para su correspondiente estudio y calificación.

Latacunga, agosto 2021.

El tutor



Ing. MSc. Ángel Guillermo Hidalgo Oñate
C.C.: 0503257404

APROBACIÓN DEL TRIBUNAL DE TITULACIÓN

En calidad del tribunal de lectores, aprueban el presente Informe de Investigación de acuerdo a las disposiciones reglamentarias emitidas por la Universidad Técnica de Cotopaxi, y por la Facultad de Ciencias de la Ingeniería y Aplicadas (CIYA) por cuanto, los postulantes: **Guerrero Moreta Fernando Marcelo** y **Montaluisa Taco Pablo Andrés**, con el título de Proyecto de Investigación “**ESTUDIO COMPARATIVO DE LAS TRES TOPOLOGÍAS CLÁSICAS DE LOS INVERSORES MULTINIVEL CONTROLADOS MEDIANTE MODULACIÓN SPWM Y UN MOTOR DE INDUCCIÓN TIPO JAULA DE ARDILLA COMO CARGA**”, han considerado las recomendaciones emitidas oportunamente y reúne los méritos suficientes para ser sometido al acto de Sustentación de Proyecto.

Por lo antes expuesto, se autoriza realizar los empastados correspondientes, según la normativa institucional.

Latacunga, agosto del 2021

Para constancia firman:



Firmado electrónicamente por:
**JESSICA
NATALY
CASTILLO
FIALLOS**



Firmado electrónicamente por:
**MARCO ANIBAL
LEON SEGOVIA**

Lector 1 (Presidente)
Ing. MSc. Jessica Castillo
C.C.: 0604590216

Lector 2
Ing. MSc. Marco León
C.C.: 0502305402

Lector 3
PhD. Secundino Marrero
C.C.: 1757107907

AGRADECIMIENTO.

Agradezco primeramente a Dios por darme la salud y la entereza para mantenerme firme y conseguir lograr una meta más.

A mi mamita Luz Fernández que desde niño me enseñó el trabajo honesto, fuerte y el que al final del día te hace sentir satisfecho, ella que siempre me ha apoyado durante toda esta etapa, que me ha apoyado a convertirme en un hombre de bien.

A mis padres Luis Guerrero y Nancy Moreta que gracias a sus sacrificios me dieron lo necesario para poder seguir adelante.

A mi hermano Jonathan Guerrero que siempre ha estado pendiente de mí apoyándome y aconsejándome, que ha estado siempre en las buenas y en las malas.

Fernando

DEDICATORIA.

Dedico con todo mi corazón esta tesis a mi abuelita, pues ella me crio, me cuido y me formo primero como una persona de bien.

A mis padres por el sacrificio que han hecho para que pueda cumplir mis sueños y me han dado la mejor herencia que es el estudio.

A mi hermano que como un amigo siempre ha compartido mis triunfos y me ha consolado en las derrotas.

Fernando

AGRADECIMIENTO

Primeramente, agradezco a Dios que con su infinito amor y misericordia me dio la vida y me bendice con la oportunidad de ver un nuevo amanecer. Porque nunca me faltó su presencia en los momentos de debilidad y me dio la fortaleza y sabiduría necesaria para poder cumplir con mi meta.

Gracias a mis padres Salvador Montaluisa y María Taco quienes han sido un pilar fundamental en mi vida y en el trayecto de toda mi carrera, porque me enseñaron los valores de amor, esfuerzo y perseverancia para seguir adelante y alcanzar mis sueños.

Mi más sincero agradecimiento a mi hermana Lorena Montaluisa que siempre estuvo junto a mi brindándome su apoyo incondicional, porque siempre tuvo esas palabras de aliento hacia mí para seguir adelante y nunca rendirme a pesar de las adversidades.

Por último, un sincero agradecimiento al tutor de tesis el Ing. MSc. Ángel Guillermo Hidalgo Oñate, por compartir sus conocimientos y la ayuda brindada en el desarrollo de este proyecto.

Pablo

DEDICATORIA

La presente tesis la dedico con infinito amor a mi familia, quienes fueron mi más grande motivo para esforzarme y salir adelante.

A mi madre María Taco mi más grande amor, que con sus palabras y consejos siempre estuvo apoyándome y alentándome a ser un hombre de bien que lucha hasta alcanzar sus sueños.

A mi padre Salvador Montaluisa, quien me enseñó que la vida no es fácil y que con humildad, esfuerzo y perseverancia se puede alcanzar todos los propósitos en la vida.

A mi hermana Lorena Montaluisa y mi sobrina Yahaira Montaluisa, quienes han estado a mi lado en los buenos y malos momentos siempre confiando en mí y dándome fuerzas para seguir adelante y cumplir esta meta.

Gracias por ser mi motivo de inspiración para ser cada día alguien mejor y luchar para alcanzar mis sueños, con todo mi amor y cariño.

Pablo

INDICE DE CONTENIDO

1. INFORMACIÓN GENERAL	1
2. INTRODUCCIÓN:	3
2.1. EL PROBLEMA:	3
2.1.1. Situación problemática.....	3
2.1.2. Formulación del problema.....	4
2.2. OBJETO Y CAMPO DE ACCIÓN	4
2.2.1. Objeto de Investigación.....	4
2.2.2. Campo de Acción.....	4
2.3. BENEFICIARIOS DEL PROYECTO	4
2.3.1. Beneficiarios directos.....	4
2.3.2. Beneficiarios Indirectos.....	4
2.4. JUSTIFICACIÓN:	4
2.5. HIPÓTESIS	5
2.6. OBJETIVOS	6
2.6.1. General.....	6
2.6.2. Específicos.....	6
2.7. SISTEMA DE TAREAS	6
3. FUNDAMENTACIÓN CIENTÍFICO TÉCNICA	7
3.1. ANTECEDENTES DE LA INVESTIGACIÓN	7
3.2. MARCO TEÓRICO	9
3.2.1. Convertidores de potencia.....	9
3.2.2. Inversores Multinivel.....	10
3.2.3. Topologías de los inversores multinivel.....	12
3.2.4. Técnicas de modulación para inversores multinivel.....	16

3.2.5.	Parámetros de desempeño de los inversores multinivel	24
3.2.6.	Motor de inducción	26
4.	METODOLOGÍA.....	29
4.1.	TIPOS DE INVESTIGACIÓN	29
4.1.1.	Investigación bibliográfica-documental.....	29
4.1.2.	Investigación descriptiva	30
4.2.	MÉTODOS DE INVESTIGACIÓN.....	30
4.2.1.	Método deductivo	30
4.2.2.	Método analítico	30
4.3.	TÉCNICAS E INSTRUMENTOS.....	30
4.3.1.	Lectura comprensiva	30
4.3.2.	Interpretación de información.....	30
4.3.3.	Sintetización de información	30
4.3.4.	Observación	31
4.3.5.	Simulación	31
4.3.6.	Cálculo	31
5.	ANÁLISIS Y DISCUSIÓN DE RESULTADOS.....	43
5.1.	RESULTADOS DE LA SIMULACIÓN DEL INVERSOR NEUTRAL POINT CLAMPED (NPC) O DIODO ENCLAVADO DE 5 NIVELES.....	44
5.1.1.	Tensiones de salida del Inversor NPC trifásico de 5 niveles con modulación PD-PWM Multicarrier.....	44
5.1.2.	Corrientes del estator y del rotor del motor de inducción alimentado por un inversor NPC trifásico de 5 niveles.	47
5.1.3.	Variables de salida de motor de inducción alimentado por un inversor NPC trifásico de 5 niveles	49
5.2.	RESULTADOS DE LA SIMULACIÓN DEL INVERSOR FLYING CAPACITOR (FC) O CAPACITOR ENCLAVADO	51

5.2.1. Tensiones de salida del inversor FC trifásico de 5 niveles con modulación PS-PWM Multicarrier.....	51
5.2.2. Corrientes del estator y del rotor del motor de inducción alimentado por un inversor FC trifásico de 5 niveles	53
5.2.3. Variables de salida del motor de inducción alimentado por un inversor FC trifásico de 5 niveles.....	55
5.3. RESULTADOS DE LA SIMULACIÓN DEL INVERSOR CASCADE H-BRIDGE (CH).....	57
5.3.1. Tensiones de salida del inversor CHB trifásico de 5 niveles con modulación PS-PWM Multicarrier.....	57
5.3.2. Corrientes del estator y del rotor del motor de inducción alimentado por un inversor CHB trifásico de 5 niveles.....	59
5.3.3. Variables de salida de motor de inducción alimentado por un inversor CHB trifásico de 5 niveles	61
5.4. COMPARACIÓN Y DISCUSIÓN DE RESULTADOS	63
5.4.1. Comparación del número de elementos utilizados en cada topología	63
5.4.2. Comparación de THD de voltaje y corriente	63
5.4.3. Comparación del comportamiento de los parámetros del motor de inducción jaula de ardilla.....	64
5.4.4. Comparación económica.....	65
5.4.5. Comparación de las topologías en base a criterios ponderados	66
6. CONCLUSIONES	71
7. RECOMENDACIONES	72
8. BIBLIOGRAFÍA	73
9. ANEXOS	76

INDICE DE TABLAS

Tabla 2.1. Actividades y sistema de tareas relacionado a los objetivos.	6
Tabla 3.1. Estados de conmutación.	13
Tabla 4.1. Número de elementos del inversor NPC trifásico	33
Tabla 4.2. Número de elementos de un inversor FC trifásico de 5 niveles.	35
Tabla 4.3. Número de elementos de un inversor CHB trifásico de 5 niveles.....	36
Tabla 4.4. Parámetros del motor de inducción tipo jaula de ardilla	37
Tabla 4.5. Parámetros utilizados para el control Multicarrier PD-PWM	38
Tabla 4.6. Valores de los parámetros utilizados para la modulación PS-PWM Multicarrier...	41
Tabla 5.1. Resumen del número de elementos requeridos en cada topología.	63
Tabla 5.2. Resumen del THD obtenido en cada topología del inversor (5 niveles).	64
Tabla 5.3. Parámetros del motor obtenidos con cada topología del inversor multinivel de 5 niveles.....	65
Tabla 5.4. Análisis de costos de cada topología	65
Tabla 5.5. Pesos ponderados de los criterios considerados en la comparación de las topologías de los inversores NPC, FC y CHB de 5 niveles.	66
Tabla 5.6. Peso de ponderación relativo del THD de voltaje de cada topología.....	66
Tabla 5.7. Peso de ponderación relativo del THD de corriente de cada topología.	67
Tabla 5.8. Peso de ponderación relativo del comportamiento de los parámetros de motor alimentado con cada topología.	67
Tabla 5.9. Peso de ponderación relativo del costo de cada topología considerando el número de elementos requeridos.	67
Tabla 5.10. Peso de ponderación relativo de la complejidad de modulación de cada topología.	68
Tabla 5.11. Peso de ponderación relativo de escalabilidad en cada topología.....	68
Tabla 5.12. Peso de ponderación relativo del número de elementos requeridos en cada topología.....	68
Tabla 5.13. Resultados de los pesos ponderados relativos de cada criterio en función de cada topología.....	69
Tabla 5.14. Tabla de pesos ponderados de cada topología.....	69

INDICE DE FIGURAS

Figura 3.1. Señal de salida de un inversor multinivel de 5 niveles.	11
Figura 3.2. Esquema de un inversor multinivel.....	11
Figura 3.3. Inversor NPC de tres niveles.....	13
Figura 3.4. Inversor FC de 3 niveles.	14
Figura 3.5. Inversor CHB de 5 niveles.	15
Figura 3.6. Inversor trifásico multinivel.....	16
Figura 3.7. Técnicas de modulación para inversores multinivel.	17
Figura 3.8. a) Comparación de la señal moduladora y portadora b) Generación del tren de pulsos PWM.....	19
Figura 3.9. Señales de referencia de un sistema trifásico balanceado.	21
Figura 3.10. Modulación MCSPWM con dos portadoras.	22
Figura 3.11. Modulación LS-PWM a) Phase Disposition b) Phase Opposition Disposition c) Alternative Phase Opposition Disposition.....	23
Figura 3.12. Modulación PS-PWM.	24
Figura 3.13. Señal fundamental más el tercer armónico[24].....	25
Figura 3.14. Gráfico representativo del cambio de estado de un semiconductor de potencia[18].	26
Figura 3.15. Motor de inducción tipo jaula de ardilla [6].....	26
Figura 3.16. Estator y rotor de un motor de inducción [27].	27
Figura 3.17. a) Rotor tipo jaula de ardilla, b) rotor devanado [26].	27
Figura 4.1. Inversor monofásico NPC de 5 niveles.....	32
Figura 4.2. Inversor NPC trifásico de 5 niveles	32
Figura 4.3. Inversor monofásico FC de 5 niveles.....	34
Figura 4.4. Inversor FC trifásico de 5 niveles.	35
Figura 4.5. Inversor CH monofásico de 5 niveles.	36
Figura 4.6. Inversor CHB trifásico de 5 niveles.....	37
Figura 4.7. Motor de inducción de tipo jaula de ardilla.	37
Figura 4.8. Control PD-PWM para la secuencia de conmutación de los interruptores (IGBT's) del inversor NPC trifásico de 5 niveles.	39
Figura 4.9. Control PD-PWM para la secuencia de conmutación de los interruptores (IGBT's) del inversor CHB trifásico de 5 niveles.....	40

Figura 4.10. Comparación entre la señal moduladora y portadoras para un inversor NPC y FC de 5 niveles.	40
Figura 4.11. Comparación de la señal moduladora y las señales portadoras con la modulación PS-PWM.	42
Figura 4.12. Señal de voltaje de salida del inversor FC de 5 niveles.	42
Figura 5.1. Diagrama de flujo de la metodología aplicada en el proyecto de investigación. ...	44
Figura 5.2. Tensiones de fase Van, Vbn, y Vcn del inversor NPC trifásico de 5 niveles.	45
Figura 5.3. Tensiones de línea del inversor NPC trifásico de 5 niveles.	45
Figura 5.4. Análisis del THD de la tensión de fase Van del inversor NPC trifásico de 5 niveles. THD=27,04 %	46
Figura 5.5. Análisis del THD de la tensión de línea Vab. Del inversor NPC trifásico de 5 niveles. THD= 17,16%	46
Figura 5.6. Corrientes del estator del motor de inducción alimentado por el inversor NPC trifásico de 5 niveles.	47
Figura 5.7. Espectro del THD de la corriente Ia del estator del motor de inducción jaula de ardilla a un torque constante de 0 N-m.	48
Figura 5.8. Espectro del THD de la corriente Ia del estator del motor de inducción jaula de ardilla a un torque constante de 14 N-m.	48
Figura 5.9. Corrientes del rotor del motor de inducción alimentado por un inversor NPC trifásico de 5 niveles.	49
Figura 5.10. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque de carga constante de 0 N-m alimentado por un inversor NPC trifásico de 5 niveles.	50
Figura 5.11. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 14 N-m alimentado por un inversor NPC trifásico de 5 niveles.	50
Figura 5.12. Tensiones de fase Van, Vbn, y Vcn del inversor FC trifásico de 5 niveles.	51
Figura 5.13. Tensiones de línea Vab, Vbc, y Vac del inversor FC trifásico de 5 niveles.	52
Figura 5.14. Análisis del THD de la tensión de fase Van del inversor FC trifásico de 5 niveles. THD=27,07 %	52
Figura 5.15. Análisis del THD de la tensión de línea Vab. Del inversor FC trifásico de 5 niveles. THD= 25,69%	53

Figura 5.16. Corrientes del estator del motor de inducción alimentado por el inversor FC trifásico de 5 niveles.	53
Figura 5.17. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 0 N-m.	54
Figura 5.18. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 14 N-m.	54
Figura 5.19. Corrientes del rotor del motor de inducción alimentado por un inversor FC trifásico de 5 niveles.	55
Figura 5.20. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 0 N-m alimentado por un inversor FC trifásico de 5 niveles.	56
Figura 5.21. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 14 N-m alimentado por un inversor FC trifásico de 5 niveles.	56
Figura 5.22. Tensiones de fase V_{an} , V_{bn} , y V_{cn} del inversor CHB trifásico de 5 niveles.	57
Figura 5.23. Tensiones de línea V_{ab} , V_{bc} , y V_{ca} del inversor CHB trifásico de 5 niveles.	58
Figura 5.24. Análisis del THD de la tensión de fase V_{an} del inversor CHB trifásico de 5 niveles. THD=26,94 %	58
Figura 5.25. Análisis del THD de la tensión de fase V_{ab} del inversor CHB trifásico de 5 niveles. THD=17,11 %	59
Figura 5.26. Corrientes del estator del motor de inducción alimentado por el inversor CHB trifásico de 5 niveles.	59
Figura 5.27. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 0 N-m.	60
Figura 5.28. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 14 N-m.	60
Figura 5.29. Corrientes del rotor del motor de inducción alimentado por un inversor CHB trifásico de 5 niveles.	61
Figura 5.30. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 0 N-m alimentado por un inversor CHC trifásico de 5 niveles.	62

Figura 5.31. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 14 N-m alimentado por un inversor CHB trifásico de 5 niveles.....62

UNIVERSIDAD TÉCNICA DE COTOPAXI
FACULTAD DE CIENCIAS DE LA INGENIERÍA Y APLICADAS
CARRERA DE INGENIERÍA ELÉCTRICA

Título: “Estudio comparativo de las tres topologías clásicas de los inversores multinivel controlados mediante modulación SPWM y un motor de inducción tipo jaula de ardilla como carga.”

Autores: Guerrero Moreta Fernando Marcelo
Montaluisa Taco Pablo Andrés

RESUMEN

Los inversores a lo largo del tiempo han sido y son actualmente empleados en la industria para la conversión de corriente continua (DC) a corriente alterna (AC). Los inversores convencionales que son mayormente utilizados presentan inconvenientes como un voltaje de salida poco senoidal con gran contenido armónico. Los inversores multinivel han ido adquiriendo cada vez más un mayor interés en la conversión DC-AC, ya que, con una adecuada técnica de modulación proporcionan una señal de voltaje de salida de varios niveles (similar a la senoidal) con reducido contenido armónico y con una mejor eficiencia respecto a los inversores convencionales. En el presente proyecto de investigación se presenta un estudio comparativo de las tres topologías clásicas de los inversores multinivel, Diode Clamped, Flying Capacitor y Cascaded H-Bridge de 5 niveles, aplicando una técnica de modulación por ancho de pulso senoidal (SPWM) y un motor de inducción tipo jaula de ardilla como carga con el fin de determinar que topología presenta mayor factibilidad para su futura implementación. Esto se realiza estableciendo una tabla de pesos ponderados que considera parámetros tanto técnicos como económicos: THD de voltaje y corriente, comportamiento de la máquina (velocidad y torque), complejidad de modulación, escalabilidad, número de elementos y costos. Con este objetivo, se ha utilizado el software de simulación Simulink-Matlab para el diseño del circuito de potencia de cada topología y el circuito de control SPWM, el cual se basa en la comparación de una señal de referencia o moduladora de frecuencia fundamental con una señal portadora de elevada frecuencia para obtener las señales de control requeridas para formar los niveles de tensión deseados a la salida del inversor. Luego de analizar y comparar los resultados obtenidos en la simulación de cada una de las topologías mediante la tabla de pesos ponderados, se determinó que el inversor con capacitores flotantes de 5 niveles en comparación con las otras dos topologías presenta un menor porcentaje de THD de corriente y un mejor comportamiento por parte del motor de inducción, además que representa un menor costo debido a que requiere de un menor número de elementos, concluyendo que esta topología resulta la más factible para una futura implementación.

Palabras clave: THD, Diode Clamped, Flying Capacitor, Cascaded H-Bridge, Motor de inducción, SPWM, Escalabilidad.

TECHNICAL UNIVERSITY OF COTOPAXI
FACULTY OF ENGINEERING AND APPLIED SCIENCES
ELECTRICAL ENGINEERING CAREER

THEME: "Comparative study of the three classic topologies of multilevel inverters controlled by SPWM modulation and a squirrel cage induction motor as load."

Authors: Guerrero Moreta Fernando Marcelo
Montaluisa Taco Pablo Andrés

ABSTRACT

Inverters over time have been and are currently employed in industry for the conversion of direct current to alternating current. Conventional inverters that are mostly used have drawbacks such as low sine output voltage with high harmonic content. Multilevel inverters have become increasingly interested in DC-AC conversion, since, with an appropriate modulation technique, they provide a multi-level output voltage signal (similar to sine wave) with reduced harmonic content and with better efficiency compared to conventional inverters. This research project presents a comparative study of the three classic topologies of multilevel inverters, Diode Clamped, Flying Capacitor and Cascaded H-Bridge of 5 levels, applying a sine pulse width modulation technique (SPWM) and a squirrel cage induction motor as load to determine which topology presents greater feasibility for its future implementation. This is done by establishing a weighted weight table that considers both technical and economic parameters: voltage and current THD, machine behavior (speed and torque), modulation complexity, scalability, number of elements and costs. To this end, Simulink-Matlab simulation software has been used for the design of the power circuit of each topology and the SPWM control circuit, which is based on the comparison of a reference signal or fundamental frequency modulator with a high frequency carrier signal to obtain the control signals required to form the desired voltage levels at the inverter output. After analyzing and comparing the results obtained in the simulation of each of the topologies using the table of weights weighted, it was determined that the inverter capacitors floating 5 levels in comparison with the other two topologies has a lower percentage of THD of supply current and a better behavior on the part of the induction motor, in addition to representing a lower cost because it requires a smaller number of elements, concluding that this topology is the most feasible for future implementation.

Keywords: THD, Diode Clamped, Flying Capacitor, Cascaded H Bridge, Induction motor, SPWM, Scalability.

AVAL DE TRADUCCIÓN

En calidad de Docente del Idioma Inglés del Centro de Idiomas de la Universidad Técnica de Cotopaxi; en forma legal **CERTIFICO** que: La traducción del resumen al idioma Inglés del proyecto de investigación cuyo título versa: “**ESTUDIO COMPARATIVO DE LAS TRES TOPOLOGÍAS CLÁSICAS DE LOS INVERSORES MULTINIVEL CONTROLADOS MEDIANTE MODULACIÓN SPWM Y UN MOTOR DE INDUCCIÓN TIPO JAULA DE ARDILLA COMO CARGA.**” presentado por: **Guerrero Moreta Fernando Marcelo y Montaluisa Taco Pablo Andrés**, egresados de la Carrera de: **Ingeniería Eléctrica**, perteneciente a la **Facultad de Ciencias de la Ingeniería y Aplicadas**, lo realizaron bajo mi supervisión y cumple con una correcta estructura gramatical del Idioma.

Es todo cuanto puedo certificar en honor a la verdad y autorizo a los peticionarios hacer uso del presente aval para los fines académicos legales.

Latacunga, agosto del 2021

Atentamente.



MSc. Diana Karina Taípe Vergara
DOCENTE CENTRO DE IDIOMAS
C.C. 1720080934



1. INFORMACIÓN GENERAL

Título:

Estudio comparativo de las tres topologías clásicas de los inversores multinivel controlados mediante modulación SPWM y un motor de inducción tipo jaula de ardilla como carga.

Fecha de inicio: Abril 2021

Fecha de finalización: Agosto 2021

Lugar de ejecución:

San Felipe, Eloy Alfaro, Latacunga, Cotopaxi, Universidad Técnica de Cotopaxi.

Facultad que auspicia:

Facultad de Ciencias de la Ingeniería y Aplicadas (CIYA)

Carrera que Auspicia:

Ingeniería Eléctrica en Sistemas Eléctricos de Potencia

Equipo de trabajo

- MSc. Ángel Guillermo Hidalgo Oñate
- Fernando Marcelo Guerrero Moreta
- Pablo Andrés Montaluisa Taco

Tutor de titulación

Nombres y Apellidos: MSc. Ángel Guillermo Hidalgo Oñate

Domicilio: Barrio Mariscal Sucre Occidental s/n

Código postal: 050650

Fecha de nacimiento: 04/06/1988

Cédula de ciudadanía: 0503257404

Nacionalidad: Ecuatoriana

Estado Civil: Soltero

Número telefónico: 0998536700

E-mail: angel.hidalgo@utc.edu.ec

Ocupación: Docente

Investigadores del trabajo

Datos personales (Postulante 1):

Nombres y Apellidos: Fernando Marcelo Guerrero Moreta

Domicilio: Quito, Cotacollao

Código postal: 170103

Fecha de nacimiento: 15/07/1997

Cédula de ciudadanía: 1750277947

Nacionalidad: Ecuatoriana

Estado Civil: Soltero

Número telefónico: 0991374171

E-mail: fernando.guerrero7947@utc.edu.ec

Datos personales (Postulante 2):

Nombres y Apellidos: Pablo Andrés Montaluisa Taco

Domicilio: Latacunga Belisario Quevedo

Código postal: 050105

Fecha de nacimiento: 04/10/1993

Cédula de ciudadanía: 0504186743

Nacionalidad: Ecuatoriana

Estado Civil: Soltero

Número telefónico: 0958783509

E-mail: pablo.montaluisa6743@utc.edu.ec

Área del conocimiento

07 Ingeniería, Industria y Construcción / 071 Ingeniería y Profesiones Afines / 0713 Electricidad y energía.

Líneas de Investigación

Energías alternativas y renovables, eficiencia energética y protección ambiental

Sub líneas de investigación de la carrera

Explotación y diseño de Sistemas Eléctricos de Potencias, conversión y uso racional de la energía eléctrica.

2. INTRODUCCIÓN:

2.1. EL PROBLEMA:

2.1.1. Situación problemática

En la actualidad, la mayoría de los inversores utilizados en la industria están basados en inversores de dos y tres niveles (convencionales) con técnicas de modulación de ancho de pulso único (PWM cuadrada). La naturaleza de estos inversores con esta técnica de modulación presenta una serie de inconvenientes en la calidad de la señal de salida, así como en el comportamiento de los equipos alimentados por los mismos.

Los armónicos representan una preocupación en lo que se refiere a la gestión de los sistemas eléctricos y son originados por la presencia de elementos no lineales que forman parte de luminarias con balastos electrónicos, inversores, entre otros. Estos elementos son los que producen la distorsión armónica generando pérdidas y deterioro en todo el sistema eléctrico. Los inversores multinivel resultan una alternativa confiable para reducir el contenido armónico respecto a los inversores convencionales, la conversión de energía realizada por estos inversores es un área joven dentro de la electrónica de potencia, debido al avance de la tecnología y la optimización de procesos en la industria, por lo que en la última década se han vuelto una opción competitiva. La modulación de pulso único empleada en los inversores convencionales, conmuta a baja frecuencia, generando armónicos indeseables en el orden de la frecuencia de conmutación. Por otro lado, existen técnicas de modulación para evitar la presencia de estos armónicos (Modulación por Ancho de Pulso Senoidal SPWM). La técnica de control SPWM, traslada los armónicos de baja frecuencia a frecuencias elevadas, lo cual facilita el filtrado y atenuación por parte de las características propias de la carga como son los motores de inducción, que han sido y son actualmente utilizadas para múltiples aplicaciones: de baja potencia, industriales, comerciales y residenciales.

Existen distintas topologías de los inversores multinivel, las más utilizadas en el ámbito de investigación son las topologías Diode-Clamped (Neutral-Point-Clamped), Flying Capacitor (FC); y los inversores en cascada (Cascaded H-Bridge), sin embargo, existe el desconocimiento de los aspectos técnicos y económicos como: técnicas de modulación, número de elementos, escalabilidad, complejidad, costos, entre otros; es por ello que se hace necesario realizar un

estudio comparativo de las topologías clásicas de los inversores multinivel con una técnica de modulación SPWM con el fin de comparar los parámetros técnicos y económicos de cada topología y determinar cuál de ellas presenta mayor factibilidad para su futura implementación, además de establecer una base para trabajos futuros relacionados con los inversores multinivel.

2.1.2. Formulación del problema

Determinar cuál de las topologías clásicas de los inversores multinivel, aplicando una técnica de modulación SPWM, es la más factible de implementar al ser aplicada un motor de inducción como carga, considerando parámetros técnicos, económicos y analizando su efecto sobre la carga.

2.2. OBJETO Y CAMPO DE ACCIÓN

2.2.1. Objeto de Investigación

Interfaces de conversión de energía.

2.2.2. Campo de Acción

3300 Ciencias Tecnológicas / 3306 Ingeniería y Tecnologías Eléctricas / 3306.99 Control y Conversión de Energía.

2.3. BENEFICIARIOS DEL PROYECTO

2.3.1. Beneficiarios directos

Los beneficiarios directos de este proyecto de investigación son los estudiantes de la Carrera de Ingeniería Eléctrica de la Universidad Técnica de Cotopaxi, ya que ayudará a comprender de mejor manera las ventajas técnico-económicas y la factibilidad de implementación que presentan cada una de las topologías clásicas de los inversores multinivel con modulación SPWM, además de que se establece una base para futuros proyectos de investigación relacionados con los inversores multinivel.

2.3.2. Beneficiarios Indirectos

Los beneficiarios indirectos, son todos aquellos estudiantes que se involucren en el estudio y futura implementación de los inversores multinivel de potencia con modulación SPWM.

2.4. JUSTIFICACIÓN:

En la actualidad los convertidores de potencia como son los inversores tienen una amplia aplicación en la industria. La aparición de modernos microcontroladores y electrónica de potencia han favorecido la implementación de estos inversores en aplicaciones de energía renovable, o para alimentar las máquinas de inducción. Los inversores de potencia pueden emplear distintas estrategias de modulación PWM (Cuadrada, SPWM, SVM.). La adopción de

una u otra técnica de modulación tiene como objetivo mejorar el comportamiento del inversor, es decir, reducir las pérdidas por conmutación, disminuir el contenido armónico total (THD). Los armónicos son el resultado de la presencia de elementos no lineales como son los variadores de velocidad, rectificadores, inversores, entre otros. Estos elementos son la causa de la distorsión armónica la cual conlleva a la generación de pérdidas y deterioro de los sistemas eléctricos.

Los inversores convencionales presentan inconvenientes en cuanto a la calidad de energía se refiere, debido a la alta distorsión armónica que generan a su salida. Las tendencias recientes en aplicaciones industriales y redes eléctricas de media tensión apuntan a la utilización de equipos que disminuyan las pérdidas y mejoren la calidad de energía, por lo tanto, para solucionar estos inconvenientes referentes a los inversores en diferentes aplicaciones, se propone la utilización de inversores de potencia multinivel.

Los inversores multinivel han ido adquiriendo cada vez mayor aceptación en muchas aplicaciones como sistemas de energía renovable y el control de motores, debido a que permiten obtener a su salida distintos niveles de tensión alterna de amplitud y frecuencia variable con baja distorsión armónica y mayor rendimiento respecto a los inversores convencionales, evitando de esta manera problemas asociados a la distorsión armónica. Existen distintas topologías de los inversores multinivel, las más utilizadas son las topologías: Diode-Clamped (Neutral-Point-Clamped), Flying Capacitor (FC); y los inversores en cascada (Cascaded H-Bridge)

En el presente proyecto de investigación se pretende realizar el diseño de los inversores multinivel con las 3 topologías clásicas aplicando una modulación por ancho de pulso sinusoidal SPWM mediante la utilización de un software de simulación accesible como es el Simulink-Matlab. El estudio comparativo permite determinar qué topología presenta mejores beneficios técnicos y económicos para su futura aplicación considerando el efecto que tiene sobre la carga.

2.5. HIPÓTESIS

Mediante el estudio comparativo de las tres topologías clásicas de los inversores multinivel con modulación SPWM se determinará cuál de ellas es la más factible implementar para un motor de inducción tipo jaula de ardilla como carga.

2.6. OBJETIVOS

2.6.1. General

Realizar un estudio comparativo de las tres topologías clásicas de los inversores multinivel controlados mediante modulación SPWM y un motor tipo jaula de ardilla como carga, con el fin de determinar cuál de ellas presenta mayor ventaja para su futura aplicación.

2.6.2. Específicos

- Realizar el estado del arte de las topologías clásicas de los inversores multinivel y la técnica de modulación SPWM.
- Desarrollar la simulación de cada una de las topologías clásicas de los inversores multinivel con el control SPWM y un motor de inducción tipo jaula de ardilla como carga
- Comparar el THD de voltaje y corriente, comportamiento del motor de inducción, número de elementos, escalabilidad, complejidad de modulación y costos de cada topología desarrollada para determinar cuál es más factible de implementar.

2.7. SISTEMA DE TAREAS

Tabla 2.1. Actividades y sistema de tareas relacionado a los objetivos.

Objetivos específicos	Actividades (Tareas)	Resultados Esperados	Técnicas, medios e instrumentos
Realizar el estado del arte de las topologías clásicas de los inversores multinivel y la técnica de modulación SPWM	-Recopilación de información de distintas fuentes bibliográficas. -Análisis de información -Clasificación de la información más relevante.	-Fundamentación teórica y técnica para el desarrollo del proyecto. -Metodología para el control SPWM en convertidores multinivel	-Fuentes bibliográficas (Libros, tesis, artículos científicos, revistas tecnológicas, informes técnicos, catálogos técnicos).
Desarrollar la simulación de cada una de las topologías clásicas de los inversores multinivel con el control SPWM y un motor tipo jaula de ardilla como carga	- Modelado del Inversor NPC de cinco niveles. -Modelado del inversor FC de cinco niveles. -Modelado del inversor H-bridge de cinco niveles -Desarrollo del control SPWM.	-Obtención de un circuito para cada una de las topologías clásicas del inversor multinivel -La correcta secuencia de conmutación de los interruptores del inversor - Obtención de los datos y forma de onda arrojados por la simulación para el análisis.	-Circuito final de cada una de las topologías clásicas del inversor multinivel con modulación SPWM con un motor tipo jaula de ardilla como carga. -Gráficas del THD obtenido y el comportamiento de la máquina con cada una de

	-Acoplamiento de la máquina de inducción a cada inversor.		las topologías clásicas del inversor multinivel. -Simulación (software)
Comparar el THD de voltaje y corriente, comportamiento del motor de inducción, número de elementos, escalabilidad, complejidad de modulación y costos de cada topología desarrollada para determinar cuál es más factible de implementar.	-Realizar una tabla de pesos ponderados. -Comparación y discusión de los resultados obtenidos en cada topología desarrollada.	-Establecer una discusión técnica y económica de que topología es la más adecuada para implementar. -Brindar unos cuadros comparativos con los resultados obtenidos de cada topología para su futura aplicación -Determinar la topología más factible de implementar.	-Cuadros comparativos de los resultados obtenidos de cada topología.

3. FUNDAMENTACIÓN CIENTÍFICO TÉCNICA

3.1. ANTECEDENTES DE LA INVESTIGACIÓN

Los inversores multinivel se han consolidado como una opción óptima para la conversión de energía DC-AC en aplicaciones de media y alta potencia. El concepto de inversor multinivel, aparece con los trabajos presentados por Nabae, Takahashi y Akagui en 1980, a partir de entonces, la comunidad científica y la industria han enfocado sus investigaciones al estudio y desarrollo de este tipo de inversores, por lo que son considerados como un área prometedora en el campo de la conversión de energía, y han ido adquiriendo cada vez mayor aceptación en diversas aplicaciones como: sistemas de energía renovable, control de las máquinas de inducción, entre otras, ya que permiten obtener a su salida una forma de onda similar a la senoidal con distintos niveles de tensión alterna de amplitud y frecuencia variable con baja distorsión armónica y menores pérdidas por conmutación respecto a los inversores convencionales[1].

Desde un punto de vista técnico-económico se puede notar un incremento en las aplicaciones donde la conversión de energía se realiza mediante inversores multinivel[1]. Estos inversores han sido objeto de estudio y se han desarrollado distintas topologías, básicamente existen tres que han sido objeto de mayor investigación: inversor con fijación por diodos (diode-clamped inverter), inversor con capacitores flotantes (flying-capacitor inverter) e inversor con conexión en cascada de puentes (cascaded full-bridge inverter), sin embargo, existen otras topologías que despiertan menor interés, debido a que algunos casos son variaciones de las topologías

anteriores, como lo son los inversores asimétricos híbridos, inversores con conmutación suave, inductor new diode-clamped y capacitor-clamped.

El desarrollo de las tecnologías, en la última década, ha dado un impulso notable a nuevos medios para mejorar la conversión de energía en aplicaciones industriales y para un mejor aprovechamiento de las fuentes de energía renovable. El MSc. Jorge Luis Rodríguez, Ing. Luis Pabón y PhD. Ivaldo Torres de la Universidad de Pamplona en su artículo “análisis comparativo de la distorsión armónica en inversores de potencia” (2012), realizan una comparación de la distorsión armónica contenida en la onda de voltaje y corriente generada por inversores tipo puente con el fin de verificar las ventajas del uso de inversores de potencia en aplicaciones en donde se requiera convertir corriente directa en corriente alterna con una alta calidad de energía[2].

El proceso de conversión de voltaje en los inversores se logra a partir de la correcta implementación de técnicas de control o modulación. Según la técnica de control empleada, las propiedades de eficiencia en la conversión, el contenido armónico de la señal de salida y pérdidas por conmutación en el puente inductor varían. Entre las técnicas de modulación más utilizadas en el control de las máquinas de inducción se tiene: la modulación por ancho de pulso senoidal SPWM, y la de espacios vectoriales SVM. El método de control SPWM o método sub-oscilación fue propuesto en la década de los años sesenta, y consiste en un tren de pulsos que se forman por la comparación de una señal portadora o triangular de frecuencia específica elevada con una señal de referencia sinusoidal a frecuencia fundamental. El voltaje de salida en corriente alterna contendrá armónicos a múltiplos de la frecuencia de la señal portadora, es decir a frecuencias elevadas, lo que hace más fácil su filtrado.

Jonathan Caira de la Universidad Nacional San Agustín en su tesis, “Análisis del espectro de frecuencia de un inductor multinivel con modulación por pulso único y modulación por ancho de pulso sinusoidal”, presenta un estudio teórico del espectro de frecuencia utilizando inversores NPC (Neutral Point Clamped) e inversores en cascada (H-Bridge) con el fin de minimizar la distorsión armónica[3].

Según el artículo “A comparative study of three topologies of three-phase (5L) inductor for a PV system”, establece un estudio comparativo considerando las tres topologías clásicas de los inversores multinivel basado en algunos criterios como: la calidad espectral de la tensión de salida, la complejidad de los circuitos de potencia y el costo de implementación, cada inductor controlado por el mismo tipo de control que es la modulación de ancho de pulso senoidal

SPWM, esto para determinar cuál de la tres topologías es la más prometedora para sistemas fotovoltaicos[4].

Por otro lado, en el artículo “A Comparative Analysis of Multi Carrier SPWM Control Strategies using Fifteen Level Cascaded H – bridge Multilevel Inverter” se propone una estrategia de control SPWM para un inversor de 5 niveles puente H para reducir la distorsión total de armónicos en la forma de onda de voltaje de salida[5].

En la actualidad, las máquinas de inducción o asíncronas desarrollan un papel importante en diversas aplicaciones de baja potencia, industriales, comerciales, y residenciales. Son muchas las ventajas que presentan estas máquinas, debido a su bajo costo de inversión y mantenimiento. La máquina de inducción fue desarrollada por Nikola Tesla, cuyos primeros prototipos se construyeron a finales del siglo XIX. Su funcionamiento se basa en la inducción de corrientes y campos magnéticos desde una parte fija denominada estator, y una parte móvil llamada rotor[6].

Antes de la aparición de la electrónica de potencia y el uso de los dispositivos semiconductores en los inversores, para el control de las máquinas de inducción se requería de la modificación constructiva de la misma, o añadir elementos electromecánicos, esto por lo general tenía un costo demasiado elevado. Por otro lado, se utilizaban técnicas como el cambio del número de polos, modificando las conexiones de las bobinas y variando la frecuencia de alimentación, para ello en la mayoría de los casos se debía incorporar otro motor de inducción o la modificación del deslizamiento, donde se variaba la tensión de alimentación del estator mediante la variación de la resistencia del circuito rotórico. Con la aparición de la electrónica de potencia, los inversores permitieron el control de las máquinas de inducción. El control de la amplitud y la frecuencia de alimentación se hizo posible de realizar sin la necesidad de realizar modificaciones costosas o incorporar nuevos elementos a la máquina[6].

3.2. MARCO TEÓRICO

3.2.1. Convertidores de potencia

Son equipos basados en semiconductores de potencia cuya función es la de transformar la energía eléctrica de un tipo a otra. Entre los distintos tipos de convertidores de potencia se tiene[7]:

- *Convertidores AC-DC (Rectificadores)*: son aquellos que transforman una forma de onda en corriente alterna (AC) a continua (DC) mediante una adecuada conmutación de dispositivos semiconductores como diodos o transistores.

- *Convertidores DC-DC*: son aquellos cuya función es la de reducir o aumentar el voltaje en corriente continua, igualmente mediante la conmutación de una serie de dispositivos semiconductores.
- *Convertidores AC-AC*: este tipo de convertidores, transforman la magnitud eléctrica de entrada cambiando su frecuencia o amplitud.
- *Convertidores DC-AC (Inversores)*: son capaces de transformar un determinado voltaje en corriente continua DC a un voltaje en corriente alterna AC con frecuencia y voltaje deseado.

El voltaje o tensión alterna se obtiene al conectar la carga a una fuente de alimentación que por medio de una serie de interruptores de potencia y su adecuada secuencia de conmutación se puede obtener el voltaje deseado.

Los semiconductores de potencia son dispositivos electrónicos empleados como interruptores con dos posibles estados: conducción y no conducción.

En inversores, el semiconductor más empleado es el IGBT debido a su buena velocidad de conmutación excelente área de operación segura, sin embargo cuando la potencia es pequeña se puede emplear el MOSFET, y si la potencia es muy elevada se puede emplear GTO[8].

Un nuevo integrante dentro de la familia de los inversores es el denominado inversor multinivel, llamado así debido a que su tensión de salida está compuesta por varios niveles de tensión.

3.2.2. Inversores Multinivel

Los inversores multinivel y los inversores convencionales son equipos electrónicos cuya función es la de transformar corriente continua en corriente alterna. Su utilización va en aumento debido a sus múltiples aplicaciones futuras, en sistemas de energía renovable, en la alimentación y el control de las máquinas de inducción[9].

Los inversores multinivel son sistemas formados por un conjunto de interruptores de potencia, fuentes de tensión, condensadores, diodos y sistemas de control, configurados de tal manera que a partir las fuentes de corriente continua DC, conectados a los semiconductores de potencia, y a través de un circuito de control, permiten que los interruptores sean capaces de conmutar de tal forma que se obtenga a la salida una señal escalona con distintos niveles de tensión similar a la onda senoidal, como se muestra en la Figura 3.1[9],[10].

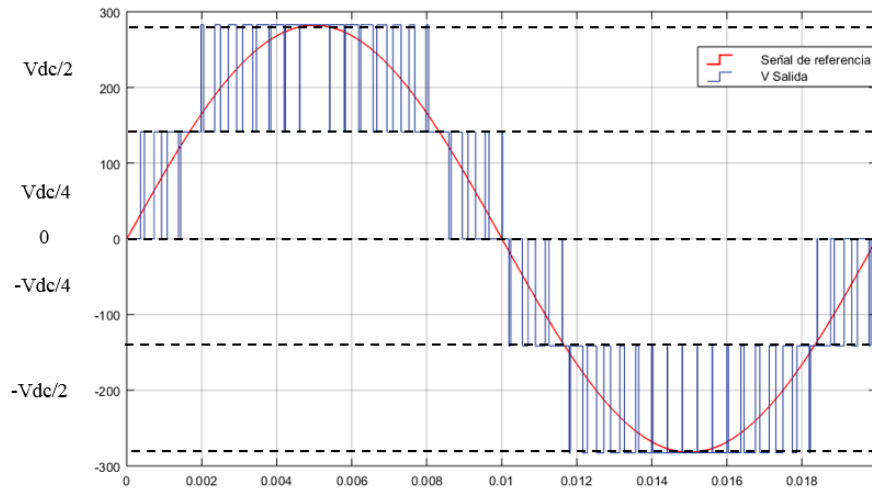


Figura 3.1. Señal de salida de un inversor multinivel de 5 niveles.

Los inversores multinivel se caracterizan por emplear más de un nivel de tensión para generar la señal de salida similar a la senoidal, presentando una serie de ventajas respecto a los inversores convencionales, como: mejoran significativamente las formas de onda de tensión y corriente dando como resultado un menor contenido armónico, menores pérdidas por conmutación, entre otras, las cuales son de especial interés en aplicaciones de energía renovable, control de motores, o en cualquier otra aplicación en donde se requiera el uso de este tipo de inversores. Mientras mayor número de niveles tenga el inversor, se obtendrá una mejor señal de salida (mayor similitud a la senoidal con menor distorsión armónica), sin embargo, esto conlleva mayor complejidad en el diseño y construcción[9]. En la Figura 3.2, se puede apreciar el esquema de los elementos que conforman un inversor multinivel.

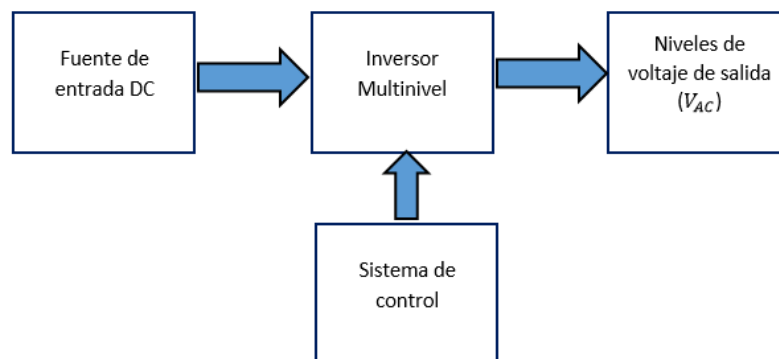


Figura 3.2. Esquema de un inversor multinivel.

La generación de una señal de salida multinivel depende de la topología y la técnica de control empleada. De manera que las conmutaciones de los interruptores sigan una secuencia determinada.

3.2.3. Topologías de los inversores multinivel

La topología de los inversores multinivel es la disposición de los semiconductores de potencia y en ciertas topologías diodos y capacitores, que conmutan los niveles de tensión obtenidos a la salida. Existen varias topologías de los inversores multinivel, sin embargo entre las topologías clásicas que son objeto de mayor estudio son[11],[12], [13]:

- Diode-clamped inverter o Neutral Point Clamped NPC (inversor con fijación por diodos)
- Flying capacitor (Inversor con capacitores flotantes)
- Cascaded full-bridge inverter (Inversor con conexión en cascada de puentes)

Adicional a estas tres topologías existen otras que son variaciones de las anteriores como[12]:

- Inversores asimétricos híbridos
- Inversores con conmutación suave
- Inversor diode/capacitor clamped, entre otros.

3.2.3.1. Inversor Neutral Point Clamped (NPC)

El inversor de punto neutro fijo, también conocido como inversor con fijación por diodos está compuesto por capacitores conectados en serie los cuales actúan como bus DC y que a su vez están conectados a una fuente de alimentación DC. El voltaje de la fuente se reparte de forma equitativa en los capacitores, cuya función es la de generar los distintos niveles de tensión con la adecuada secuencia de conmutación de los interruptores (IGBT's) que componen el inversor. Entre los capacitores se encuentran dispuestos diodos de fijación los mismos que se encargan de bloquear el voltaje proporcionado por los capacitores[14].

El número de elementos utilizados en esta topología depende del número de niveles de voltaje (n niveles) que se desee obtener. Por ejemplo, para un inversor NPC de tres niveles, se requiere (n-1) capacitores de bus DC, 2(n-2) diodos de fijación, y 2(n-1) switches o interruptores de potencia[10],[14].

En la Figura 3.3, se puede apreciar la estructura de un inversor NPC de tres niveles donde D1 y D2 corresponden a los diodos de fijación, C1 y C2 son los capacitores de bus DC.

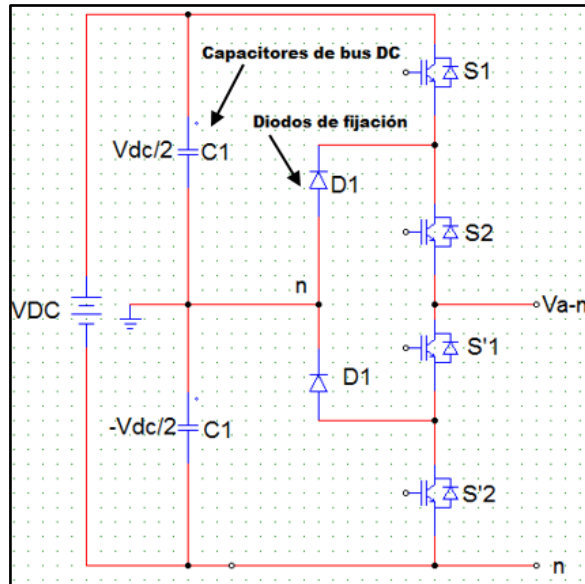


Figura 3.3. Inversor NPC de tres niveles

Como se mencionó anteriormente, los capacitores se comportan como fuentes DC dividiendo el voltaje común en partes equitativas. La Tabla 3.1, muestra los interruptores que deben estar conduciendo para formar la señal a la salida del inversor. Cada capacitor acumula $V_{dc}/2$ logrando obtener a la salida niveles de voltajes de $V_{dc}/2$, cero, y $-V_{dc}/2$. El punto medio n de los dos capacitores se conoce como punto neutro[15].

Tabla 3.1. Estados de conmutación.

Interruptores conduciendo	Niveles de tensión alcanzados
S1, S2	$V_{dc}/2$
S2 y S1'	0
S1' y S2'	$-V_{dc}/2$

Entre las ventajas principales de la topología NPC, se tiene:

- El número de capacitores requeridos es pequeño en comparación con otras topologías.
- Requieren de solo una fuente de alimentación.
- Se pueden conectar directamente al bus de continua.
- Cuando la cantidad de niveles es suficientemente alta, se tiene un menor contenido armónico como para no requerir filtros.

Como principal desventaja se tiene que el número de diodos de fijación se incrementa de forma cuadrática con el número de niveles, como consecuencia su implementación se hace impráctica para una mayor cantidad de niveles.

3.2.3.2. Flying Capacitor Inverter (FC)

El inversor con capacitores flotantes, al igual que la topología NPC se compone de capacitores en serie que actúan como bus DC y a su vez se encuentran conectados a una fuente de alimentación DC, donde el voltaje de la fuente se divide en forma equitativa en los capacitores. A diferencia de la topología NPC, el inversor FC utiliza capacitores de fijación en lugar de diodos de fijación para mantener los valores de los voltajes en los capacitores de alimentación para generar los distintos niveles de tensión a la salida[14],[16].

El número de elementos utilizados en esta topología depende del número de niveles de voltaje (n niveles) que se desee obtener. Por ejemplo, para un inversor FC de tres niveles, se requiere $(n-1)$ capacitores de bus DC, $(n-2)$ capacitores de fijación, y $2(n-1)$ switches o interruptores de potencia[11],[14].

En la Figura 3.4, se puede apreciar la topología de un inversor FC de 3 niveles, donde $C1$, $C2$, y $C3$ son los capacitores de fijación.

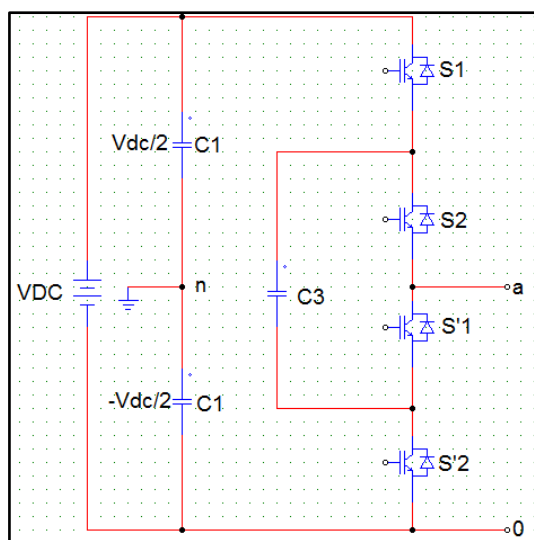


Figura 3.4. Inversor FC de 3 niveles.

Entre las principales ventajas de inversor FC, se tiene:

- Requiere de una sola fuente de alimentación.
- No requiere diodos de fijación.
- Una mayor cantidad de capacitores de almacenamiento puede proporcionar energía durante cortes de suministro.
- Cuando la cantidad de niveles es suficientemente alta, se tiene un menor contenido armónico como para no requerir filtros.

Por otro lado, presenta desventajas como:

- Son más costosos, debido a que se requiere mayor cantidad de capacitores de fijación al incrementar el número de niveles.
- El control es más complejo al incrementar el número de niveles, debido a que el voltaje en los condensadores se desequilibra.

3.2.3.3. Cascaded H-Bridge Inverter (CHB)

Esta topología es también conocida como inversor multicelda y está formada por varios inversores monofásicos de puente completo conectados en serie. Cada puente cuenta con una fuente de alimentación continua separada de igual valor, permitiendo de esta manera generar un voltaje de salida con varios niveles[14]. Este inversor a diferencia de los inversores NPC y FC, no requieren elementos como diodos o capacitores para regular el voltaje.

El número de elementos utilizados en este inversor depende del número de niveles de voltaje (n niveles) que se desee obtener. En esta topología se requiere de $(n-1)/2$ fuentes de alimentación DC separadas y $2(n-1)$ switches o interruptores de potencia[14],[16].

El número de niveles en esta topología se determina mediante la siguiente ecuación:

$$n = (2m + 1) \quad (3.1)$$

Donde:

n , es el número de niveles, y m , es el número de celdas o puentes del inversor.

En la Figura 3.5, se muestra la topología del inversor CHB de 5 niveles.

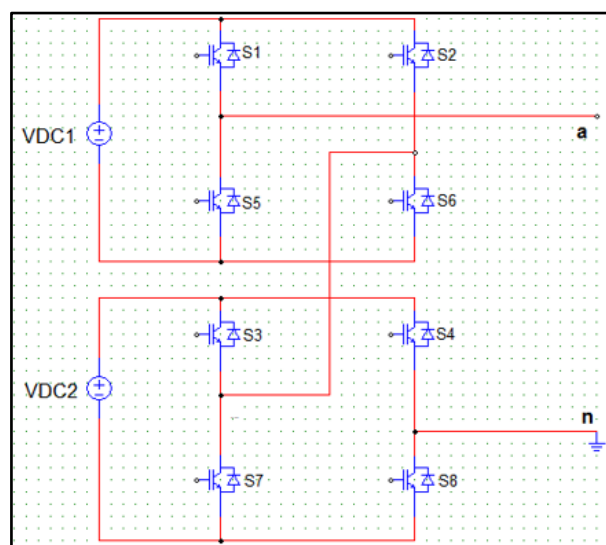


Figura 3.5. Inversor CHB de 5 niveles.

Entre las principales ventajas en esta topología se tiene:

- Su construcción es más modular y menos compleja debido a que están constituidos por puentes independientes.
- Es tolerante a fallos, ya que el inversor puede continuar en funcionamiento con un menor nivel de tensión, aunque una de sus etapas este cortocircuitada en la salida.
- Requiere un menor número de componentes que otras topologías. No requiere de diodos ni capacitores de fijación.
- El control no se complica al incrementar el número de niveles debido a que el voltaje de las fuentes es más estable.

Como principal desventaja se tiene que requieren de fuentes DC independientes para cada etapa en puente. Por lo que será necesario emplear un transformador con múltiples secundarios para incrementar el número de niveles[1].

Todas las topologías vistas con anterioridad se pueden realizar en una versión trifásica, conectando tres inversores monofásicos, cada uno desfasado 120° con respecto al otro, como se muestra en la Figura 3.6.

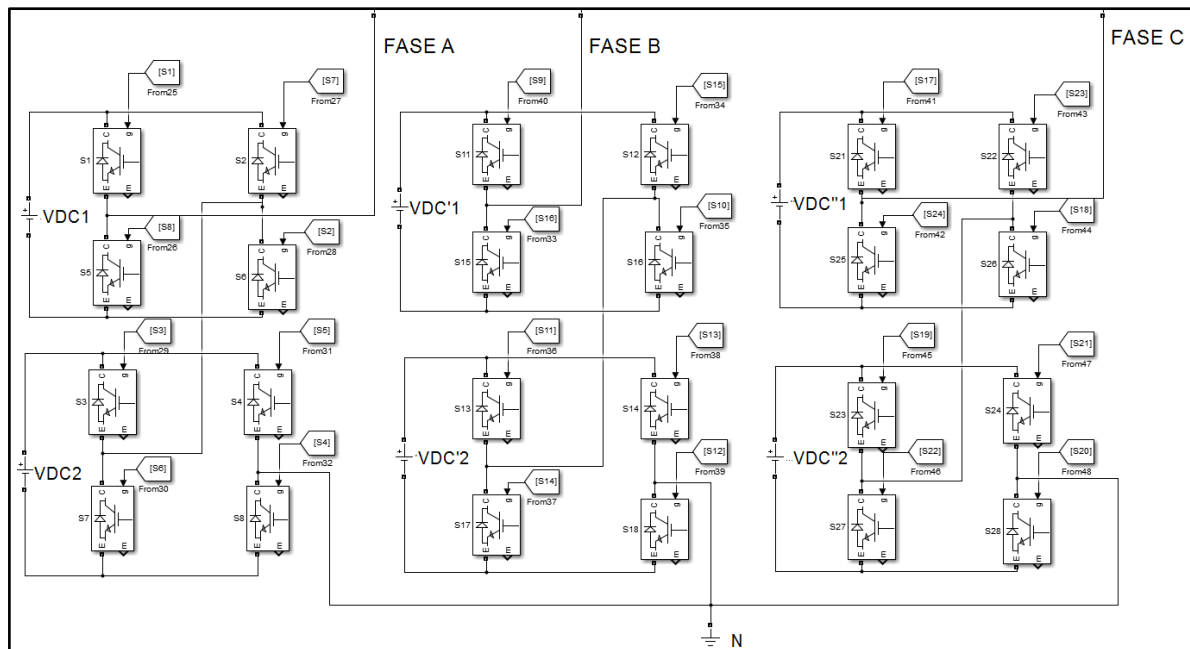


Figura 3.6. Inversor trifásico multinivel.

3.2.4. Técnicas de modulación para inversores multinivel

Las técnicas de modulación son una parte fundamental para el inversor, debido a que están relacionadas con la eficiencia de todo el sistema. La adopción del algoritmo o tipo de modulación tiene como finalidad mejorar el comportamiento del inversor, reduciendo las

pérdidas por conmutación, incrementando el índice de modulación (MI), incrementando la eficiencia en la conversión, reduciendo el contenido armónico y mejorando la respuesta dinámica[17].

Las técnicas de modulación en los inversores multinivel son programas o circuitos electrónicos que controlan a los semiconductores de potencia (IGBT's, MOSFET, GTO) para que enciendan o apaguen ciertos niveles de tensión para obtener la señal de salida escalonada similar a la senoidal. El control de los inversores multinivel debe realizar dos funciones principales: la primera es el control de las variables eléctricas del inversor, y la segunda es la síntesis de la forma de onda similar a la senoidal de amplitud y frecuencia deseada[18].

Existen diversas técnicas de modulación empleadas en los inversores multinivel como: la PWM (Sinusoidal Pulse With Modulation SPWM y la Space vector pulse with modulación SVPWM) que conmutan a altas frecuencias, por otro lado también están la modulación por cancelación selectiva de armónicos (SHE) o las basadas en la teoría de vectores espaciales SVM que conmutan a bajas frecuencias [12],[16],[17],[18].

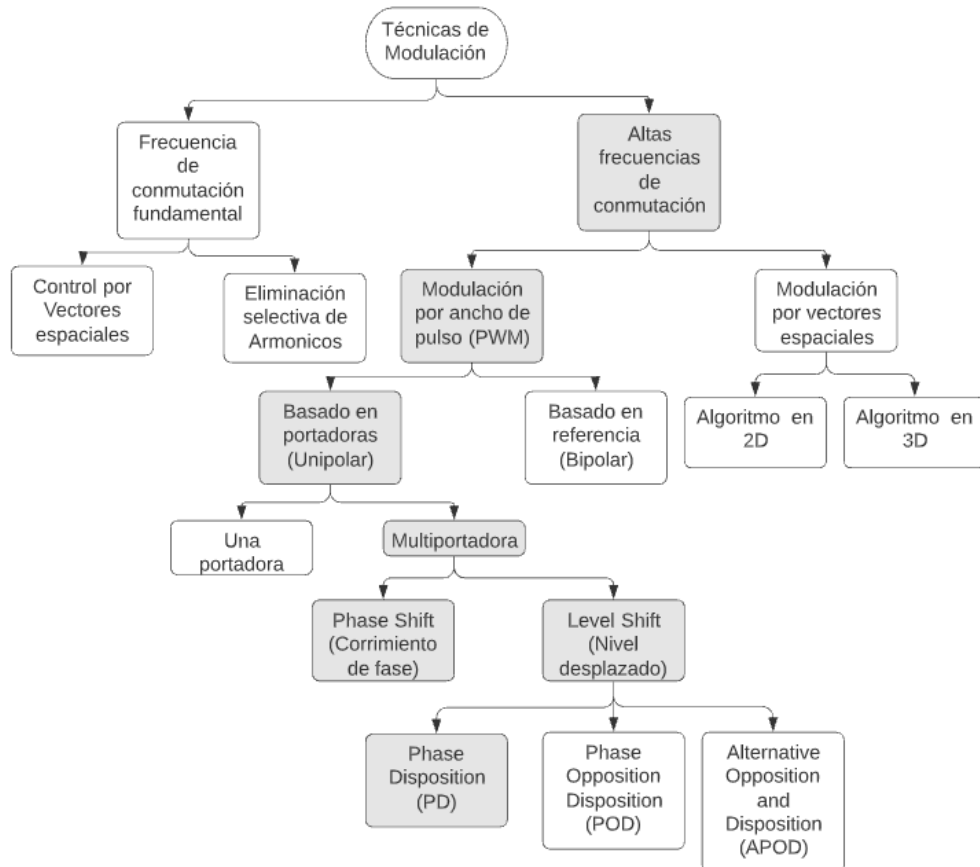


Figura 3.7. Técnicas de modulación para inversores multinivel.

Las técnicas de modulación de baja frecuencia se emplean cuando el número de niveles del inversor es elevado, los interruptores conmutan una o dos veces por ciclo, por lo que producen menores pérdidas por conmutación, sin embargo, la calidad de la señal de salida presenta gran un gran contenido armónico en el orden de la frecuencia de conmutación. Por otro lado, las técnicas de modulación de alta frecuencia son empleadas cuando el número de niveles del inversor no es muy alto, los interruptores conmutan a un número elevado de veces por cada ciclo y la señal de salida presenta un menor contenido armónico[19].

3.2.4.1. Modulación por Eliminación Selectiva de Armónicos

Esta técnica de modulación consiste en escoger la cancelación selectiva de los armónicos más significativos de baja frecuencia, mientras que, para los armónicos de alta frecuencia, se recurre al uso de filtros. Mediante una adecuada selección de los ángulos de disparo ($\alpha_1, \alpha_2, \dots, \alpha_m$) de los interruptores (IGBT's) es posible realizar la eliminación de hasta $m - 1$ armónicos en la tensión de salida del inversor. Esta técnica de modulación está basada en las series de Fourier[3],[20].

3.2.4.2. Modulación Space-Vector PWM

La técnica de modulación SVM es comúnmente empleada en inversores trifásicos asociados con aplicaciones AC y relacionados con variadores de velocidad (voltaje y frecuencia variable). Esta técnica de modulación es adecuada para la reducción de armónicos cuando la frecuencia de conmutación es superior a 1 KHz, pero a baja frecuencia de conmutación conlleva a una alta distorsión armónica inaceptable para la carga (motor de inducción). Consiste en determinar un vector de referencia V_{ref} aplicando vectores espaciales adyacentes que definen el sector en el que se sitúa el vector V_{ref} [20]. La tensión de salida deseada, se puede expresar como un vector de referencia o modulación dentro de un diagrama vectorial de tensiones[17].

La principal desventaja de esta técnica de modulación es que el control es complejo, ya que requiere el cálculo de los tiempos de conmutación y estado a partir de un vector de referencia transformado de los componentes trifásicos en un tiempo dado.

La elección de una técnica de control u otra, depende de ciertos factores como: la frecuencia de conmutación de los interruptores, los recursos de hardware y el propósito o finalidad del sistema [9].

3.2.4.3. Modulación PWM

La modulación PWM se realiza mediante la comparación de una señal de referencia o moduladora de frecuencia fundamental (senoidal) y una señal portadora o triangular de

frecuencia elevada mucho mayor que de la moduladora. Mediante la comparación de estas dos señales se obtiene como resultado una señal de onda cuadrada, la cual está conformada de múltiples pulsos que van variando su ciclo de trabajo dependiendo de la amplitud que irá teniendo la señal moduladora[14].

La Figura 3.8, muestra el esquema de cómo se van generando los pulsos en la modulación PWM a partir de la comparación entre la moduladora y la portadora. A partir de este tren de pulsos se va realizando el switcheo de los interruptores del inversor para de esa manera formar la señal de salida con frecuencia, amplitud y fase determinadas por la moduladora.

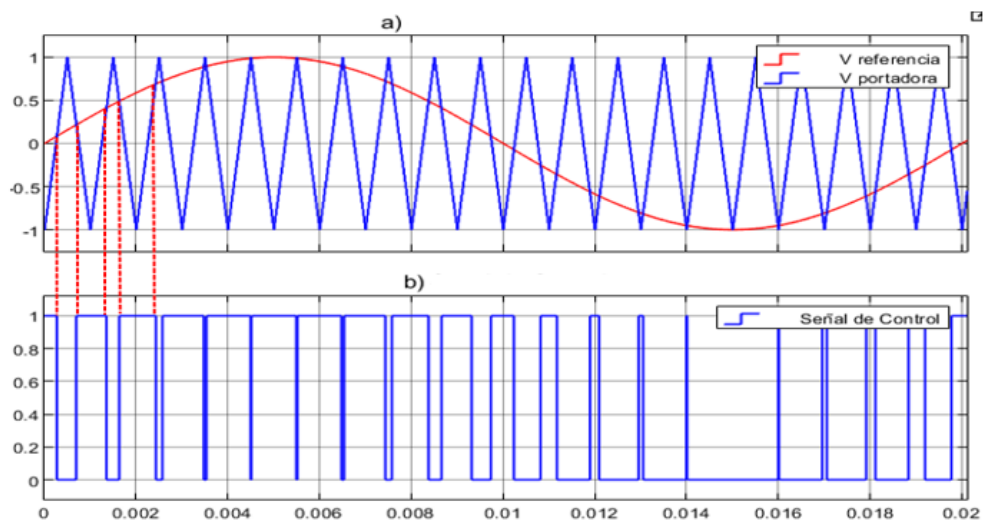


Figura 3.8. a) Comparación de la señal moduladora y portadora b) Generación del tren de pulsos PWM.

La técnica de modulación PWM, está caracterizada por pulsos de amplitud constante con distintos ciclos de trabajo para cada periodo. El ancho de estos pulsos es modulado con la finalidad de obtener el control de voltaje de salida del inversor y para reducir su contenido armónico.

Existen distintas técnicas PWM que difieren principalmente en el contenido armónico del voltaje de salida, es por ello que la elección de una técnica PWM en particular depende del contenido armónico permitido en el voltaje de salida del inversor[21].

Dentro de la técnica de modulación PWM, se han propuesto diferentes algoritmos de modulación como la Trapezoidal PWM (TPWM), inyección del tercer armónico (THIPWM), modulación basada en portadoras (SPWM), entre otras, con los cuales se puede conseguir diferentes ventajas en cuanto a la calidad de la señal obtenida y el rendimiento del inversor.

La modulación PWM con inyección del tercer armónico (THIPWM), se basa en la incorporación de una señal armónica sobre el voltaje de modulación en los inversores trifásicos, permitiendo incrementar la tensión de salida del inversor hasta un 15,5 % respecto a la modulación SPWM. En esta técnica de modulación, la señal de referencia corresponde a la suma de la señal senoidal de frecuencia fundamental más el tercer armónico[17],[22].

Por otro lado, la técnica de modulación PWM trapezoidal, se basa en modular una señal trapezoidal alterna (T), la cual debe modularse mediante ecuaciones algebraicas los tiempos de subida y bajada de la señal trapezoidal y no mediante la comparación entre señales, lo que hace que esta modulación sea más compleja, además que requiere de un elemento computacional (ordenador, microprocesador o microcontrolador) [22].

La adopción de una técnica de modulación u otra depende del resultado que se desee obtener. En este proyecto de investigación se emplea la técnica de modulación SPWM Multicarrier, debido a que es una de las estrategias más empleadas a nivel industrial y en los inversores multinivel por su operación a frecuencia constante, su simplicidad de implementación y sobre todo buenos resultados que entrega en cuanto a la calidad de la señal de salida (bajo contenido armónico) garantizando un buen funcionamiento del inversor.

3.2.4.4. Modulación por ancho de pulso senoidal SPWM

El método de modulación por ancho de pulso senoidal (Sinusoidal-Pulse With Modulation SPWM), es la técnica más empleada en los inversores multinivel, debido a su simplicidad y a los buenos resultados en estos inversores.

Las señales de activación (encendido y apagado) de los semiconductores del inversor se obtienen mediante la comparación de una señal portadora o triangular de frecuencia elevada f_s y una señal moduladora o de referencia de frecuencia fundamental f_m [16],[20]. El control de voltaje de salida se realiza mediante la variación del índice de modulación de amplitud (m_a) el cual viene expresado por la siguiente ecuación:

$$m_a = \frac{V_{referencia}}{V_{portadora}} \quad (3.2)$$

Donde:

$V_{referencia}$: es la amplitud máxima de la señal de control.

$V_{portadora}$: es la amplitud máxima de la señal triangular.

Por otro lado, el índice de modulación de frecuencia m_f relaciona la frecuencia de la señal portadora f_s con la frecuencia de la señal moduladora f_m y se expresa mediante la ecuación:

$$m_f = \frac{f_s}{f_m} \quad (3.3)$$

Un alto índice de modulación de frecuencia proporciona un gran número de pulsos por periodo de la señal fundamental, trasladando a los armónicos a frecuencias elevadas de manera que no afecten considerablemente el comportamiento de la carga[8]. Trasladar los armónicos a frecuencias elevadas, facilita su filtrado logrando de esa manera eliminar o reducir el tamaño del filtro a la salida del inversor.

Las señales de referencia para una topología trifásica, forman un sistema trifásico balanceado con los siguientes voltajes de salida del inversor[23].

$$V_{Aref}(t) = A * m_a * \sin(\omega * t) \quad (3.4)$$

$$V_{Bref}(t) = A * m_a * \sin(\omega * t - 2\pi/3) \quad (3.5)$$

$$V_{Cref}(t) = A * m_a * \sin(\omega * t - 4\pi/3) \quad (3.6)$$

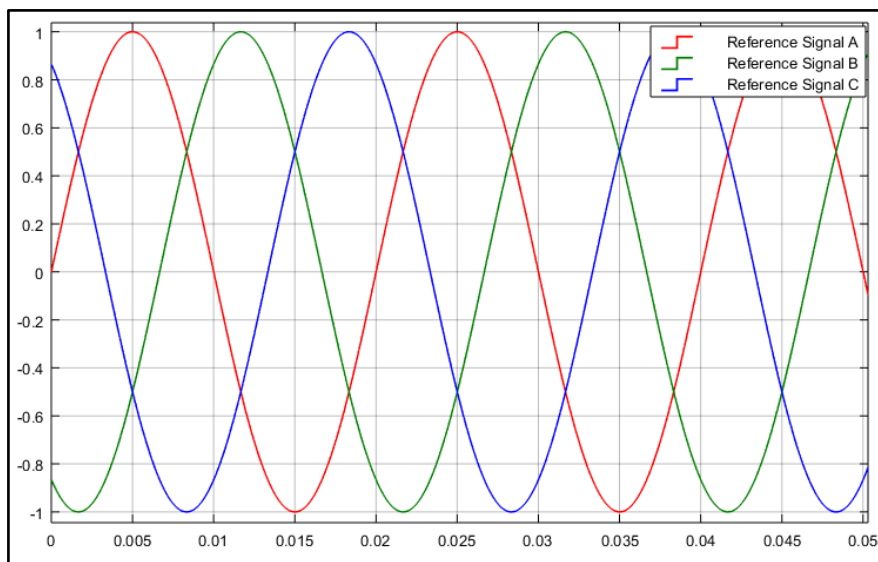


Figura 3.9. Señales de referencia de un sistema trifásico balanceado.

3.2.4.5. Modulación Multicarrier MCSPWM

Esta técnica de modulación tiene el mismo principio que la SPWM simple con la diferencia que se compara la señal moduladora (senoidal) de frecuencia fundamental con múltiples portadoras, con la finalidad de ir generando los distintos niveles de voltaje a la salida del inversor[14],[16].

El número de portadoras para un inversor de n niveles se determina mediante la siguiente ecuación:

$$NP = n - 1 \quad (3.7)$$

Donde:

NP : es el número de portadoras a la misma frecuencia y amplitud.

n : representa el número de niveles que tiene el inversor.

En la Figura 3.10, muestra la forma de cómo se realiza la comparación entre la señal moduladora y las señales portadoras en este tipo de modulación.

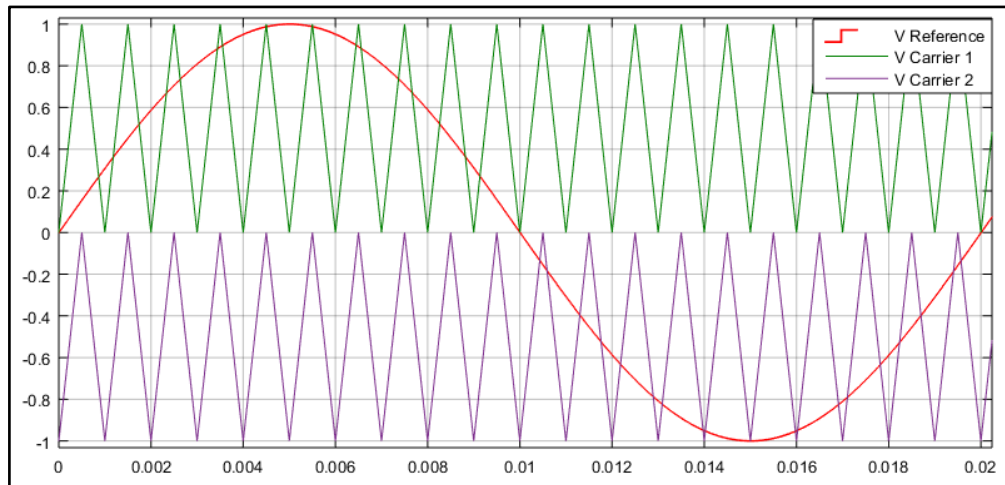


Figura 3.10. Modulación MCSPWM con dos portadoras.

Dentro de la modulación multicarrier existen métodos de comparación entre la señal moduladora y portadoras, los cuales varían dependiendo de la disposición que tengan las señales portadoras y que generan un rendimiento distinto para cada inversor. Estos métodos se pueden clasificar en: PWM con desplazamiento de fase (Level Shifted PWM) y en PWM con desplazamiento de fase conocido (Phase Shifted PWM)[16].

a) Level Shifted PWM (LS-PWM)

Las portadoras utilizadas se sitúan una encima de otra y todas tienen la misma amplitud.

Según la fase que tengan las portadoras, el método LS-PWM se clasifica en:

- Phase Disposition (PD): en el método de disposición de fase, todas las portadoras están en fase[5].
- Phase Opposition Disposition (POD): en el método de disposición de oposición de fase, todas las portadoras que se encuentran arriba del nivel de referencia cero 0, están

desfasadas 180 grados con respecto a las portadoras que se encuentran por debajo del nivel 0[5].

- Alternative Phase Opposition Disposition (APOD): en el método de disposición alternativa de oposición de fase, todas las portadoras utilizadas tienen un desfase de 180 grados incluyendo las que se encuentran por arriba y por debajo del nivel cero[5].

La Figura 3.11, muestra la comparación de la señal moduladora con respecto a las señales portadoras con modulación LS-PWM a) PD b) POD, c) APOD

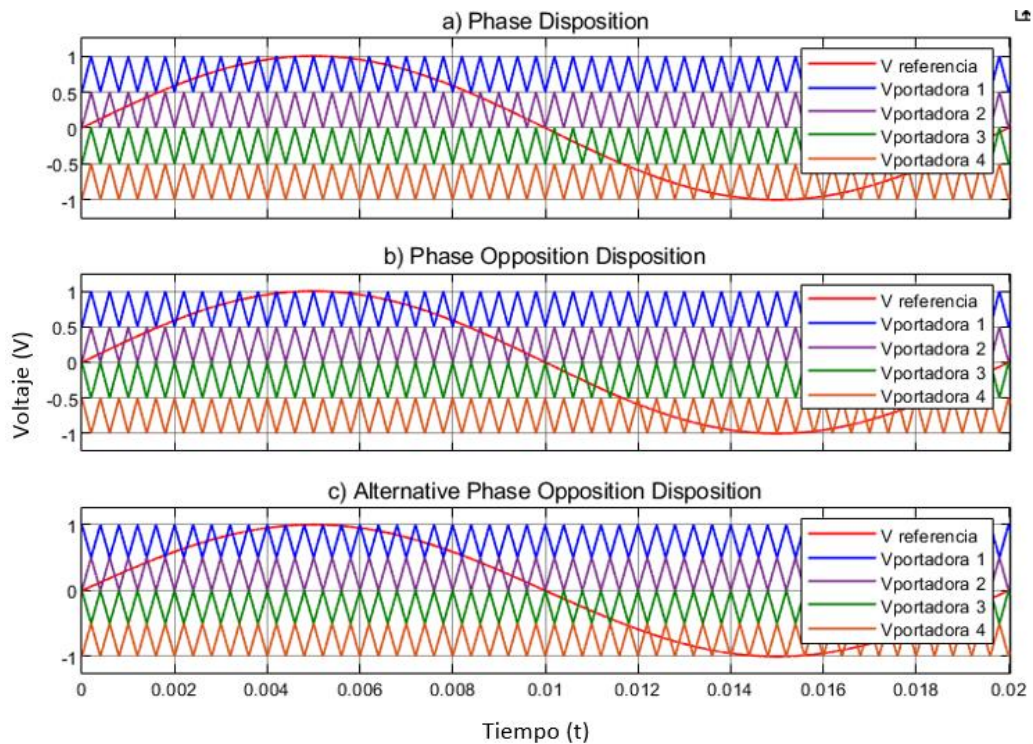


Figura 3.11. Modulación LS-PWM a) Phase Disposition b) Phase Opposition Disposition c) Alternative Phase Opposition Disposition.

b) Phase Shifted PWM (PS-PWM)

En el método de desplazamiento de fase, las portadoras utilizadas se sitúan una al lado de la otra y todas tienen la misma amplitud, como se muestra en la Figura 3.12.

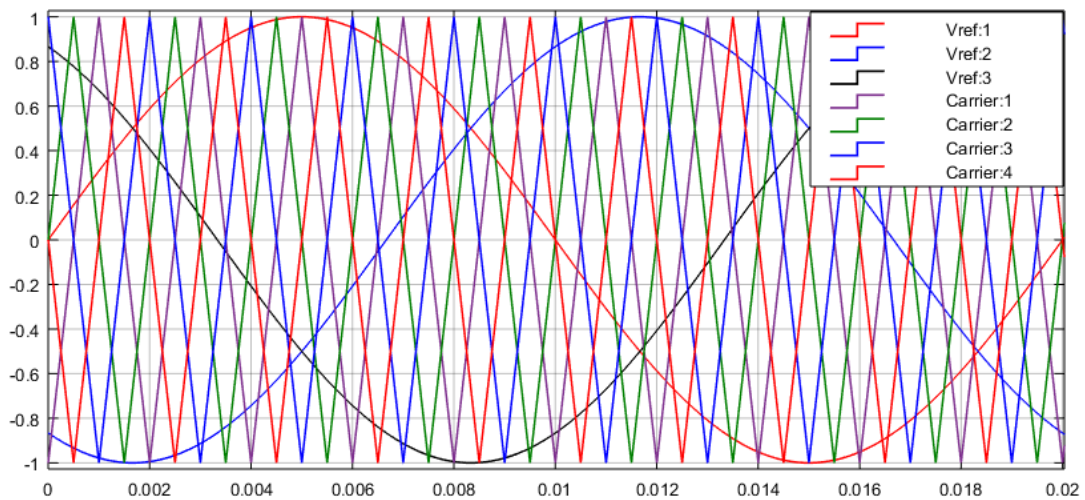


Figura 3.12. Modulación PS-PWM.

Las portadoras deben estar desfasadas entre sí a un ángulo θ definido por la ecuación:

$$\theta = \frac{360}{n - 1} \quad (3.8)$$

3.2.5. Parámetros de desempeño de los inversores multinivel

El rendimiento de los inversores multinivel es evaluado por medio de la calidad de energía de la señal alterna generada, la cual depende de la topología del inversor, así como de la técnica de modulación empleada. La calidad de la señal alterna generada se mide en base a la Distorsión armónica total (THD) presente en la señal de salida, así como las pérdidas que se presentan durante su funcionamiento[18].

3.2.5.1. Distorsión Armónica Total (THD)

Un armónico es la deformación de la forma de onda de tensión o corriente como consecuencia de la adición de otras señales con frecuencias múltiplos de la frecuencia fundamental (50Hz o 60Hz) como se muestra en la Figura 3.13. Cada armónico se expresa en términos de su orden por ejemplo: el segundo, tercero y quinto armónico tienen frecuencias de 120, 180 y 300 Hz respectivamente[24].

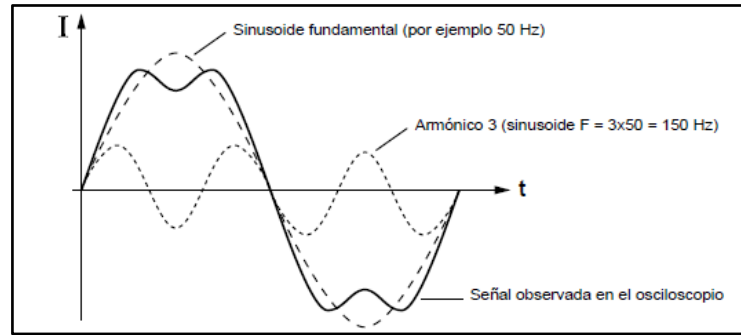


Figura 3.13. Señal fundamental más el tercer armónico[24].

Para medir el porcentaje de componentes armónicas presentes en la señal de salida del inversor se emplea un parámetro denominado Distorsión Armónica Total (Total Harmonic Distortion THD). En [25], se define el THD mediante la ecuación:

$$THD = \frac{\sqrt{\sum_{2,3,\dots}^{\infty} V_n^2}}{V_0} * 100 \quad (3.9)$$

Dónde:

V_0 : es la magnitud de la componente fundamental de la onda.

V_n : es la magnitud de la componente armónica individual n-ésima de la onda.

3.2.5.2. Pérdidas

El concepto de pérdidas es importante, debido a que permite cuantificar la eficiencia del sistema. Las pérdidas en los inversores son:

a) Pérdidas por conducción

Son debido a que los interruptores presentan una pequeña caída de tensión cuando conducen, generalmente el valor de la caída de tensión en los interruptores no es mayor a 2 Volts[18]. Las pérdidas por conducción se representan mediante la ecuación:

$$Per_{cond} = I^2 R_{on} \quad (3.10)$$

b) Pérdidas por conmutación

Están relacionadas con los cambios de estado (encendido-apagado) de los interruptores de potencia. Estas pérdidas se debe a que los interruptores no cambian inmediatamente de estado, sino que presentan un retraso de tiempo antes de que haya un cambio en la corriente que circula por ellos[18]. En la Figura 3.14, se muestra el proceso de cambio de estado de un semiconductor de potencia.

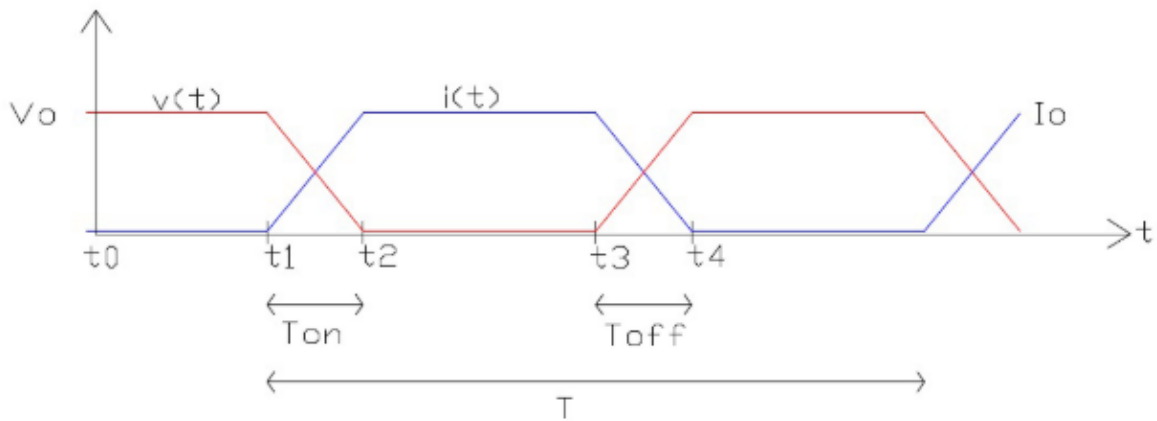


Figura 3.14. Gráfico representativo del cambio de estado de un semiconductor de potencia[18].

3.2.6. Motor de inducción

El motor asíncrono o de inducción es un tipo de máquina de corriente alterna formada por una parte fija llamada estator y una parte móvil denominada rotor. El estator está conectado a una fuente de potencia (inversor o red eléctrica) e induce unas corrientes sobre el rotor como consecuencia de la interacción con el flujo del estator. Las corrientes eléctricas en el estator y en el rotor generan campos magnéticos, provocando una fuerza que hace que el motor gire[6].

La corriente que circula en el rotor se debe a la f.e.m inducida por la acción del flujo del estator, de allí el nombre de máquinas de inducción. También recibe el nombre de motor asíncrono debido a que la velocidad de giro del rotor no alcanza la velocidad de sincronismo impuesta por la red[26]. La Figura 3.15, muestra el modelo de un motor de inducción de tipo jaula de ardilla.

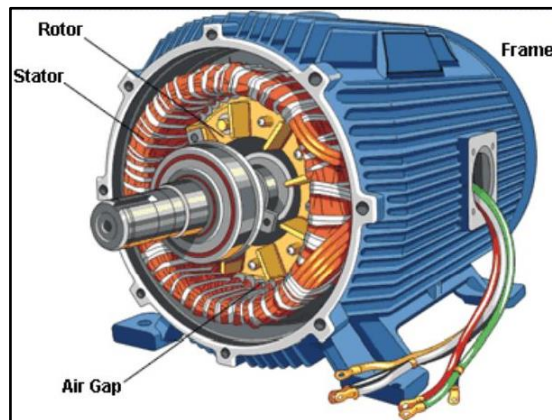


Figura 3.15. Motor de inducción tipo jaula de ardilla [6].

3.2.6.1. Aspectos constructivos

El motor de inducción está compuesto principalmente por un estator y un rotor montados en una armadura en donde un cojinete permite el giro del rotor a través del estator[27].Figura 3.16

- Estator: es la pieza que induce las corrientes, y está conectado a un sistema trifásico (inversor). Consiste en un núcleo, un bobinado por fase y un armazón que soporta las dos piezas anteriores.
- Rotor: a esta pieza va conectada la carga mecánica. Al igual que el estator, el rotor también está formado por un núcleo ferromagnético y un devanado trifásico.

La Figura 3.16, muestra el estator y el rotor de un motor de inducción.

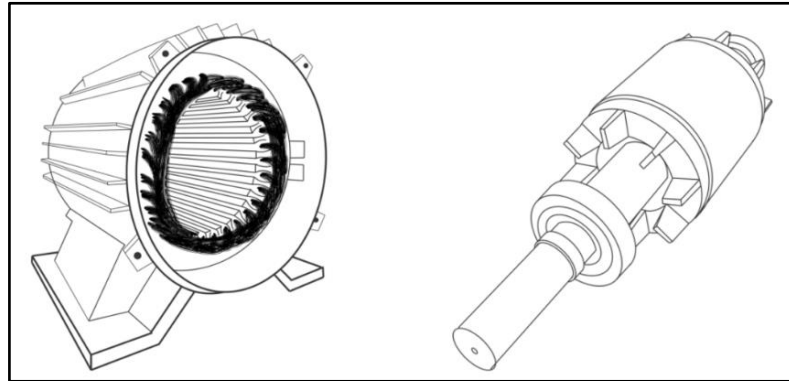


Figura 3.16. Estator y rotor de un motor de inducción [27].

Dependiendo del tipo de rotor, las máquinas de inducción se clasifican en:

- Rotor en jaula de ardilla o en cortocircuito: es llamado así debido a que el aspecto de sus devanados se asemeja a una jaula giratoria de una ardilla. Son mayormente utilizadas debido a su sencillez y bajo mantenimiento.
- Rotor devanado o con anillos: son de uso menos frecuente debido a que su construcción y mantenimiento son de costo elevado.

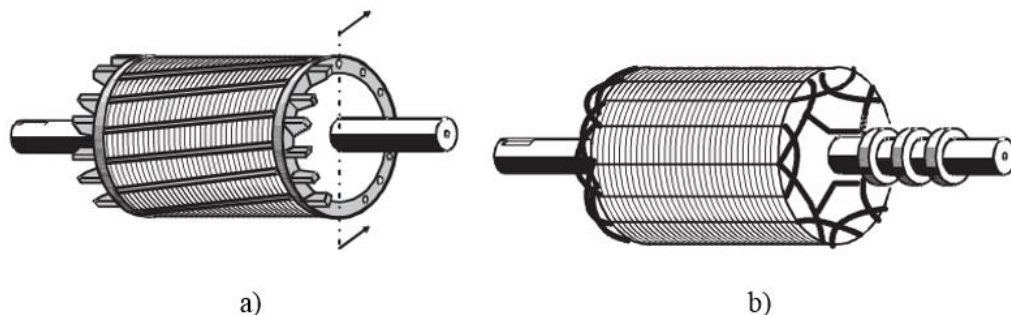


Figura 3.17. a) Rotor tipo jaula de ardilla, b) rotor devanado [26].

3.2.6.2. Principio de funcionamiento

La máquina asíncrona generalmente suele funcionar como motor, mientras no se diga lo contrario. El devanado de estator está constituido por tres arrollamientos desfasados 120° en el espacio y de $2p$ polos. Al introducir corrientes de una red trifásica de frecuencia f_1 en los

devanados del estator, se produce una f.m.m distribuida sinusoidalmente por la periferia del entrehierro generando un campo magnético rotatorio cuya velocidad mecánica en r.p.m se expresa mediante la ecuación:

$$n_1 = \frac{60 f_1}{P} [r.p.m.] \quad (3.11)$$

Donde:

n_1 : es la velocidad de sincronismo del campo rotatorio

f_1 : es la frecuencia de la red trifásica en Hertz

P : es el número de polos de la máquina.

El campo magnético rotatorio induce f.e.m. en las barras de la jaula de ardilla del rotor, y como éstas forman un circuito cerrado, dan lugar a la aparición de corrientes inducidas en estas barras, las cuales reaccionan con el flujo del estator generando un par motor, el cual hará rotar la jaula de ardilla[26],[28].

Según la Ley de Faraday, la f.e.m inducida en el conductor de longitud L que se mueve a una velocidad v dentro de un campo B , tiene un valor representado por la ecuación:

$$\varepsilon = \int (v \otimes B) dl = (v \otimes B) \cdot L \quad (3.12)$$

Tanto el campo magnético del estator como el del rotor giran a determinadas velocidades, pero no siempre son iguales. La velocidad del motor siempre será inferior a la velocidad de sincronismo ($n < n_1$), y esta velocidad será tanto menor cuanto mayor sea el par resistente de la carga que mueve el motor[26],[28].

A la diferencia entre la velocidad de sincronismo y la velocidad del rotor se le denomina deslizamiento (s), y viene representada por la ecuación:

$$s = \frac{n_1 - n}{n_1} \cdot 100\% \quad (3.13)$$

Donde:

s : es el deslizamiento

n_1 : es la velocidad de sincronismo

n : es la velocidad del rotor

Las frecuencias de las corrientes del rotor están relacionadas con la frecuencia del estator mediante la ecuación:

$$f_{rotor} = s f_{estator} \quad (3.14)$$

3.2.6.3. Control de velocidad

Una de las técnicas empleadas para el control de la velocidad de las máquinas de inducción es el control escalar, el cual está fundamentado en la variación de la frecuencia mientras se mantiene constante la relación V/f.

a) Control escalar V/f.

El control escalar se utiliza para controlar la magnitud del voltaje y la frecuencia del motor, manteniendo el par eléctrico cercano al valor del par nominal a diferentes frecuencias y manteniendo constante en enlace de flujo λ del entrehierro[29]. Se denomina control escalar V/f, debido a que se controla las magnitudes de variables escalares de la fuente, frecuencia y voltaje.

También se llama control escalar debido a que se alimenta con señales de frecuencia variable generadas por un inversor PWM, donde la relación V/f se mantiene constante. De esta manera, al controlar la corriente en el estator se puede obtener un par casi constante durante el arranque de la máquina[30].

4. METODOLOGÍA

4.1. TIPOS DE INVESTIGACIÓN

Los tipos de investigación empleados en el presente proyecto de investigación son: bibliográfica-documental, y descriptiva, debido a que se necesitó realizar varios análisis referentes a las topologías clásicas de los inversores multinivel, el control de modulación por ancho de pulso senoidal SPWM, el motor de inducción tipo jaula de ardilla y buscar fuentes de diferentes consultas de textos.

4.1.1. Investigación bibliográfica-documental

Durante el transcurso del presente proyecto de investigación, se requirió realizar una investigación bibliográfica-documental, la cual consiste en un mecanismo dirigido a la recopilación de información, que permita obtener nuevos conocimientos referentes a los inversores multinivel y sus topologías clásicas con modulación por ancho de pulso senoidal, basado en referencias bibliográficas como: artículos, libros, tesis, monografías, publicaciones, entre otras.

4.1.2. Investigación descriptiva

Esta investigación describe en análisis comparativo del funcionamiento de los inversores multinivel y sus tres topologías clásicas con una modulación por ancho de pulso sinusoidal y su efecto en una máquina de inducción tipo jaula de ardilla como carga. Además, permite interpretar los resultados obtenidos de las simulaciones realizadas para la obtención de los parámetros técnicos y económicos de cada topología desarrollada.

4.2. MÉTODOS DE INVESTIGACIÓN

4.2.1. Método deductivo

Se empleó el método deductivo para deducir los conocimientos obtenidos de las fuentes bibliográficas, y aplicarlos en el desarrollo del estudio comparativo de las topologías clásicas de los inversores multinivel controlados mediante modulación SPWM y un motor de inducción tipo jaula de ardilla como carga.

Este método analiza de forma detallada cada uno de los métodos, instrumentos temas y subtemas que se utilizaron en la elaboración del proyecto de investigación, de igual manera permite establecer las conclusiones y recomendaciones del problema investigado.

4.2.2. Método analítico

Este método permite analizar los resultados obtenidos en la comparación de las topologías desarrolladas con el control SPWM y los resultados obtenidos en la simulación.

4.3. TÉCNICAS E INSTRUMENTOS

4.3.1. Lectura comprensiva

La lectura comprensiva estuvo presente en todo el proyecto de investigación, en el análisis de la información con la teoría de diferentes autores, con el fin de obtener una idea concreta para lograr la culminación del proyecto.

4.3.2. Interpretación de información

Se utiliza esta técnica, ya que el análisis e interpretación de la información, parte de una base teórica bien fundamentada con el fin de no tener inconvenientes en el desarrollo del proyecto de investigación.

4.3.3. Sintetización de información

Esta técnica se emplea debido a que la información obtenida en diferentes fuentes bibliográficas es la base para efectuar un análisis que brinde el mejor desempeño de la investigación como sustento contextual. Además, resalta los aspectos más importantes, con el objetivo de fundamentar una teoría veraz y útil.

4.3.4. Observación

Para el análisis de los resultados obtenidos con el modelamiento y simulación de las tres topologías clásicas del inversor multinivel con una modulación SPWM y un motor de inducción de tipo jaula de ardilla como carga, fue necesario emplear la observación en cada etapa del proyecto, esto ayudo a interpretar cada uno de los resultados obtenidos al comparar técnica y económicamente cada topología desarrollada.

4.3.5. Simulación

La simulación de las tres topologías clásicas con la modulación SPWM con un motor de inducción tipo jaula de ardilla como carga se realizará en los Software Simulink-Matlab, puesto que este software permite modelar sistemas de cualquier tipo de ingeniería. Para el presente proyecto de investigación se empleó la librería Simscape>>Electrical>>Specialized Power Systems>>Fundamental Blocks, puesto que contienen los diferentes elementos que conforman el sistema.

4.3.6. Cálculo

4.3.6.1. Inversor Neutral Point Clamped (NPC) de 5 niveles

En la Figura 4.1, se muestra el esquema de un convertidor NPC monofásico de 5 niveles, donde el voltaje de la fuente DC se divide en 4 partes iguales en los capacitores, los cuales se encuentran conectados en serie a unos diodos de enclavamiento o fijación que se encargan de bloquear el voltaje proporcionado por los capacitores. Los capacitores cumplen la función de generar los diferentes niveles de voltaje con la adecuada secuencia de conmutación de los interruptores de potencia (IGBT's) que componen el inversor.

El número de elementos requeridos en el inversor NPC de 5 niveles se determina mediante las ecuaciones:

- Capacitores de bus DC

$$C_{DC} = n - 1 = (5 - 1) = 4 \quad (4.1)$$

- Diodos de fijación

$$D_f = 2(n - 2) = 2(5 - 2) = 6 \quad (4.2)$$

- Switches (IGBT's)

$$S_w = 2(n - 1) = 2(5 - 1) = 8 \quad (4.3)$$

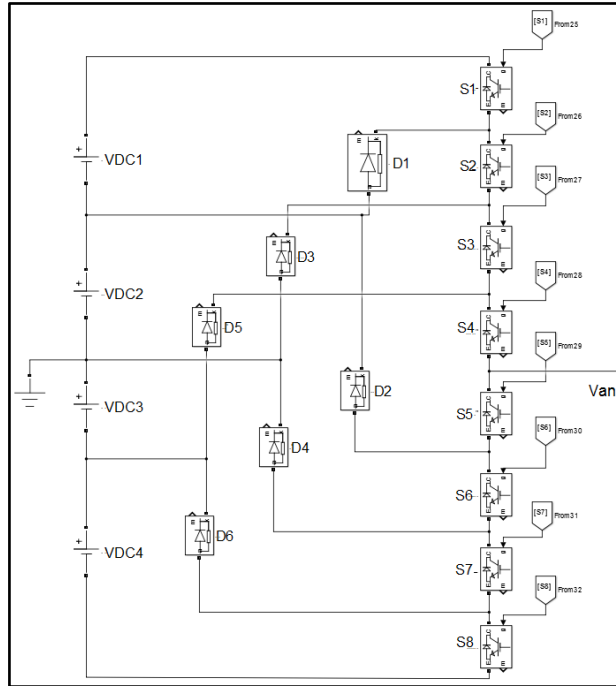


Figura 4.1. Inversor monofásico NPC de 5 niveles.

Para obtener el modelo del inversor NPC trifásico de 5 niveles se debe replicar dos veces el circuito del inversor monofásico de la Figura 4.1 para obtener las fases B y C, como se muestra en la Figura 4.2. Para el caso de las dos señales replicadas, se debe desfazar 120° una respecto de la otra.

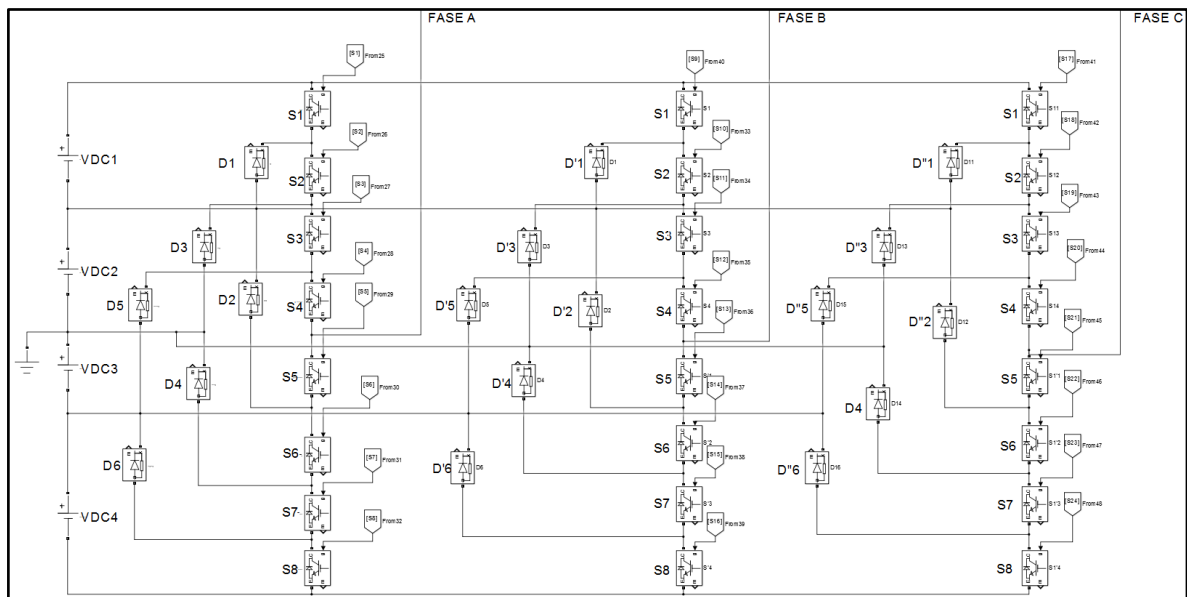


Figura 4.2. Inversor NPC trifásico de 5 niveles

Los estados de conmutación de los interruptores (IGBT's) para formar los diferentes niveles de tensión del inversor NPC se muestran en el ANEXO I. El estado "1" se refiere a que el

interruptor está cerrado (ON), mientras que el estado “0” significa que el interruptor está abierto (OFF).

Las tensiones de línea presentan mayor número de niveles respecto a las tensiones de fase, esto es debido a la resta de voltajes desfasados 120° entre sí[31]. En un inversor de 5 niveles, el número de escalones (x) del voltaje de fase con respecto a cero (0) son cuatro: $V_{dc}/2$, $V_{dc}/4$, $-V_{dc}/2$, y $-V_{dc}/4$, por lo tanto, el número de niveles del voltaje de línea se representa mediante la ecuación[16]:

$$y = 2(x) + 1 \tag{4.4}$$

Dónde:

y: es el número de niveles del voltaje de línea.

$$y = 2(4) + 1 = 9 \text{ niveles}$$

La Tabla 4.1, muestra el número de elementos para un inversor NPC trifásico de 5 niveles.

Tabla 4.1. Número de elementos del inversor NPC trifásico

Niveles del voltaje N	N° Switches (IGBT's) $6(n - 1)$	Diodos de fijación $6(n - 2)$	Capacitores DC $n - 1$	Fuentes DC
3	12	6	0	2
5	24	18	0	4
7	36	30	0	6

4.3.6.2. Inversor Flying Capacitor (FC) de 5 niveles

Esta topología es similar a la NPC con la diferencia que utiliza capacitores de fijación en lugar de diodos para formar los distintos niveles de voltaje, como se muestra en la Figura 4.3

El número de elementos requeridos en el inversor FC de 5 niveles se determina mediante las ecuaciones:

- Capacitores de bus DC

$$C_{DC} = (n - 1) = (5 - 1) = 4 \tag{4.5}$$

- Capacitores de fijación

$$C_f = (n - 2) = 5 - 2 = 3 \tag{4.6}$$

- Switches (IGBT's)

$$S_w = (n - 1). 2 = (5 - 1). 2 = 8 \quad (4.7)$$

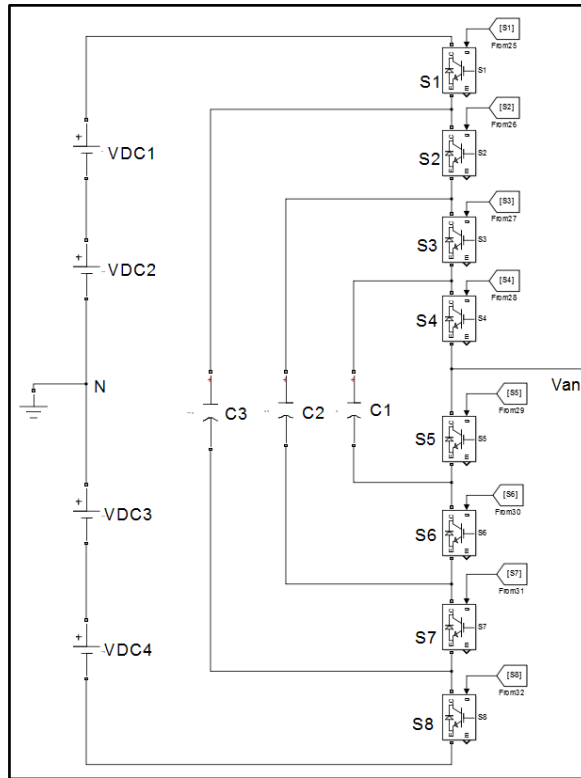


Figura 4.3. Inversor monofásico FC de 5 niveles

Cada capacitor está cargado a una fracción de la fuente de tensión continua $C1=V_{dc}/4$, $C2=V_{dc}/2$ y $C3=3V_{dc}/4$.

En esta topología cada capacitor debe mantener un voltaje fijo, sin embargo, debido al proceso de carga y descarga de los capacitores, el inversor presenta inconvenientes de desequilibrio de voltaje en los capacitores, por lo que la técnica de modulación empleada debe corregir este problema[18]. El balanceo de voltaje en los capacitores se puede realizar mediante balanceo natural o pasivo el cual consiste en la técnica de modulación PS-PWM (Phase Shifted-PWM). Esta técnica de modulación permite generar los estados de conmutación del inversor para formar la señal de voltaje a la salida, y al mismo tiempo mantiene en los capacitores una carga neutral igual a cero[13].

Al igual que el inversor NPC, se puede obtener el inversor FC trifásico conectando tres inversores monofásicos desfasados 120° como se muestra en la Figura 4.4.

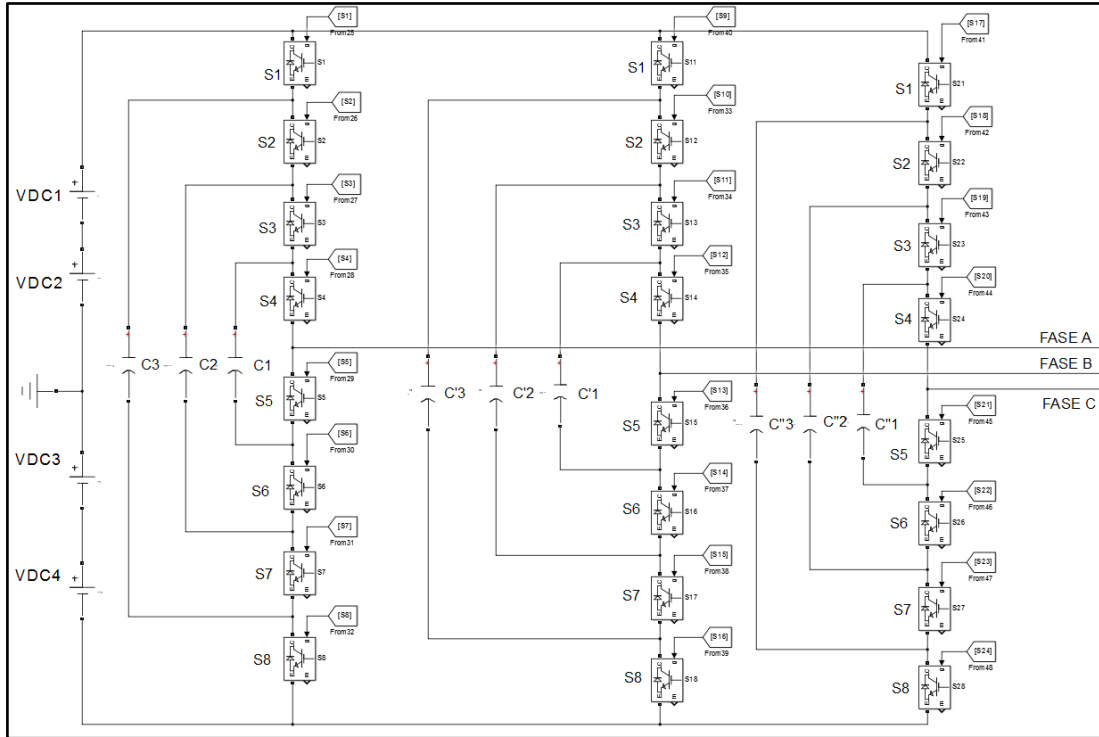


Figura 4.4. Inversor FC trifásico de 5 niveles.

Esta topología presenta mayor flexibilidad en la síntesis de voltaje, debido a que se tiene dos o más posibles estados de conmutación o switcheo válidos. Los estados de conmutación de los interruptores para formar los diferentes niveles de tensión del inversor FC se muestran en el Anexo I.

La Tabla 4.2, muestra el número de elementos para un inversor trifásico Flying Capacitor de 5 niveles.

Tabla 4.2. Número de elementos de un inversor FC trifásico de 5 niveles.

Nivel del voltaje n	N° Switches (IGBT's) (n – 1). 6	Capacitores DC (n – 1)	Capacitores de fijación (n – 2). 3	Fuentes DC
3	12	0	3	2
5	24	0	9	2
7	36	0	15	2

4.3.6.3. Inversor Cascade H-Bridge (CHB) de 5 niveles

La Figura 4.5, muestra el circuito de un inversor CHB de 5 niveles. Esta topología requiere de un número reducido de elemento, ya que no necesita de diodos ni capacitores de fijación.

El número de elementos requeridos para el inversor CH de 5 niveles, se determina mediante las ecuaciones:

- Fuentes DC

$$F_{DC} = \frac{n - 1}{2} = \frac{5 - 1}{2} = 2 \quad (4.8)$$

- Switches (IGBT's)

$$S_w = (n - 1) \cdot 2 = (5 - 1) \cdot 2 = 8 \quad (4.9)$$

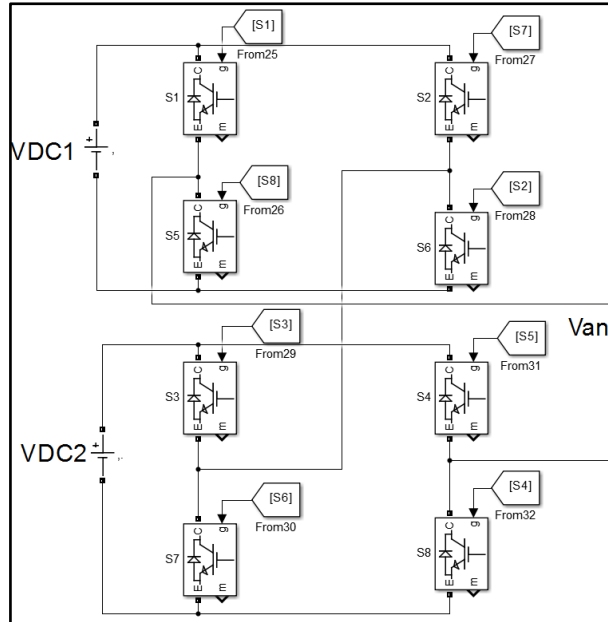


Figura 4.5. Inversor CH monofásico de 5 niveles.

En la Figura 4.6, se puede apreciar el esquema de un inversor CHB trifásico de 5 niveles al conectar tres inversores CHB monofásicos, cada uno desfasado 120°.

Los estados de conmutación de los interruptores para formar los diferentes niveles de tensión del inversor FC se muestran en el Anexo I.

El número de elementos necesarios para un inversor CHB trifásico de 5 niveles se muestra en la Tabla 4.3.

Tabla 4.3. Número de elementos de un inversor CHB trifásico de 5 niveles

Nivel del voltaje n	N° Switches (IGBT's) (n - 1) · 6	Fuentes DC $\frac{n - 1}{2} \cdot 3$
3	12	3
5	24	6
7	36	9

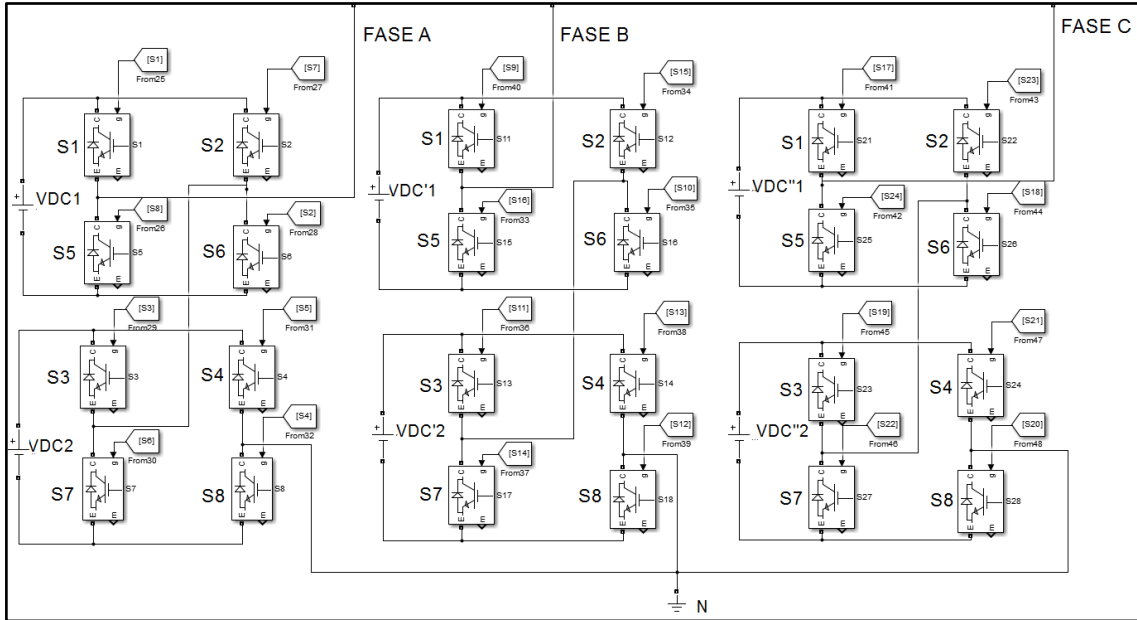


Figura 4.6. Inversor CHB trifásico de 5 niveles.

4.3.6.4. Parámetros del motor de inducción jaula de ardilla

El conocimiento de los parámetros eléctricos y mecánicos del motor es de gran importancia para el correcto funcionamiento del control SPWM, ya que estos parámetros permiten realizar la simulación del control para obtener la señal de salida más idónea para la máquina.

Para la simulación del motor, se optó por un motor de inducción de tipo jaula de ardilla trifásico localizado en la librería de Simulink-Matlab, como se muestra en la Figura 4.7. Los parámetros del motor se muestran en la Tabla 4.4.

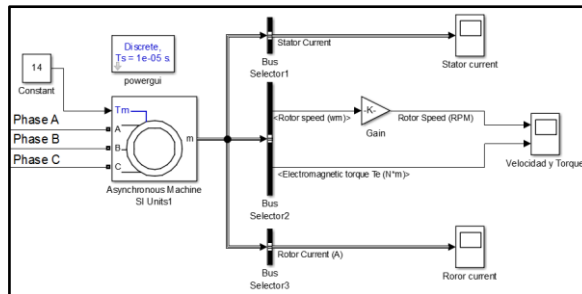


Figura 4.7. Motor de inducción de tipo jaula de ardilla.

Tabla 4.4. Parámetros del motor de inducción tipo jaula de ardilla

Parámetro	Magnitud	Parámetro	Magnitud
Potencia nominal	5.4 HP	Resistencia del estator	1405 Ω
Voltaje nominal	400 V línea-línea	Inductancia del estator	0.005839 H
Frecuencia nominal	50 HZ	Resistencia del rotor	1395 Ω
Velocidad nominal (n_s)	1500 rpm	Inductancia del rotor	0.005839 H
Par de carga nominal	14 Nm	Inductancia mutua	0.1722 H
Pares de polos	2	Inercia del rotor	0.0131 Kg.m ²

4.3.6.5. Técnica de modulación Multicarrier PD-PWM

La técnica de modulación empleada para las topologías Neutral Point Clamped (NPC) y Cascade H-Bridge (CHB) de 5 niveles, es la Multicarrier PD-PWM (Phase Disposition-PWM).

La modulación Multicarrier PD-PWM consiste en la comparación de una señal moduladora de frecuencia fundamental y múltiples señales portadoras o triangulares de frecuencia elevada. El número de portadoras a utilizar para un inversor de 5 niveles se determina mediante la ecuación (3.7)

$$NP = n - 1 = 5 - 1 = 4$$

La Tabla 4.5, muestra los parámetros utilizados para el circuito de control Multicarrier PD-PWM.

Tabla 4.5. Parámetros utilizados para el control Multicarrier PD-PWM

Parámetro	Valor	Unidad
Frecuencia de la moduladora	50	Hz
Frecuencia de la portadora	2500	Hz
Amplitud de la moduladora	1	
Amplitud de la portadora	1	
Voltaje de línea-línea RMS	400	V

En cada una de las topologías, se determina el valor de las fuentes DC para que el voltaje de salida de línea RMS sea lo más cercano al voltaje nominal del motor.

El control del voltaje de salida RMS del inversor se realiza mediante la variación del índice de modulación de amplitud y se determina mediante la siguiente ecuación:

$$V_{salida\ RMS} = \frac{V_{DC}}{\sqrt{2}} \cdot m_a \quad (4.10)$$

Donde:

V_{DC} : es el valor de la tensión de la fuente de continua.

m_a : es el índice de modulación de amplitud.

El índice de modulación de amplitud se determina mediante la ecuación (3.2)

$$m_a = \frac{V_{referencia}}{V_{portadora}} = \frac{1}{1} = 1$$

El voltaje de salida RMS requerido por la máquina de inducción es de 400 V línea-línea, por lo tanto, despejando V_{DC} , de la ecuación (4.10) se tiene:

$$V_{DC} = \frac{V_{salida\ RMS}}{m_a} \cdot \sqrt{2} \quad (4.11)$$

$$V_{DC} = \frac{400}{1} \cdot \sqrt{2} = 400 \cdot \sqrt{2} [V]$$

La frecuencia de las señales portadoras debe ser mucho mayor que la frecuencia fundamental con el fin de reducir el THD a la salida. El índice de modulación de frecuencia por lo general debe ser mayor a 20 y se determina mediante la ecuación (3.3).

$$m_f = \frac{f_s}{f_m} = \frac{2500}{50} = 50$$

Para la obtención de la correcta secuencia de conmutación de los interruptores de potencia (IGBT's) que conforman el inversor NPC y CHB, se realizó la comparación de la señal moduladora o de referencia de frecuencia fundamental con las cuatro señales portadoras como se muestra en la Figura 4.8 y Figura 4.9. Esto permite enviar las señales de disparo a cada IGBT. En el anexo II, se muestra la disposición de las señales portadoras para la modulación PD-PWM multicarrier y el ingreso de las señales PWM hacia cada uno de los interruptores del inversor NPC y CHB de 5 niveles.

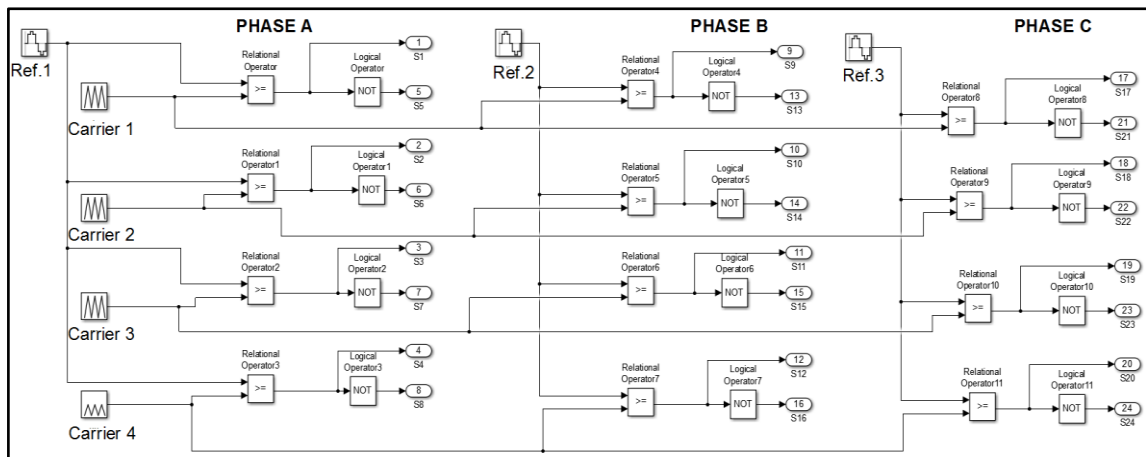


Figura 4.8. Control PD-PWM para la secuencia de conmutación de los interruptores (IGBT's) del inversor NPC trifásico de 5 niveles.

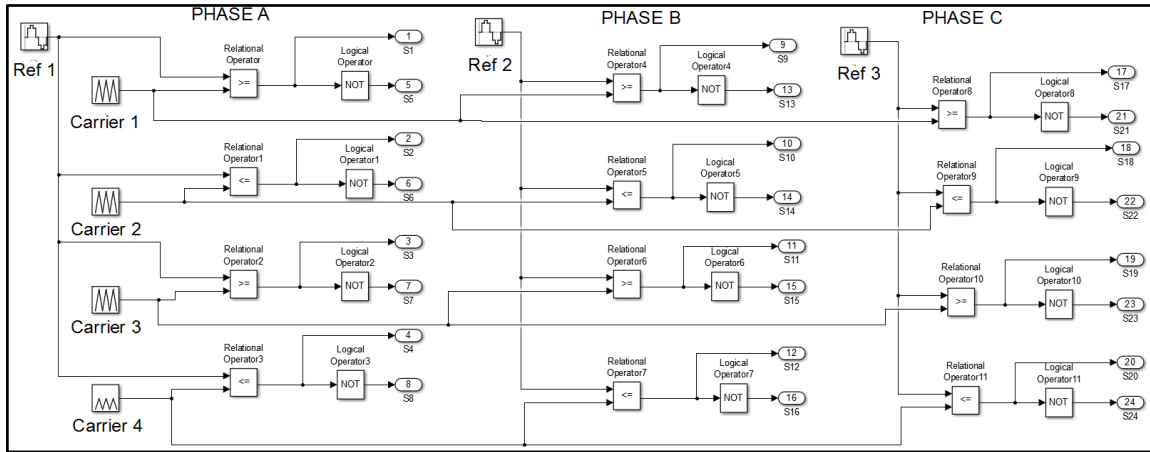


Figura 4.9. Control PD-PWM para la secuencia de conmutación de los interruptores (IGBT's) del inversor CHB trifásico de 5 niveles.

La Figura 4.10, comparación de la señal de referencia o moduladora con las cuatro señales portadoras. Cada señal moduladora se encuentra desfasada 120° respecto de la otra. En el anexo II, se muestra los parámetros ingresados para obtener las tres señales de referencia desfasadas 120° una respecto de la otra.

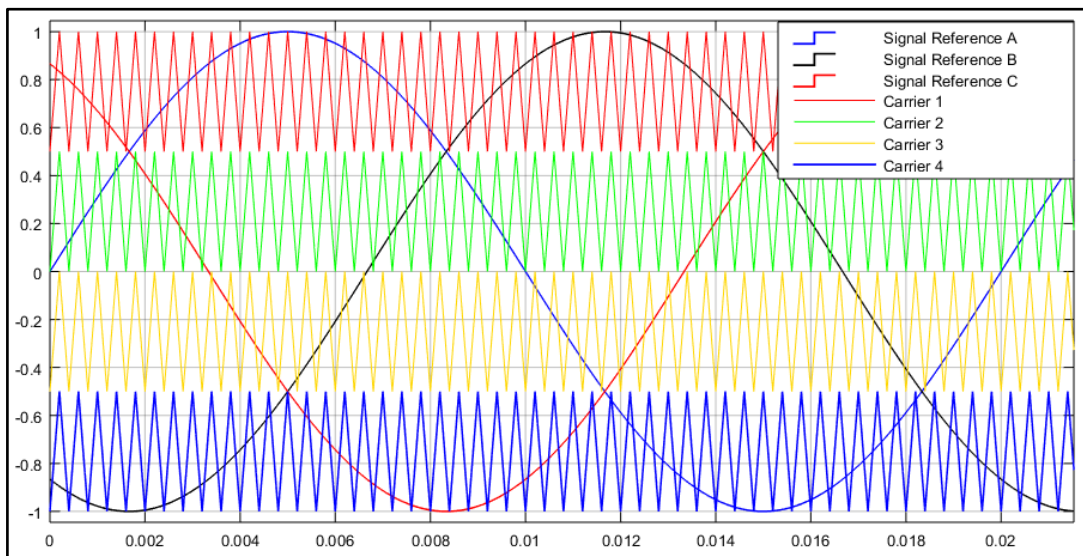


Figura 4.10. Comparación entre la señal moduladora y portadoras para un inversor NPC y FC de 5 niveles.

Existen dos pares de interruptores complementarios en cada fase, y están definidos de tal manera que uno solo de ellos conduce (ON), mientras que el otro queda excluido de conducir (OFF). El par de interruptores complementarios son (S1 y S5), (S2 y S6), (S3 y S7) y (S4 y S8). Cada señal de referencia se compara con las señales portadoras de tal manera que cuando la amplitud de la señal moduladora es mayor o igual a la amplitud de la portadora se obtiene +Vdc,

y cuando la amplitud de la señal de referencia es menor que la amplitud de la portadora se tiene $-V_{dc}$.

En el Anexo III, se muestra las señales obtenidas con la comparación de la moduladora con cada una de las señales portadoras para obtener la señal deseada a la salida del inversor NPC y CHB de 5 niveles.

4.3.6.6. Técnica de modulación PS-PWM Multicarrier

Para el inversor Flying Capacitor trifásico de 5 niveles se empleó la modulación PS-PWM (Phase Shifted-PWM) debido al desbalance de tensión en los capacitores por el proceso de carga y descarga de los mismos.

Para obtener la secuencia ON-OFF de los interruptores, las $n-1$ portadoras deben estar desfasadas entre sí a un ángulo θ , el cual se determina mediante la ecuación (3.8).

$$\theta = \frac{360^\circ}{n-1} = \frac{360^\circ}{5-1} = 90^\circ$$

La Figura 4.11, muestra la comparación de la señal moduladora con las 4 señales portadoras (carriers) C1, C2, C3 y C4, cada una desfasada 90° de la otra. La Tabla 4.6, muestra el resumen de los parámetros utilizados para la modulación PS-PWM Multicarrier.

Tabla 4.6. Valores de los parámetros utilizados para la modulación PS-PWM Multicarrier

Parámetro	Valor	Unidad
Frecuencia de la moduladora	50	Hz
Frecuencia de la portadora	2500	Hz
Amplitud de la moduladora	[-1, 1]	
Amplitud de la portadora	[-1, 1]	
Modulación de amplitud m_a	1	
Modulación de frecuencia m_f	50	
Voltaje de línea-línea RMS	400	V

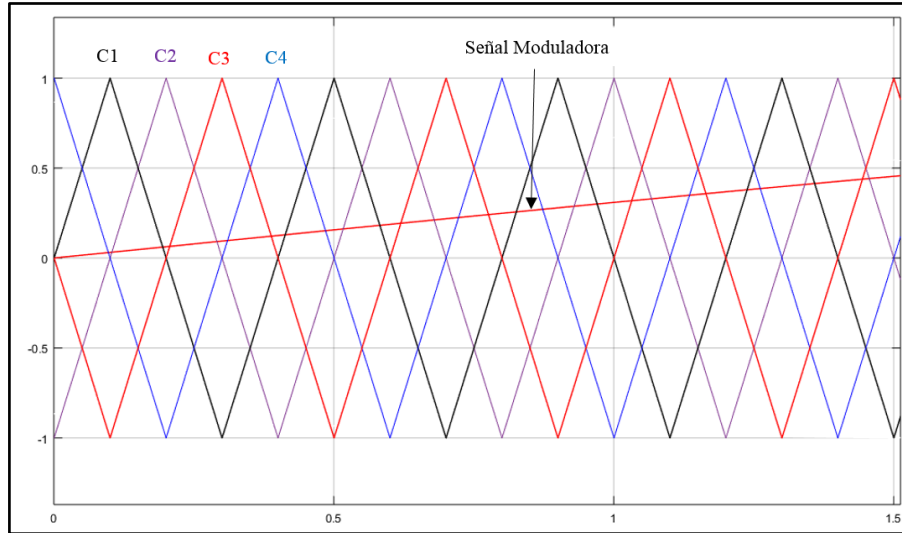


Figura 4.11. Comparación de la señal moduladora y las señales portadoras con la modulación PS-PWM.

Cada señal portadora es comparada con la señal moduladora con el fin de obtener el tren de pulsos PS-PWM. Cuando la amplitud de la señal moduladora es mayor que la amplitud de la señal portadora el interruptor está en ON y su complementario está en OFF. En el anexo IV, se muestra los parámetros ingresados en el bloque Triangle generator para el corrimiento de fase de las señales portadoras, el ingreso de las señales PS-PWM a los interruptores del inversor FC, y las señales obtenidas con la comparación de la señal moduladora con cada una de las señales portadoras para obtener la señal deseada a la salida del inversor FC de 5 niveles.

El par de interruptores complementarios en el inversor Flying Capacitor son: (S1 y S8), (S2 y S7), (S3 y S6), y (S4 y S5).

La Figura 4.12, muestra el voltaje de salida del inversor FC de 5 niveles con la modulación PS-PWM Multicarrier.

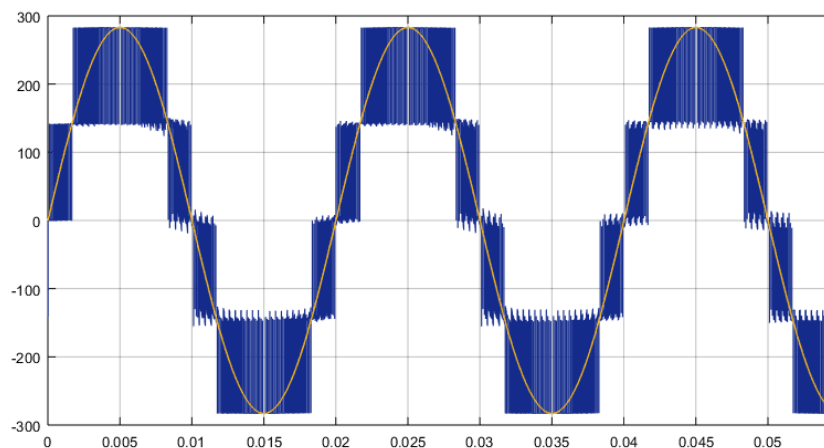


Figura 4.12. Señal de voltaje de salida del inversor FC de 5 niveles.

5. ANÁLISIS Y DISCUSIÓN DE RESULTADOS

La energía eléctrica se presenta de dos formas: corriente directa DC (fuentes de energía Renovable) y corriente alterna AC (red eléctrica), sin embargo, existen diversas aplicaciones donde se requiere transformar de un tipo de energía a otra. Esta transformación es llevada a cabo por medio de convertidores de potencia. Un ejemplo de ellos son los inversores empleados para alimentar y controlar los motores de inducción, generalmente de tipo jaula de ardilla debido a su versatilidad y poco mantenimiento. Aun cuando idealmente, un inversor debería generar un voltaje de salida senoidal para aplicaciones de AC, en la realidad esto no es así, estos inversores son capaces de generar a su salida formas de onda cuadradas o semicuadradas (de dos o tres niveles) con gran contenido armónico, problema que afecta en el funcionamiento y rendimiento de la máquina. Los inversores multinivel permiten generar formas de onda de voltaje con múltiples niveles similares a la onda senoidal con menor contenido armónico.

En este capítulo se realiza la comparación de las tres topologías clásicas de los inversores multinivel descritas en el Capítulo 3, cada topología con un control de modulación por ancho de pulso senoidal (SPWM) y un motor de tipo jaula de ardilla como carga. Se hace un análisis del THD, cantidad de elementos, escalabilidad, complejidad de modulación y costos de cada topología.

De acuerdo con el estado del arte realizado referente a las topologías clásicas de los inversores multinivel se tiene: Neutral Point Clamped, Flying Capacitor, y Cascade H-Bridge inverter. Cada una de las topologías descritas, la modulación SPWM y el modelamiento de la máquina de inducción se simularon en el software Simulink de Matlab, el cual permite realizar simulaciones de electrónica de potencia, modelamiento de motores y sistemas dinámicos.

La Figura 5.1 muestra el diagrama de flujo de la metodología utilizada en el presente proyecto de investigación.

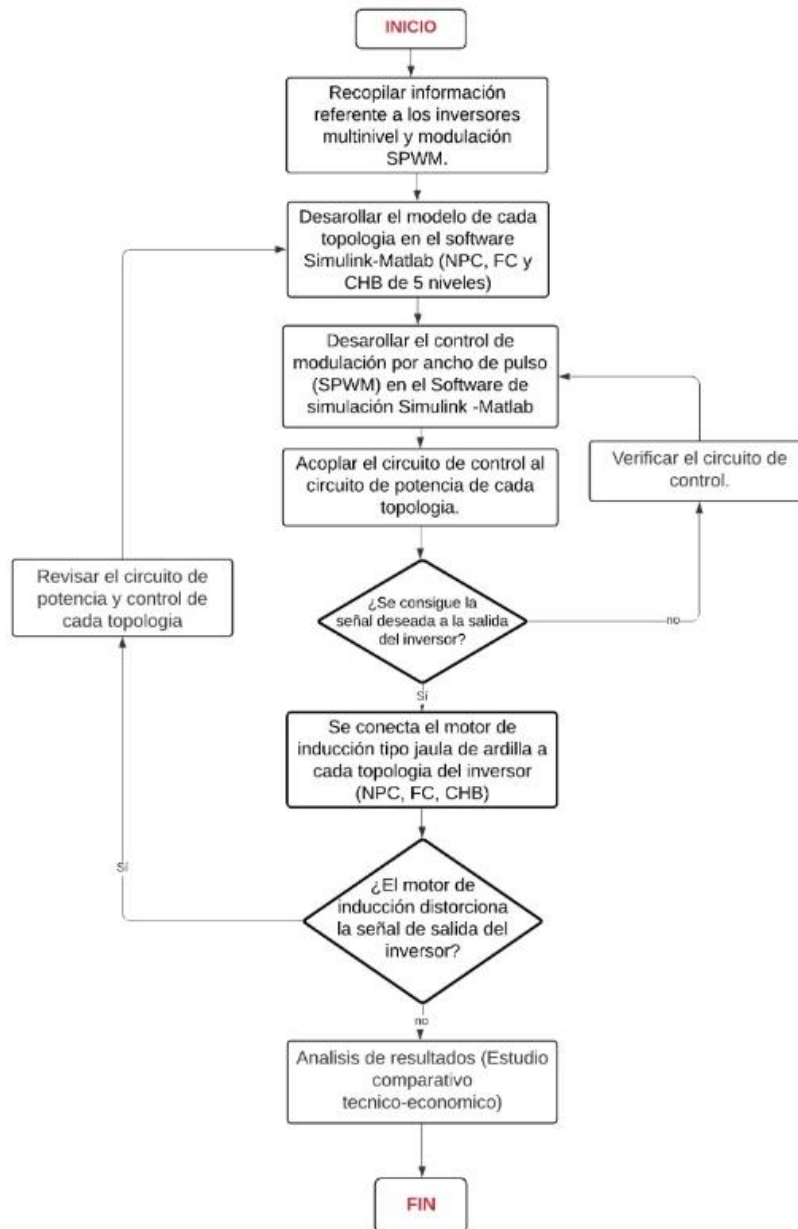


Figura 5.1. Diagrama de flujo de la metodología aplicada en el proyecto de investigación.

5.1. RESULTADOS DE LA SIMULACIÓN DEL INVERSOR NEUTRAL POINT CLAMPED (NPC) O DIODO ENCLAVADO DE 5 NIVELES

El esquema del inversor NPC trifásico de 5 niveles con la modulación SPWM y la máquina de inducción tipo jaula de ardilla se muestra en el Anexo V.

5.1.1. Tensiones de salida del Inversor NPC trifásico de 5 niveles con modulación PD-PWM Multicarrier

En la Figura 5.2, y Figura 5.3, se muestra los resultados de las tensiones de fase y de línea del inversor NPC trifásico de 5 niveles con modulación PD-PWM Multicarrier.

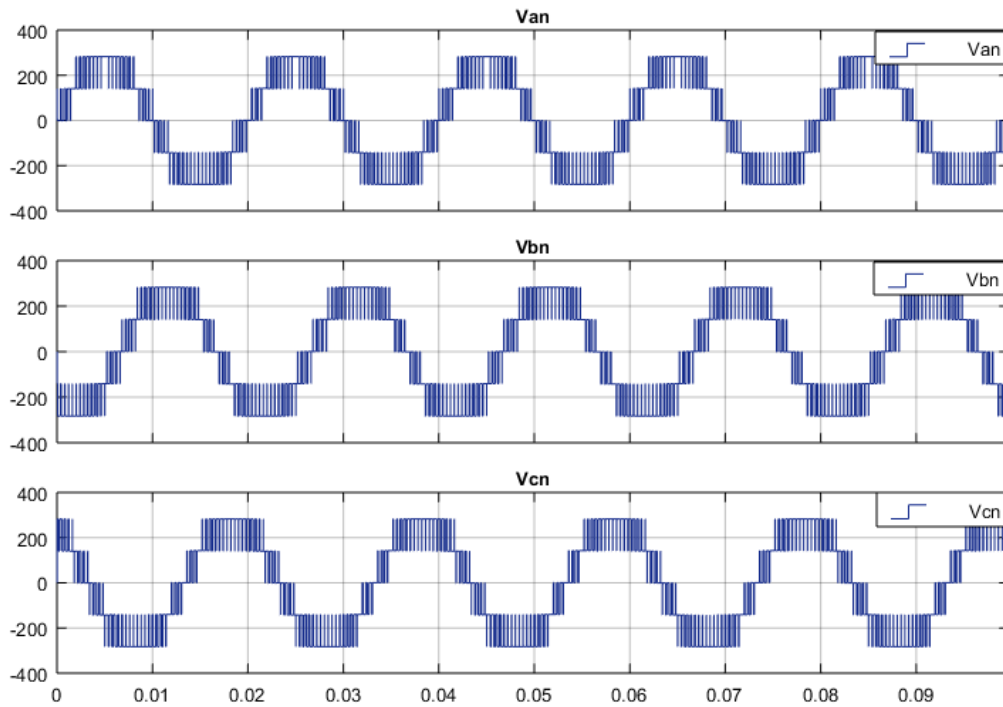


Figura 5.2. Tensiones de fase V_{an} , V_{bn} , y V_{cn} del inversor NPC trifásico de 5 niveles.

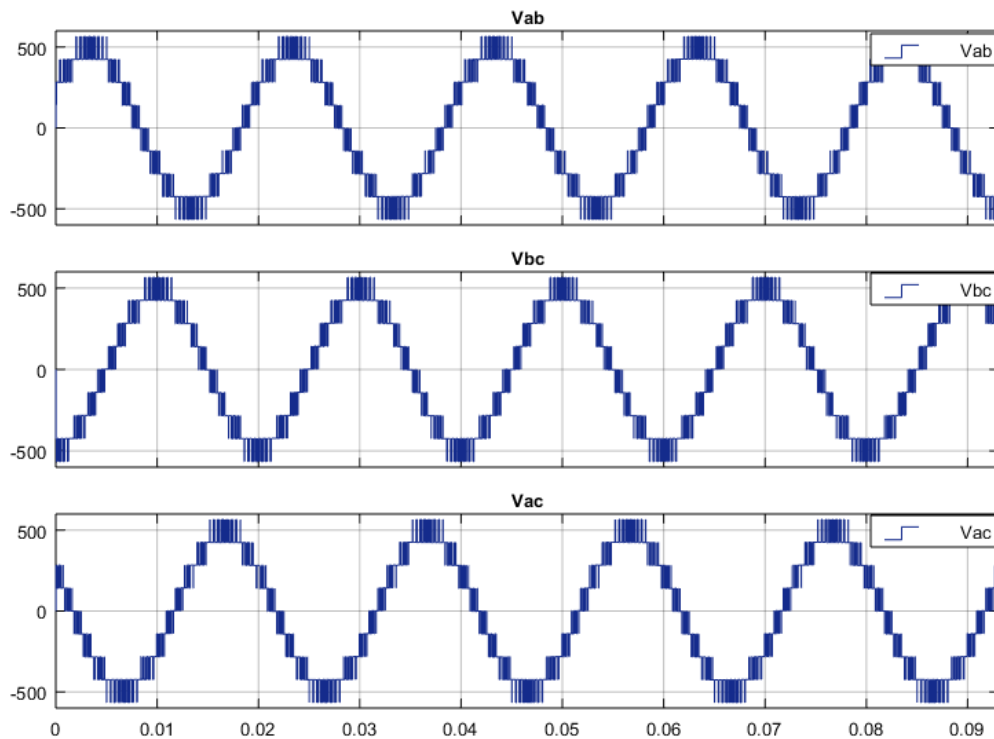


Figura 5.3. Tensiones de línea del inversor NPC trifásico de 5 niveles.

En la Figura 5.4 y Figura 5.5 se muestra el análisis del THD del voltaje de fase y de línea a una frecuencia fundamental de 50 Hz del inversor NPC mediante la Transformada Rápida de Fourier (FFT) del bloque Power-gui de Simulink-Matlab. Se realiza el análisis de la tensión

Van y Vab, debido a que las otras tensiones de las fases B y C son iguales simplemente desfasadas 120°.

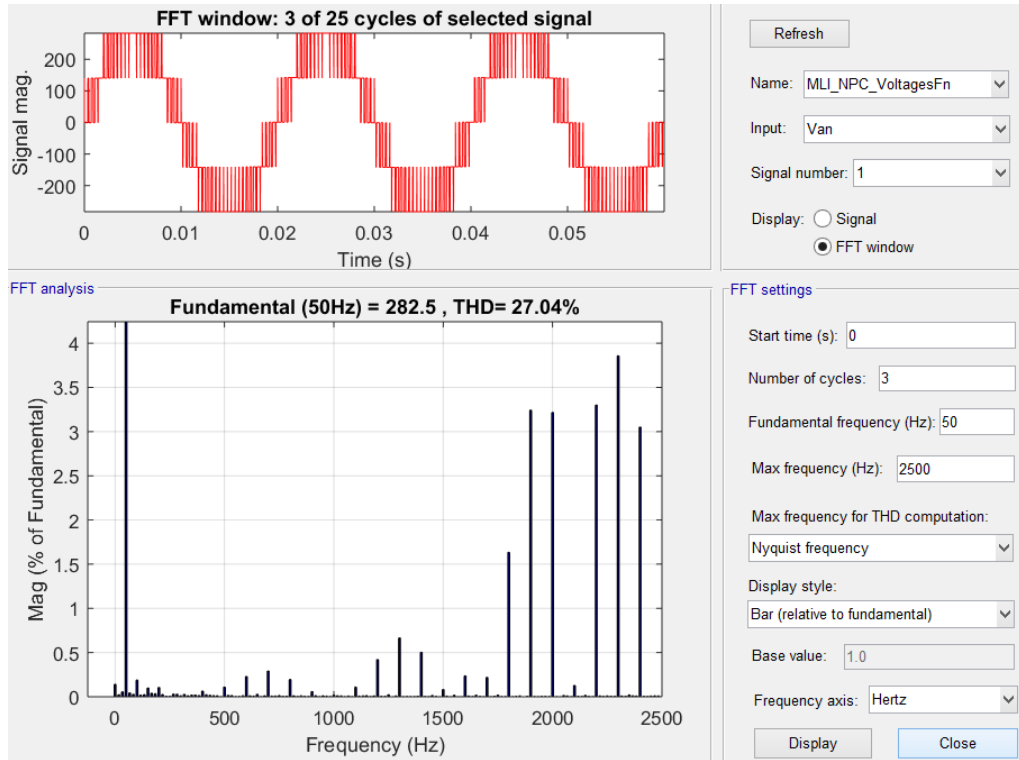


Figura 5.4. Análisis del THD de la tensión de fase Van del inversor NPC trifásico de 5 niveles.
THD=27,04 %

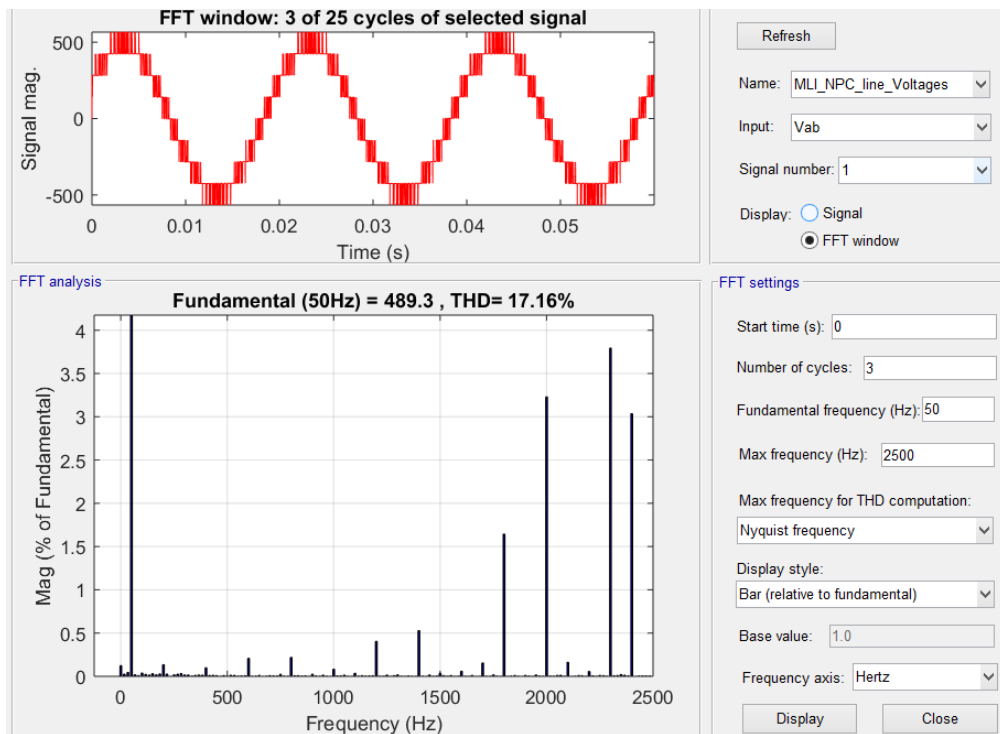


Figura 5.5. Análisis del THD de la tensión de línea Vab. Del inversor NPC trifásico de 5 niveles.
THD= 17,16%

El análisis realizado en las figuras anteriores muestra un THD=27,04% para V_{an} y un THD=17,16% para V_{ab} . Claramente se puede notar que el desplazamiento de los armónicos de baja frecuencia hacia las componentes de alta frecuencia (frecuencia de la portadora).

5.1.2. Corrientes del estator y del rotor del motor de inducción alimentado por un inversor NPC trifásico de 5 niveles.

La Figura 5.6, muestra las corrientes del estator del motor de inducción alimentado por un inversor NPC trifásico de 5 niveles.

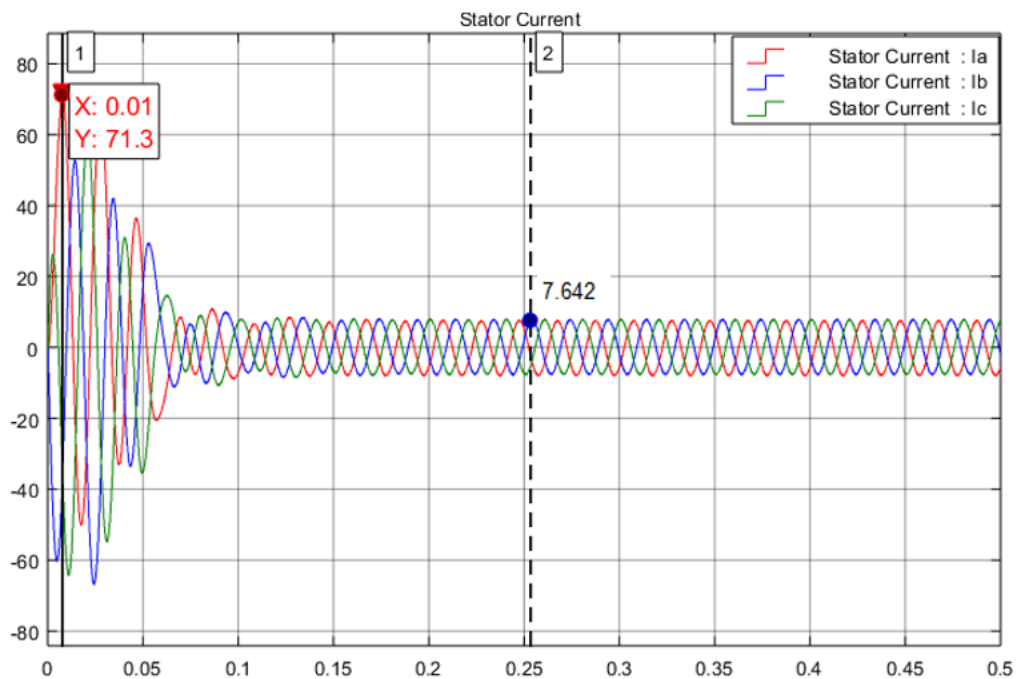


Figura 5.6. Corrientes del estator del motor de inducción alimentado por el inversor NPC trifásico de 5 niveles.

En la Figura 5.7 y Figura 5.8 se muestra el espectro del THD de la corriente del estator de la máquina a una frecuencia fundamental de 50 Hz aplicando con un torque constante de 0 y 14 N-m respectivamente.

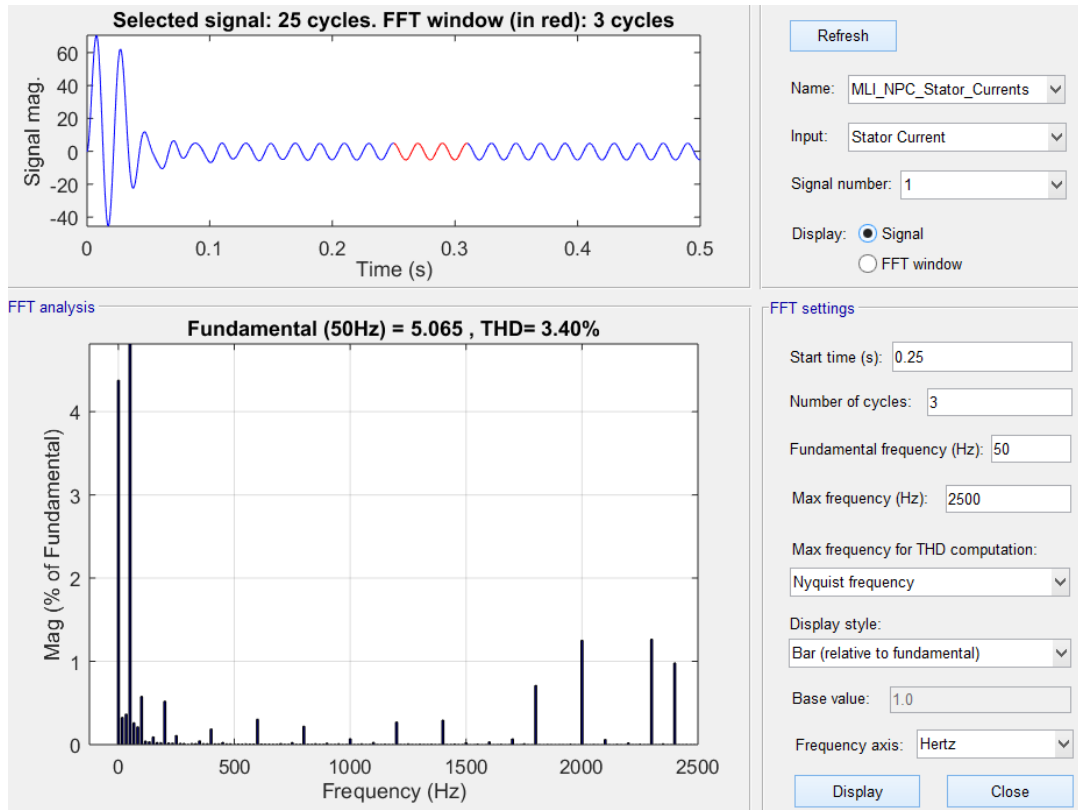


Figura 5.7. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 0 N-m.

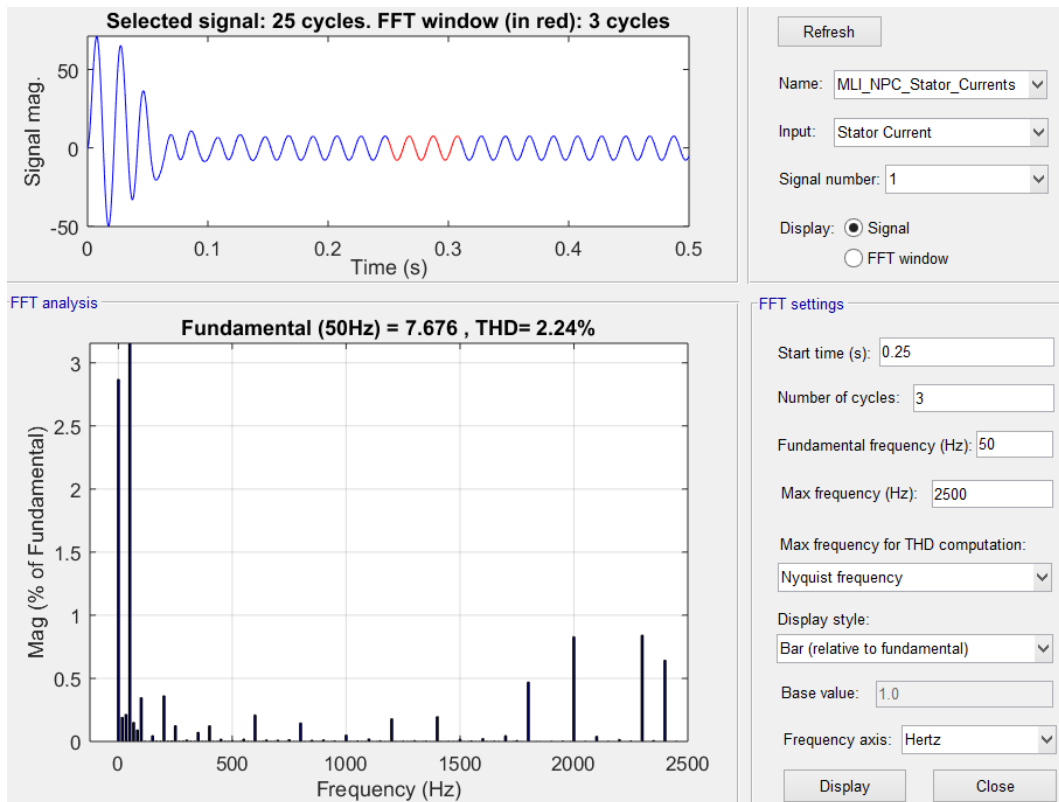


Figura 5.8. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 14 N-m.

El análisis de THD se realiza cuando la corriente alcanza el estado estacionario en 0,25 seg, obteniendo un valor de THD= 3,4% cuando se aplica un torque de 0, y un THD=2,24% para un torque de 14 N-m.

Como se puede apreciar en la Figura 5.8, la corriente alcanza un pico máximo de 71,3 A durante el arranque y se estabiliza en 0,25 seg con una corriente nominal de 7,676 A.

La Figura 5.9, muestra las corrientes del rotor donde se puede apreciar que la corriente del rotor alcanza un pico máximo de 60,91 A en el momento del arranque, y se estabiliza en una corriente nominal de 6,21 A. Las corrientes de rotor son directamente proporcionales al torque electromagnético, es decir, a mayor torque mayor corriente en el rotor, mientras que a menor torque las corrientes del rotor tienden a cero.

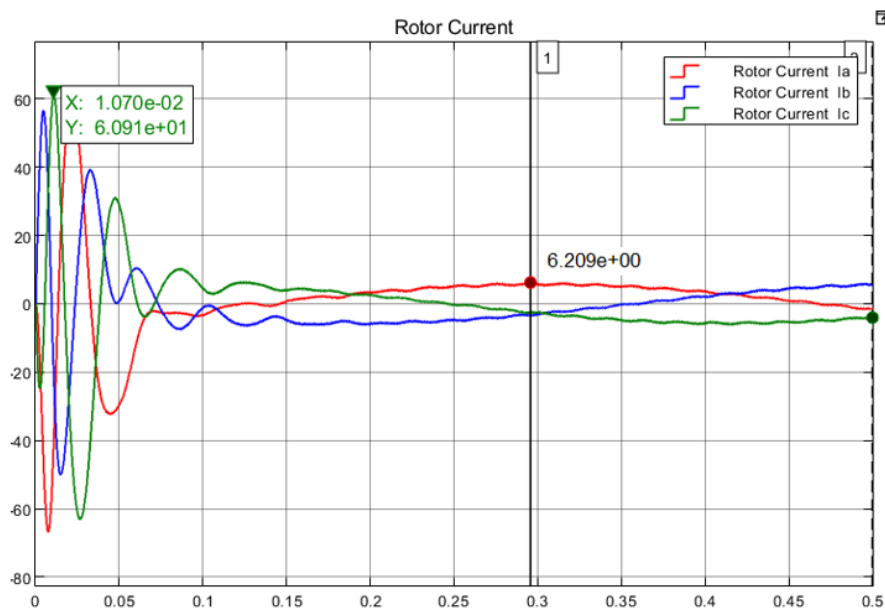


Figura 5.9. Corrientes del rotor del motor de inducción alimentado por un inversor NPC trifásico de 5 niveles.

5.1.3. Variables de salida de motor de inducción alimentado por un inversor NPC trifásico de 5 niveles

5.1.3.1. Velocidad y torque electromagnético del motor

La Figura 5.10, muestra la velocidad rotórica en rpm y el torque electromagnético en N-m del motor alimentado por un inversor NPC de 5 niveles cuando se le aplica un par de carga constante de 0 N-m. En la Figura 5.10 a), se puede apreciar que velocidad alcanza un pico máximo de 1574 rpm durante el arranque y se estabiliza en 0,25 seg a una velocidad constante de 1498 rpm. Debido a que la carga aplicada al motor es de 0 N-m, la velocidad es cercana a la velocidad del sincronismo, por lo tanto, el deslizamiento s tiende a 0.

Cuando el motor se encuentra en vacío (carga constante de 0 N-m), el torque en el momento de arranque alcanza un valor pico máximo de 108,8 N-m, como se muestra en la Figura 5.10 b).

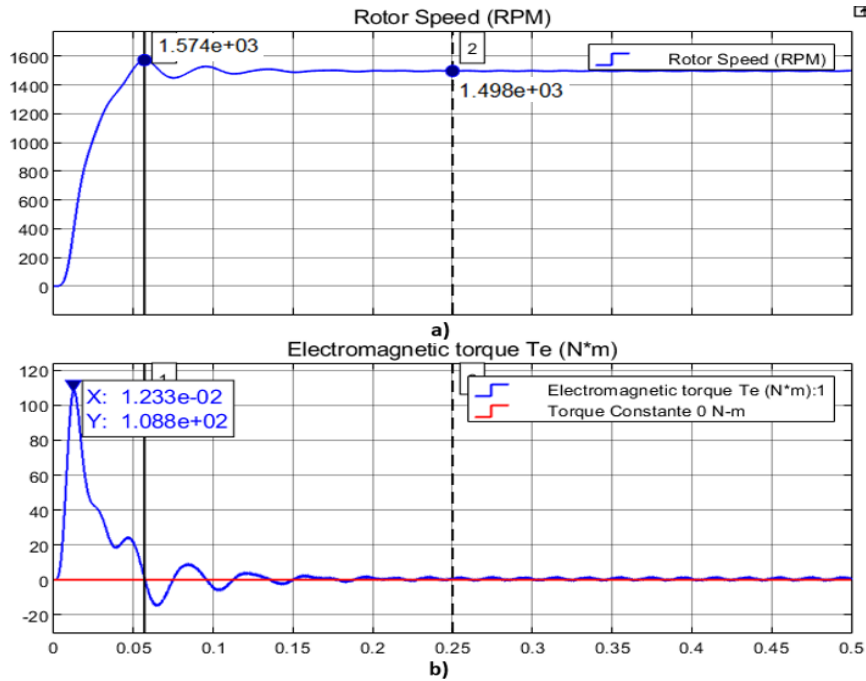


Figura 5.10. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque de carga constante de 0 N-m alimentado por un inversor NPC trifásico de 5 niveles.

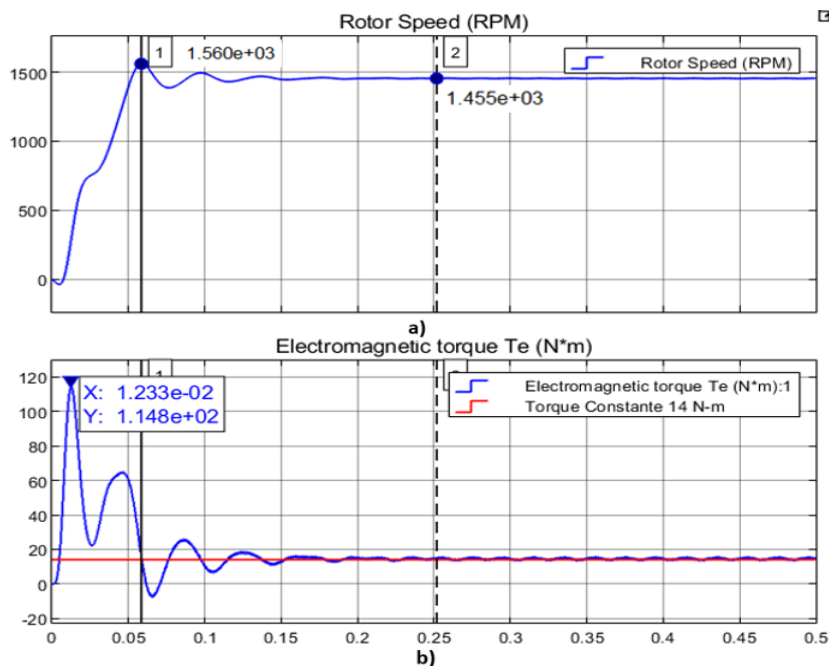


Figura 5.11. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 14 N-m alimentado por un inversor NPC trifásico de 5 niveles.

La Figura 5.11, muestra la gráfica de la velocidad en rpm y el torque electromagnético del motor cuando se aplica un par constante de carga de 14 N-m. En la Figura 5.11 a), se puede apreciar

que la velocidad del rotor alcanza un pico máximo de 1560 rpm y se estabiliza en 0.25 seg con una velocidad de 1455 rpm.

Por otro lado, cuando al motor se le aplica una carga de 14 N-m el pico máximo alcanzado durante el arranque es de 114,8 N-m, llegando a estabilizarse en 0,25 seg como se muestra en la Figura 5.11 b). A medida que la velocidad aumenta, el torque disminuye, y se estabiliza al momento en que el torque electromagnético es igual al torque de la carga.

5.2. RESULTADOS DE LA SIMULACIÓN DEL INVERSOR FLYING CAPACITOR (FC) O CAPACITOR ENCLAVADO

El esquema del inversor FC trifásico de 5 niveles con la modulación PS-PWM y la máquina de inducción tipo jaula de ardilla se muestra en el Anexo V.

5.2.1. Tensiones de salida del inversor FC trifásico de 5 niveles con modulación PS-PWM Multicarrier

En la Figura 5.12 y Figura 5.13 , se muestra los resultados de las tensiones de fase y de línea del inversor FC trifásico de 5 niveles con modulación PS-PWM Multicarrier.

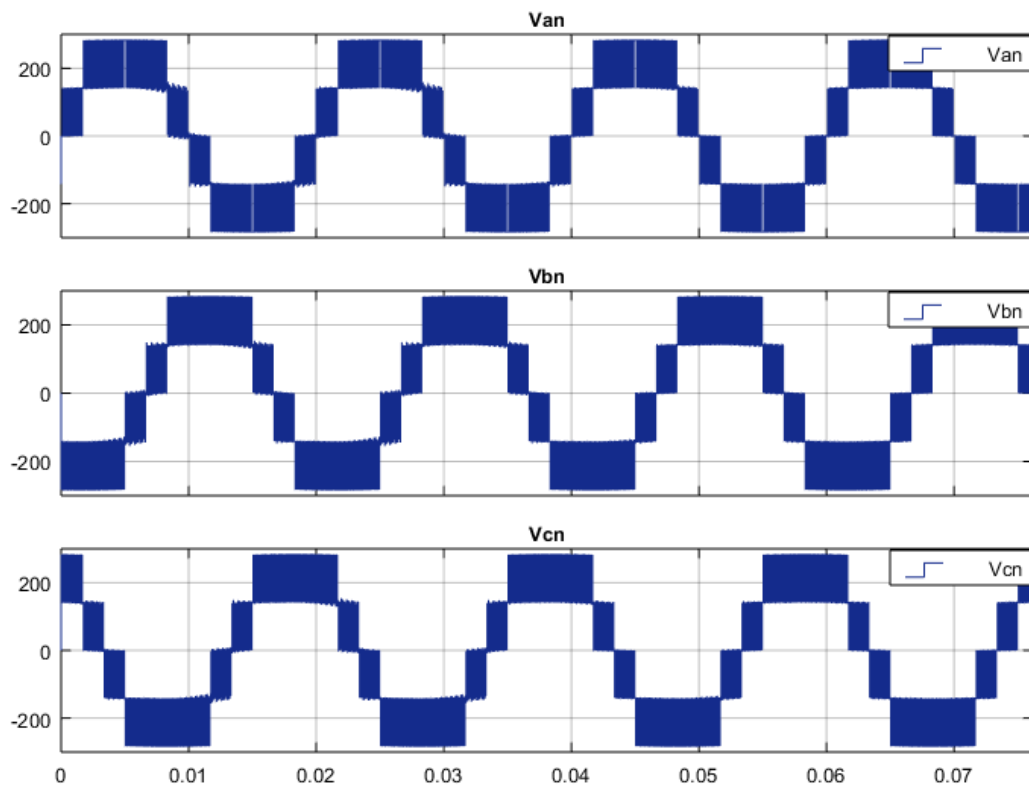


Figura 5.12. Tensiones de fase Van, Vbn, y Vcn del inversor FC trifásico de 5 niveles.

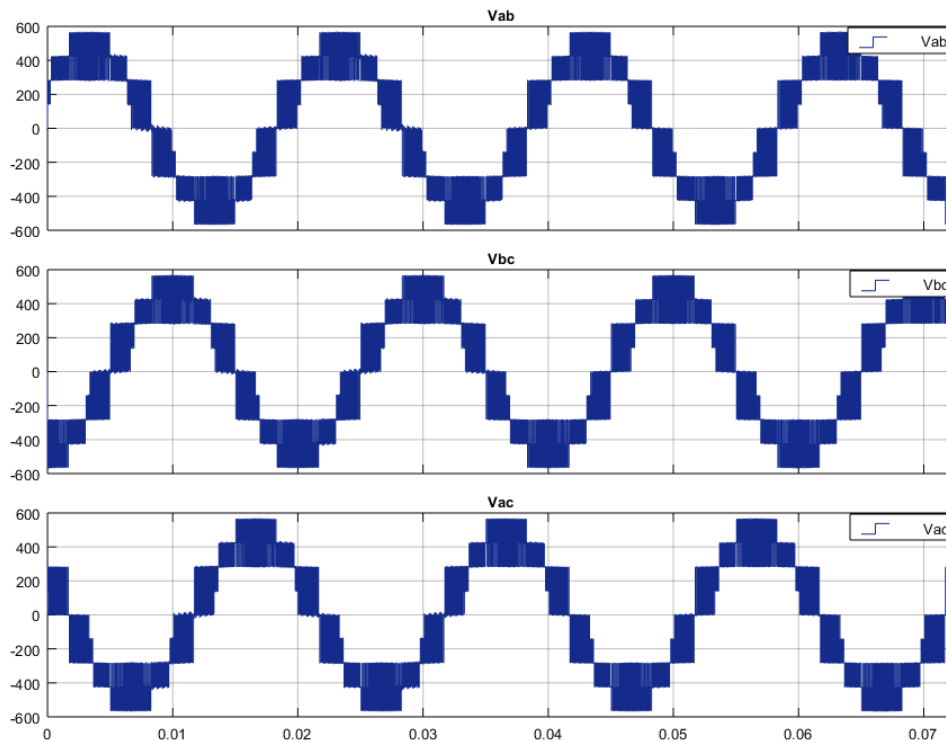


Figura 5.13. Tensiones de línea Vab, Vbc, y Vac del inversor FC trifásico de 5 niveles.

En la Figura 5.14 y Figura 5.15 se muestra el análisis del espectro de THD de voltaje de fase y de línea a una frecuencia fundamental de 50 Hz del inversor FC, donde se puede apreciar un valor de THD=27,07% para Van y un THD=25,69% para Vab.

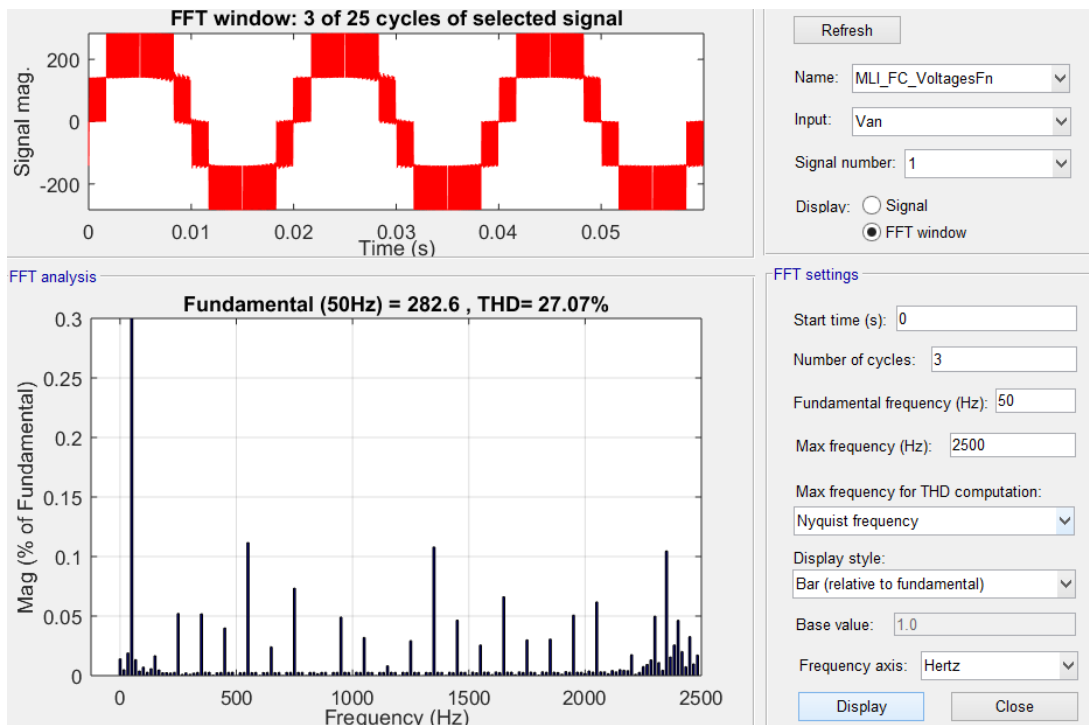


Figura 5.14. Análisis del THD de la tensión de fase Van del inversor FC trifásico de 5 niveles.
THD=27,07 %

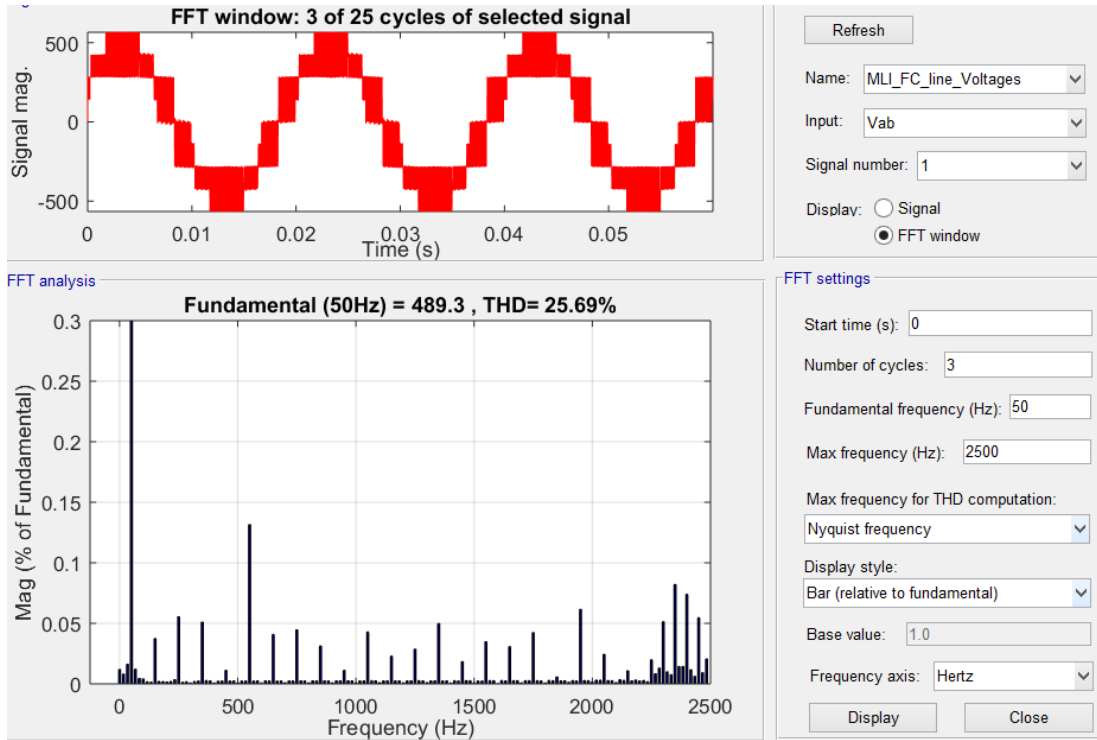


Figura 5.15. Análisis del THD de la tensión de línea Vab. Del inversor FC trifásico de 5 niveles.
THD= 25,69%

5.2.2. Corrientes del estator y del rotor del motor de inducción alimentado por un inversor FC trifásico de 5 niveles

La Figura 5.16, muestra las corrientes del estator del motor de inducción alimentado por un inversor FC trifásico de 5 niveles.

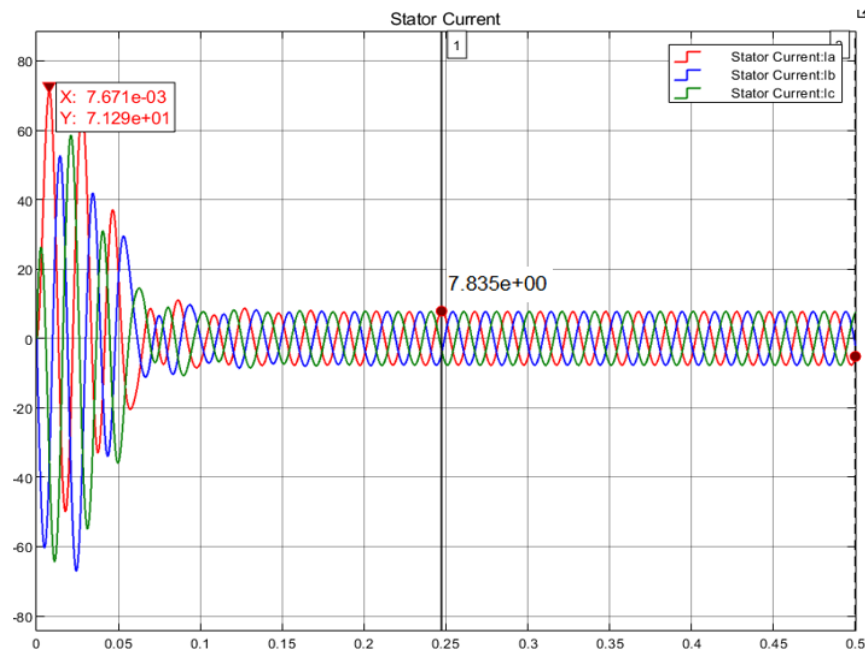


Figura 5.16. Corrientes del estator del motor de inducción alimentado por el inversor FC trifásico de 5 niveles.

En la Figura 5.17 y Figura 5.18 se muestra el espectro del THD de la corriente del estator de la máquina a una frecuencia fundamental de 50 Hz aplicando con un torque constante de 0 y 14 N-m respectivamente.

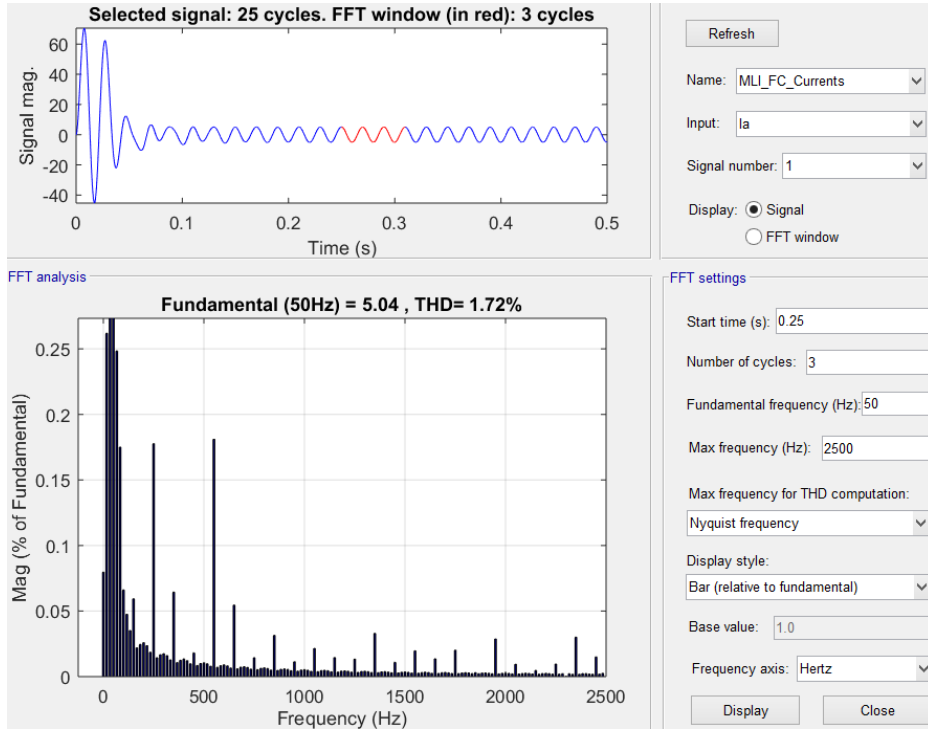


Figura 5.17. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 0 N-m.

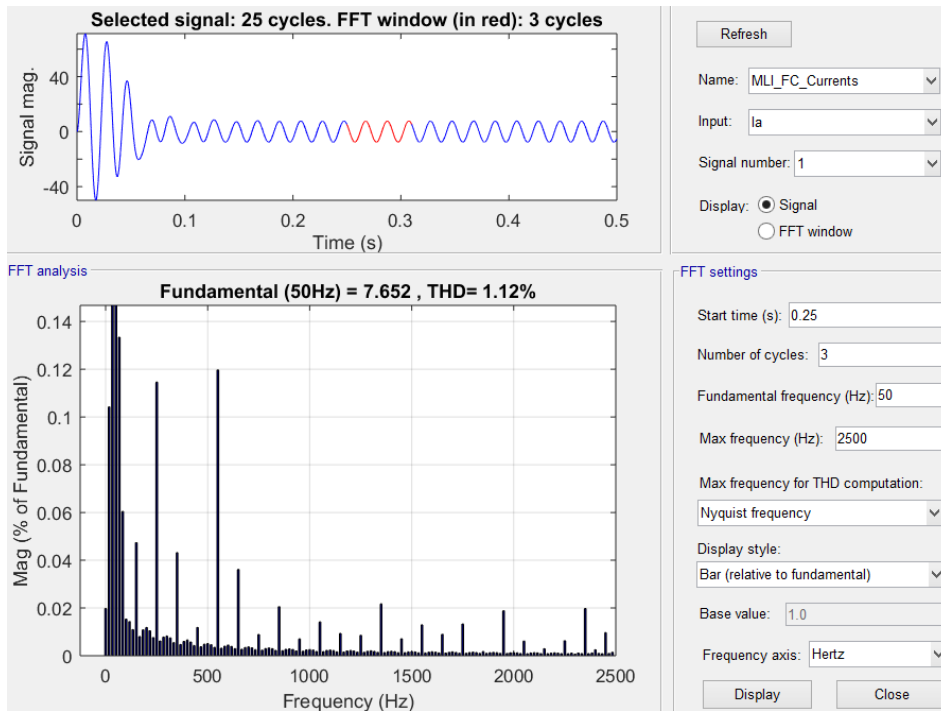


Figura 5.18. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 14 N-m.

El análisis de THD se realiza cuando la corriente alcanza el estado estacionario en 0,25 seg, obteniendo un valor de THD= 1,72% cuando se aplica un torque de 0, y un THD=1,12% para un torque de 14 N-m.

Como se puede apreciar en la Figura 5.16, la corriente alcanza un pico máximo de 71,29 A durante el arranque y se estabiliza en 0,25 seg con una corriente nominal de 7,83 A.

La Figura 5.19, muestra las corrientes del rotor donde se puede apreciar que la corriente del rotor alcanza un pico máximo de 60,97 A en el momento del arranque, y se estabiliza en una corriente nominal de 5,835 A.

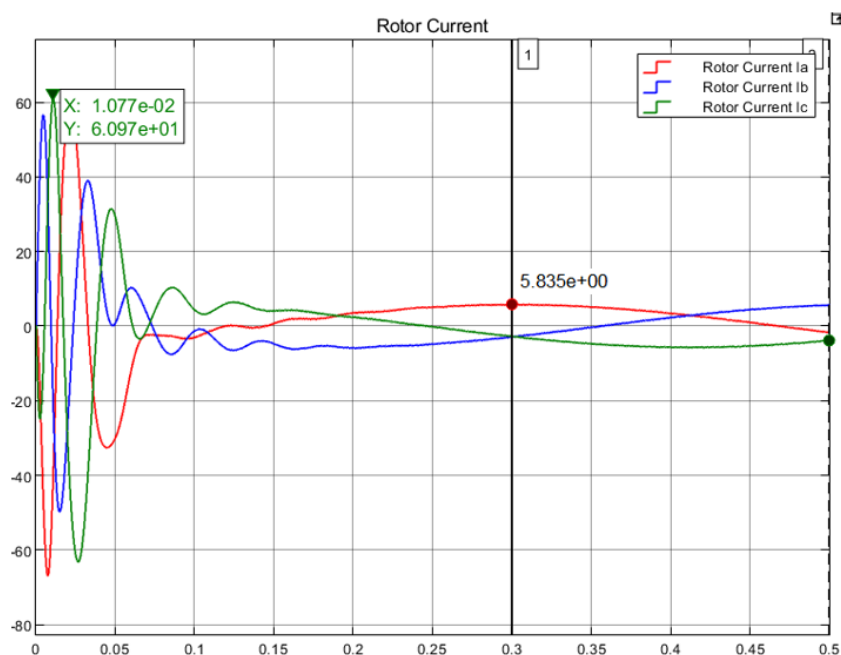


Figura 5.19. Corrientes del rotor del motor de inducción alimentado por un inversor FC trifásico de 5 niveles.

5.2.3. Variables de salida del motor de inducción alimentado por un inversor FC trifásico de 5 niveles

5.2.3.1. Velocidad y torque electromagnético del motor

La Figura 5.20, muestra la velocidad rotórica en rpm y el torque electromagnético en N-m del motor alimentado por un inversor FC de 5 niveles cuando se le aplica un par de carga constante de 0 N-m. En la Figura 5.20 a), se puede apreciar que velocidad alcanza un pico máximo de 1575 rpm durante el arranque y se estabiliza en 0, 24 seg a una velocidad constante de 1499 rpm.

Cuando el motor se encuentra en vacío (carga constante de 0 N-m), el torque en el momento de arranque alcanza un valor pico máximo de 108,5 N-m, como se muestra en la Figura 5.20 b).

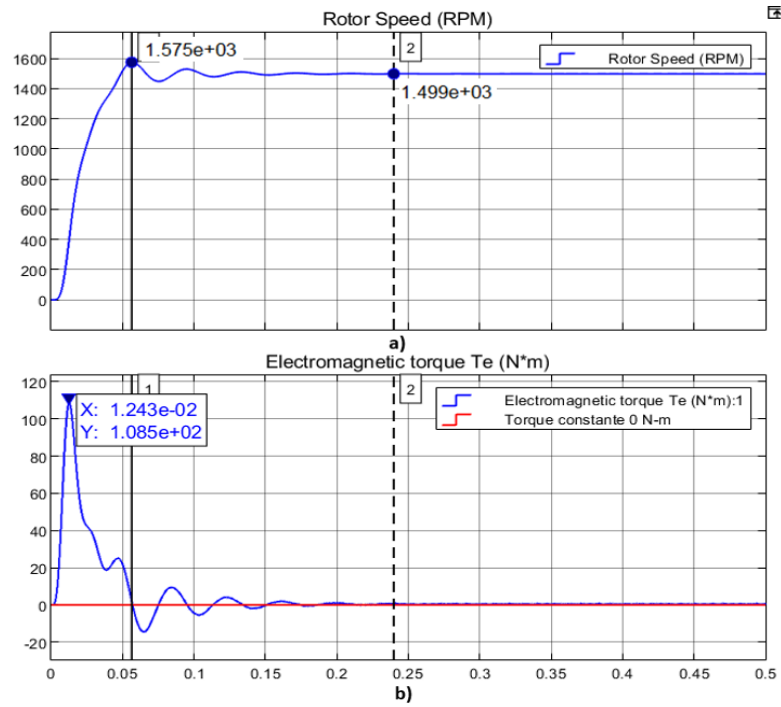


Figura 5.20. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 0 N-m alimentado por un inversor FC trifásico de 5 niveles.

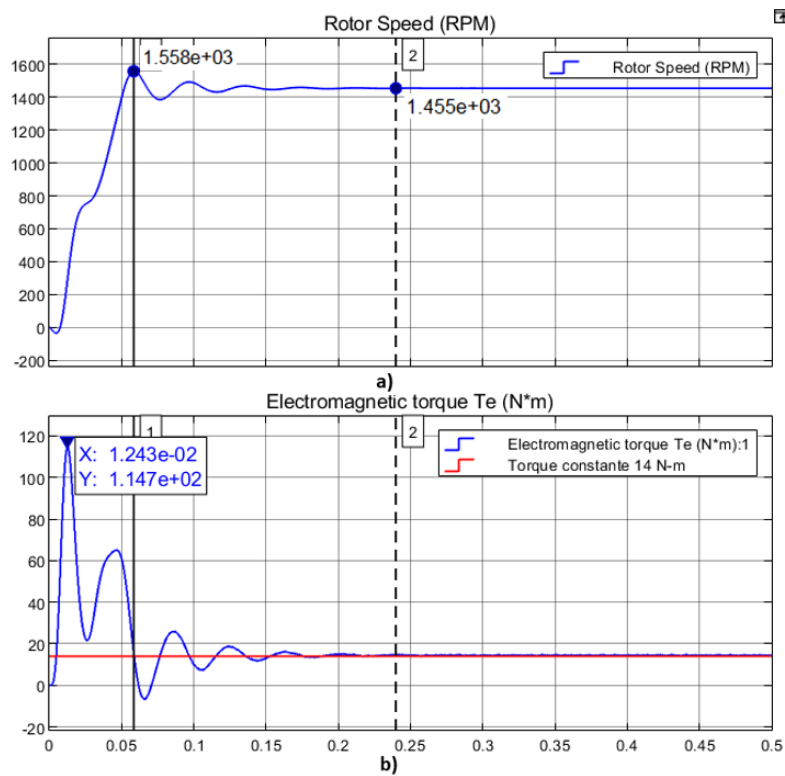


Figura 5.21. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 14 N-m alimentado por un inversor FC trifásico de 5 niveles.

La Figura 5.21, muestra la gráfica de la velocidad en rpm y el torque electromagnético del motor cuando se aplica un par constante de carga de 14 N-m. En la Figura 5.21 a), se puede apreciar

que la velocidad del rotor alcanza un pico máximo de 1558 rpm y se estabiliza en 0.24 seg con una velocidad de 1455 rpm.

Por otro lado, cuando al motor se le aplica una carga de 14 N-m el pico máximo alcanzado durante el arranque es de 114,7 N-m, llegando a estabilizarse en 0,24 seg como se muestra en la Figura 5.21 b).

5.3. RESULTADOS DE LA SIMULACIÓN DEL INVERSOR CASCADE H-BRIDGE (CH)

El esquema del inversor CHB trifásico de 5 niveles con la modulación PD-PWM y la máquina de inducción tipo jaula de ardilla se muestra en el Anexo V.

5.3.1. Tensiones de salida del inversor CHB trifásico de 5 niveles con modulación PS-PWM Multicarrier

En la Figura 5.22 y Figura 5.23 , se muestra los resultados de las tensiones de fase y de línea del inversor CHB trifásico de 5 niveles con modulación PD-PWM Multicarrier.

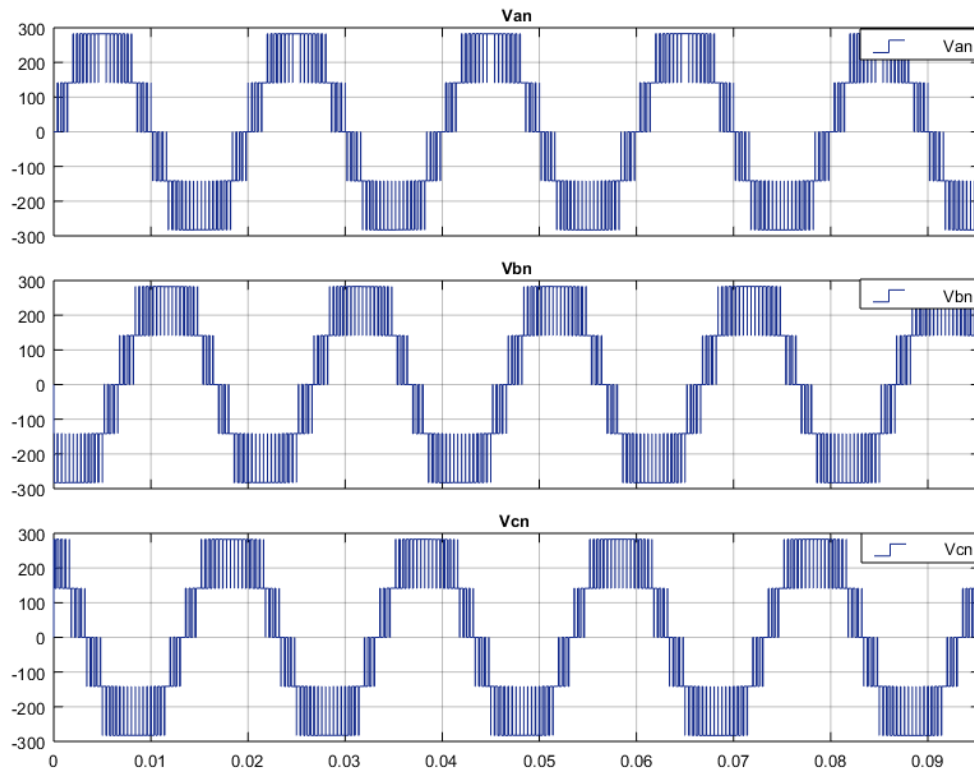


Figura 5.22. Tensiones de fase V_{an} , V_{bn} , y V_{cn} del inversor CHB trifásico de 5 niveles.

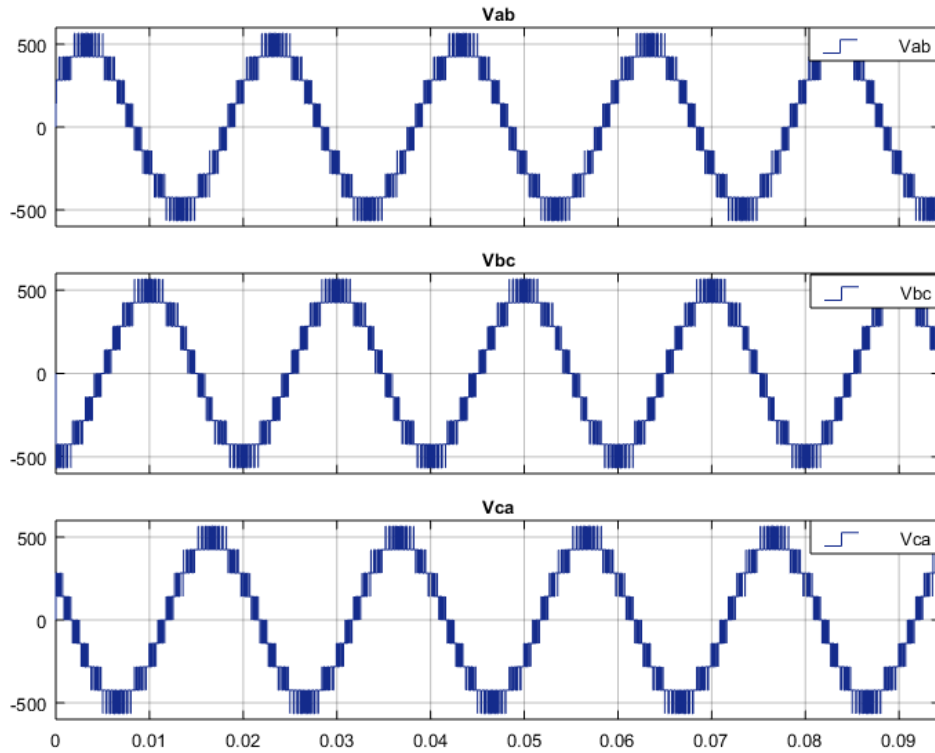


Figura 5.23. Tensiones de línea V_{ab} , V_{bc} , y V_{ca} del inversor CHB trifásico de 5 niveles.

En la Figura 5.24 y Figura 5.25 se muestra el análisis del espectro de THD de voltaje de fase y de línea a una frecuencia fundamental de 50 Hz del inversor CHB, donde se puede apreciar un valor de $\text{THD}=26,94\%$ para V_{an} y un $\text{THD}=17,11\%$ para V_{ab} .

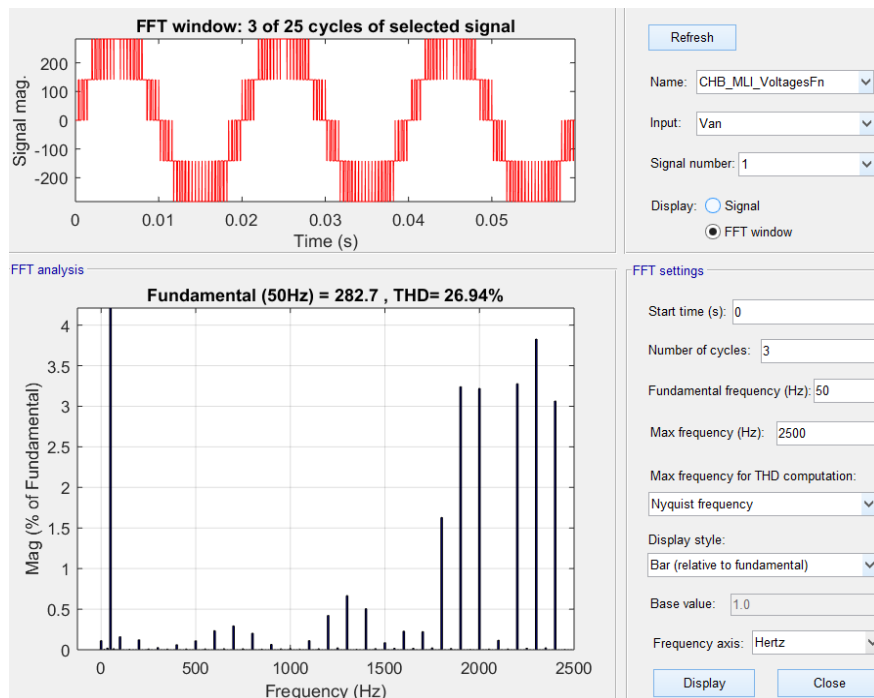


Figura 5.24. Análisis del THD de la tensión de fase V_{an} del inversor CHB trifásico de 5 niveles.
 $\text{THD}=26,94\%$

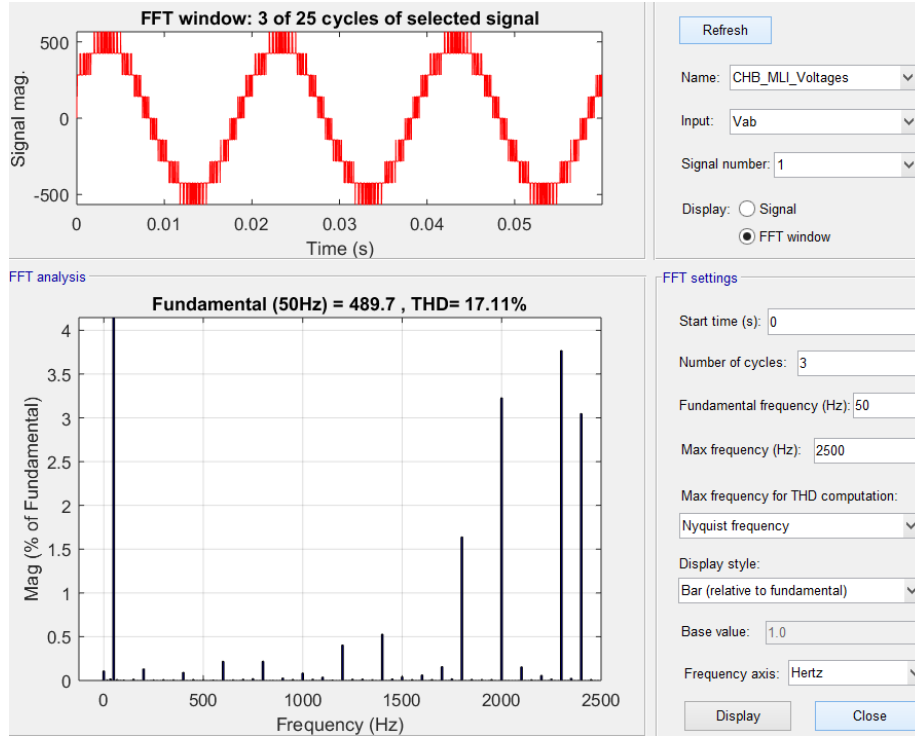


Figura 5.25. Análisis del THD de la tensión de fase Vab del inversor CHB trifásico de 5 niveles.
THD=17,11 %

5.3.2. Corrientes del estator y del rotor del motor de inducción alimentado por un inversor CHB trifásico de 5 niveles

La Figura 5.26, muestra las corrientes del estator del motor de inducción alimentado por un inversor CHB trifásico de 5 niveles.

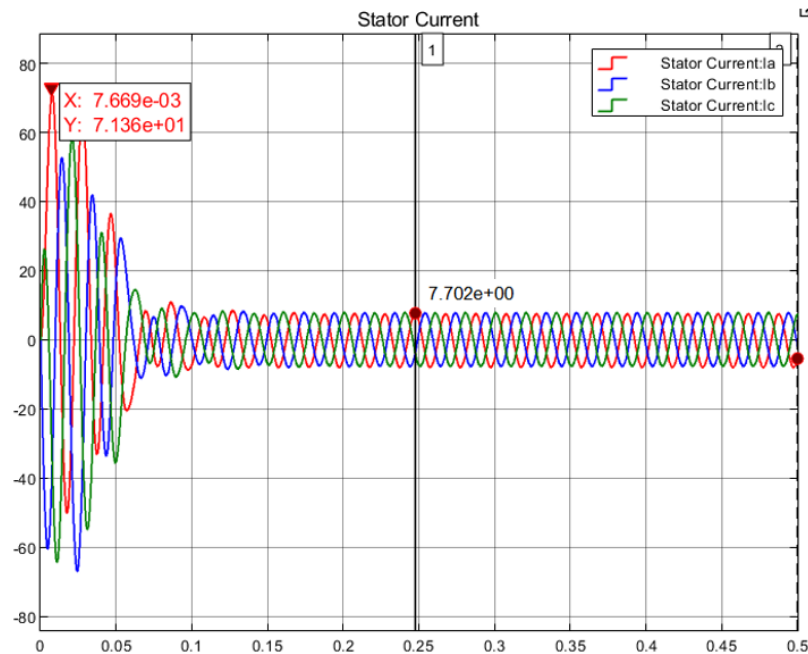


Figura 5.26. Corrientes del estator del motor de inducción alimentado por el inversor CHB trifásico de 5 niveles.

En la Figura 5.27 y Figura 5.28 se muestra el espectro del THD de la corriente del estator de la máquina a una frecuencia fundamental de 50 Hz aplicando con un torque constante de 0 y 14 N-m respectivamente.

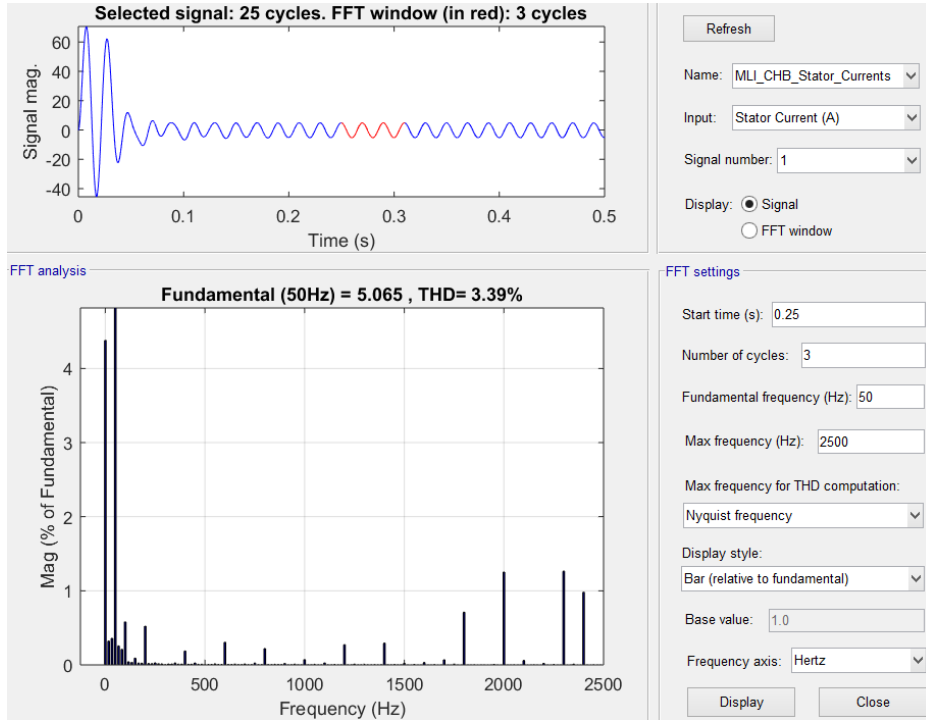


Figura 5.27. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 0 N-m.

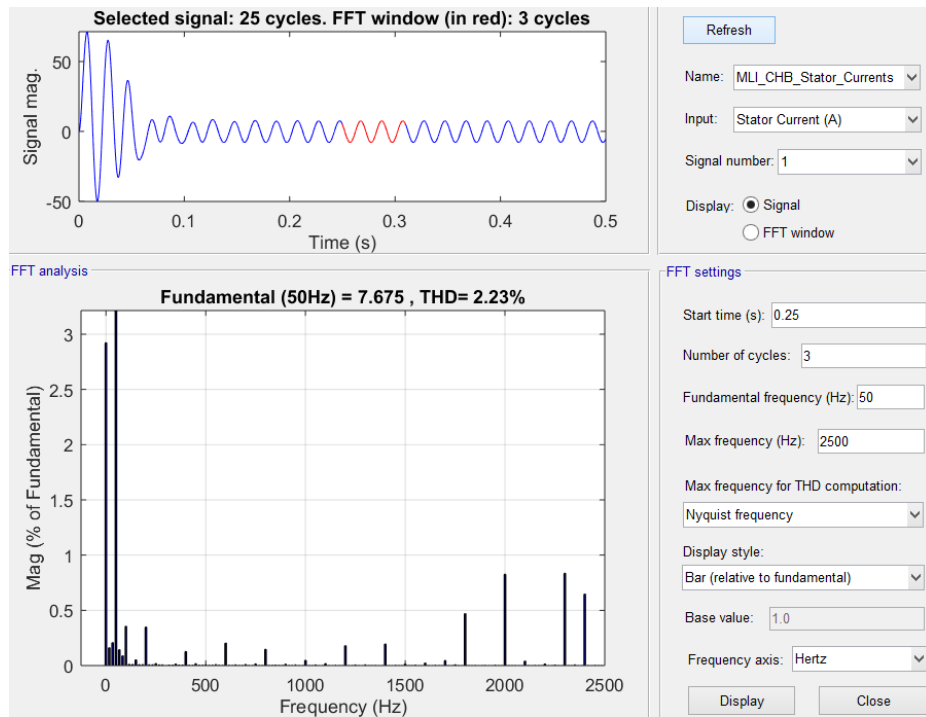


Figura 5.28. Espectro del THD de la corriente I_a del estator del motor de inducción jaula de ardilla a un torque constante de 14 N-m.

El análisis de THD se realiza cuando la corriente alcanza el estado estacionario en 0,25 seg, obteniendo un valor de THD= 3,39% cuando se aplica un torque de 0, y un THD=2,23% para un torque de 14 N-m.

Como se puede apreciar en la Figura 5.26, la corriente alcanza un pico máximo de 71,36 A durante el arranque y se estabiliza en 0,25 seg con una corriente nominal de 7,702 A.

La Figura 5.29, muestra las corrientes del rotor donde se puede apreciar que la corriente del rotor alcanza un pico máximo de 60,9 A en el momento del arranque, y se estabiliza en una corriente nominal de 6,177 A.

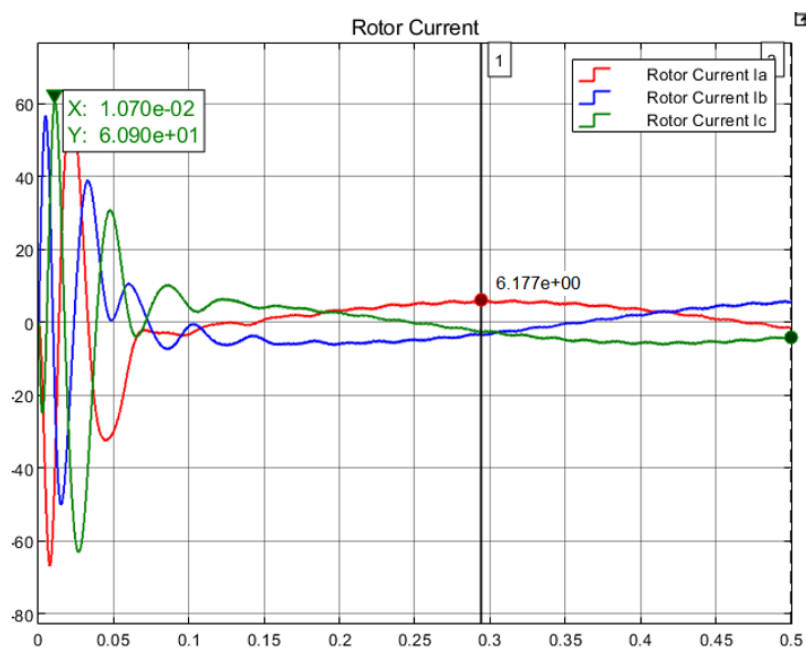


Figura 5.29. Corrientes del rotor del motor de inducción alimentado por un inversor CHB trifásico de 5 niveles.

5.3.3. Variables de salida de motor de inducción alimentado por un inversor CHB trifásico de 5 niveles

5.3.3.1. Velocidad y torque del motor

La Figura 5.30, muestra la velocidad rotórica en rpm y el torque electromagnético en N-m del motor alimentado por un inversor CHB de 5 niveles cuando se le aplica un par de carga constante de 0 N-m. En la Figura 5.30 a), se puede apreciar que velocidad alcanza un pico máximo de 1574 rpm durante el arranque y se estabiliza en 0,25 seg a una velocidad constante de 1498 rpm.

Cuando el motor se encuentra en vacío (carga constante de 0 N-m), el torque en el momento de arranque alcanza un valor pico máximo de 108,9 N-m, como se muestra en la Figura 5.30 b).

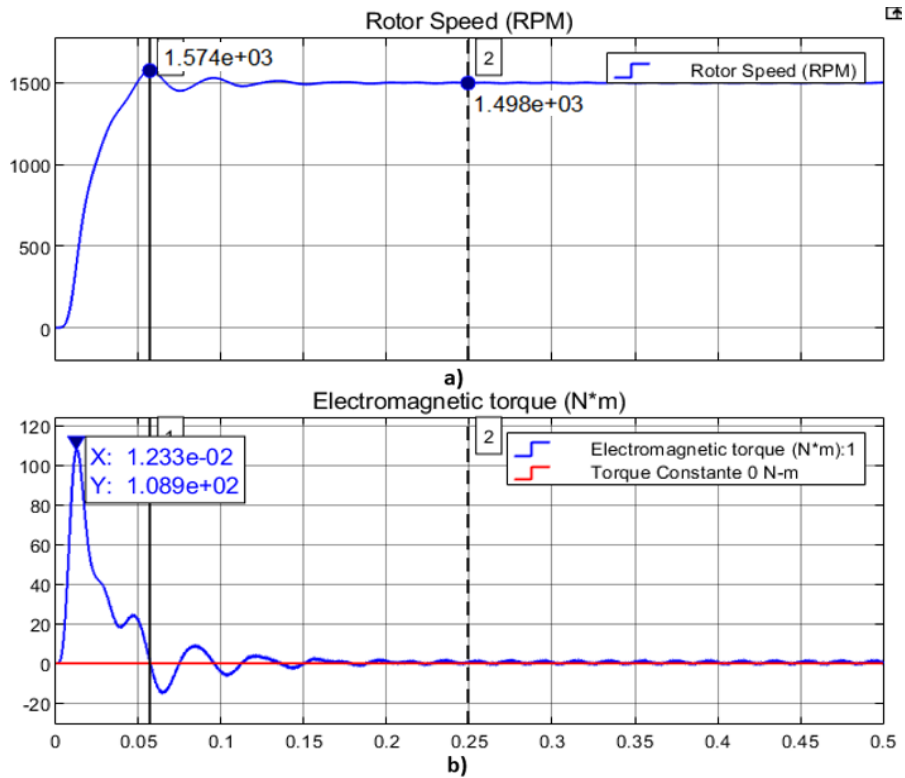


Figura 5.30. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 0 N-m alimentado por un inversor CHC trifásico de 5 niveles.

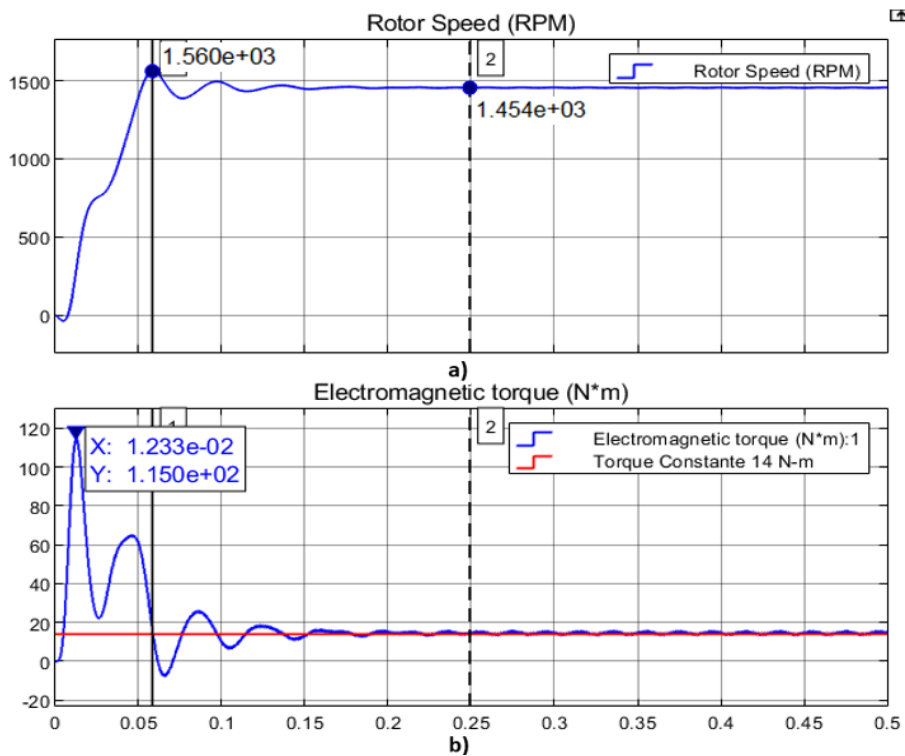


Figura 5.31. a) Velocidad en rpm y b) torque electromagnético en N-m del motor de inducción jaula de ardilla a un torque constante de 14 N-m alimentado por un inversor CHB trifásico de 5 niveles.

La Figura 5.31, muestra la gráfica de la velocidad en rpm y el torque electromagnético del motor cuando se aplica un par constante de carga de 14 N-m. En la Figura 5.31 a), se puede apreciar

que la velocidad del rotor alcanza un pico máximo de 1560 rpm y se estabiliza en 0.25 seg con una velocidad de 1454 rpm.

Por otro lado, cuando al motor se le aplica una carga de 14 N-m el pico máximo alcanzado durante el arranque es de 115 N-m, llegando a estabilizarse en 0,25 seg como se muestra en la Figura 5.31 b).

5.4. COMPARACIÓN Y DISCUSIÓN DE RESULTADOS

5.4.1. Comparación del número de elementos utilizados en cada topología

La Tabla 5.1, muestra el resumen del número de elementos utilizados en cada topología realizada en el presente proyecto de investigación. Se puede apreciar que la topología del inversor Cascaded H-bridge emplea un menor número de elementos, esto es debido a que no requiere de diodos o capacitores de fijación como es el caso de las topologías Neutral Point Clamped y Flying Capacitor.

Tabla 5.1. Resumen del número de elementos requeridos en cada topología.

Número de Elementos (Inversor Trifásico de 5 Niveles)			
	MLI Diode Clamped	MLI Flying Capacitor	MLI H-Bridge
Interruptores de Potencia	24	24	24
Diodos de Enclavamiento	18	0	0
Capacitores Flotantes	0	9	0
Fuentes Vdc	4	2	6
Total, Elementos	46	35	30

5.4.2. Comparación de THD de voltaje y corriente

La Tabla 5.2, muestra un resumen del valor de THD de voltaje de fase, voltaje de línea y corriente obtenido en la simulación de cada una de las topologías de los inversores multinivel y aplicando al motor una carga (torque constante) de 14 N-m. En lo que corresponde al THD de corriente se puede notar que el inversor Flying Capacitor presenta un menor valor (1,12%) respecto al de las otras topologías, sin embargo, en el THD de voltaje presenta un mayor valor, debido a que la señal de voltaje de salida presenta pequeñas distorsiones como consecuencia del desequilibrio de voltaje producido en los capacitores de fijación. Por otro lado, la topología Cascaded H-Bridge presenta un menor porcentaje de THD de voltaje de línea 17,11% y un mayor porcentaje de THD de corriente 2,23% respecto a la topología Flying Capacitor, sin embargo, estos valores varían tan solo un poco respecto a los valores de THD que presenta la topología Diode Clamped.

Tabla 5.2. Resumen del THD obtenido en cada topología del inversor (5 niveles).

Distorsión Armónica Total (THD) [%]			
	THD Voltaje de línea [%]	THD Voltaje de Fase [%]	THD Corriente [%]
MLI Diode Clamped o NPC	17,16	27,04	2,24
MLI Flying Capacitor	25,69	27,07	1,12
MLI H Bridge	17,11	26,94	2,23

Las tres topologías de un inversor multinivel de 5 niveles presentan un porcentaje de THD relativamente alto, sin embargo, estos valores obtenidos son buenos a comparación del THD obtenido con un inversor convencional de dos o tres niveles. En el Anexo VI, se muestra un inversor convencional de tres niveles y los valores de THD obtenidos. Mientras mayor número de niveles tenga el inversor, la señal de salida tendrá mayor similitud a una señal senoidal y el comportamiento del motor de inducción en cuanto a la velocidad y el torque será mucho mejor. En el Anexo VII, se muestra un inversor multinivel de 7 niveles, los valores de THD obtenidos y el comportamiento de la velocidad y torque del motor de inducción jaula de ardilla.

5.4.3. Comparación del comportamiento de los parámetros del motor de inducción jaula de ardilla

La Tabla 5.3, muestra el comportamiento de la velocidad y torque del motor de inducción cuando se le aplica una carga constante de 14 N-m. Se puede observar que en la Topología Flying Capacitor, la velocidad y el torque máximo durante el arranque son ligeramente menores (1558 rpm y 114,7 N-m) respecto a las topologías NPC y CHB, las cuales presentan una velocidad máxima de 1560 rpm y un torque máximo de 114,8 y 115 N-m respectivamente. En cuanto a la velocidad del motor en estado estable alcanza una velocidad de 1455 rpm con la topología NPC y 1454 rpm con la topología CHB con un tiempo transitorio de 0,25 seg, mientras que para la topología FC se tiene una velocidad en estado estable de 1455 rpm con un tiempo transitorio de 0,24 seg.

El comportamiento del motor en las variables mecánicas de la velocidad y torque depende del porcentaje de THD de cada topología del inversor multinivel, es decir, mientras menor porcentaje de THD se obtenga a la salida, el comportamiento de la velocidad va a ser más suave y el torque presenta menor distorsiones durante su estabilidad. Como se puede apreciar en la Tabla 5.2, la topología Flying Capacitor presenta un menor THD respecto de las otras dos topologías. Por consiguiente, se tiene que el motor de inducción presenta un mejor

comportamiento en sus variables mecánicas velocidad y torque con la topología Flying Capacitor.






Tabla 5.3. Parámetros del motor obtenidos con cada topología del inversor multinivel de 5 niveles.


	Velocidad máxima durante el arranque [rpm]	Velocidad en estado estable [rpm]	Torque máximo durante el arranque [N-m]	Tiempo Transitorio [s]
MLI Diode Clamped NPC	1560	1455	114,8	0,25
MLI Flying Capacitor	1558	1455	114,7	0,24
MLI H Bridge	1560	1454	115	0,25

5.4.4. Comparación económica

La Tabla 5.4, muestra el costo aproximado de cada topología, considerando el número de elementos requeridos en la Tabla 5.1, y los valores estándar del mercado. En el Anexo VIII, se adjunta las hojas de información de cada elemento.

Tabla 5.4. Análisis de costos de cada topología

Elementos	Cantidad			Precio Unitario (USD)	Total		
	H bridge	Diode Clamped	Flying Capacitor		H bridge	Diode Clamped	Flying Capacitor
IGBT (IXGR48N60C3D1) 	24	24	24	6,9	165,6	165,6	165,6
Diode (DSEI120-06A)							
	0	18	0	5,9	0	106,2	0
Capacitor (B43647A5108M057)							
	0	0	9	39	0	0	351
Microcontrolador (TMS320F28335)							
	1	1	1	22,76	22,76	22,76	22,76
Drivers (IR2110PBF)							
	4	4	4	2,34	9,36	9,36	9,36
Fuentes (HONGPOE)							

	6	4	2	253,18	1519,08	1012,72	506,36
				Total	1716,8	1316,64	1055,08

5.4.5. Comparación de las topologías en base a criterios ponderados

Tabla 5.5. Pesos ponderados de los criterios considerados en la comparación de las topologías de los inversores NPC, FC y CHB de 5 niveles.

	THD de Voltaje	THD de Corriente	Comportamiento de la maquina	Costo	Complejidad de modulación	Escalabilidad	Número de elementos	Total	Criterio ponderado definido
THD (voltaje)		1	0,2	5	0,2	0,1	0,1	6,6	0,05
THD (corriente)	1		0,2	5	0,2	0,1	0,1	6,6	0,05
Comportamiento de la maquina	5	5		0,2	0,2	0,1	0,1	10,6	0,07
Costo	0,2	0,2	5		0,2	0,1	1	6,7	0,05
Complejidad de modulación	5	5	5	5		0,2	0,1	20,3	0,14
Escalabilidad	10	10	10	10	5		0,2	45,2	0,32
Número de elementos	10	10	10	1	10	5		46	0,32
								142	1

10: El criterio de fila es mucho más importante que el criterio de columna.

5: El criterio de fila es más importante que el criterio de columna.

1: Ambos criterios son igual de importantes.

0.2: El criterio de fila es menos importante que el criterio de columna.

0.1: El criterio de fila es mucho menos importante que el criterio de columna.

Tabla 5.6. Peso de ponderación relativo del THD de voltaje de cada topología.

THD de Voltaje	H -Bridge	Diode Clamped	Flying Capacitor	Total	Peso Relativo
H – Bridge		0,2	0,1	5,1	0,012
Diode Clamped	5		0,1	0,3	0,201
Flying Capacitor	10	10		20	0,787
Total				25,4	1,000

10: La opción de fila contiene mucho menos contenido armónico que la opción de columna.

5: La opción de fila contiene menos contenido armónico que la opción de columna.

1: La opción de fila tiene igual contenido armónico que la opción de columna.

0.2: La opción de fila contiene más que la opción de columna.

0.1: La opción de fila contiene mucho más que la opción de columna.

Tabla 5.7. Peso de ponderación relativo del THD de corriente de cada topología.

THD de Corriente	H -Bridge	Diode Clamped	Flying Capacitor	Total	Peso Relativo
H - Bridge		0,2	10	10,2	0,402
Diode Clamped	5		10	15	0,591
Flying Capacitor	0,1	0,1		0,2	0,008
			Total	25,4	1,000

10: La opción de fila contiene mucho menos contenido armónico que la opción de columna.

5: La opción de fila contiene menos contenido armónico que la opción de columna.

1: La opción de fila tiene igual contenido armónico que la opción de columna.

0.2: La opción de fila contiene más que la opción de columna.

0.1: La opción de fila contiene mucho más que la opción de columna.

Tabla 5.8. Peso de ponderación relativo del comportamiento de los parámetros de motor alimentado con cada topología.

Comportamiento de la Máquina	H -Bridge	Diode Clamped	Flying Capacitor	Total	Peso Relativo
H - Bridge		1	5	6	0,484
Diode Clamped	1		5	6	0,484
Flying Capacitor	0,2	0,2		0,4	0,032
			Total	12,4	1,000

10: La opción de fila tiene mucho mejor comportamiento que la opción de columna.

5: La opción de fila tiene mejor comportamiento que la opción de columna.

1: La opción de fila tiene un comportamiento igual que la opción de columna.

0.2: La opción de fila tiene peor comportamiento que la opción de columna.

0.1: La opción de fila tiene un pésimo comportamiento que la opción de columna.

Tabla 5.9. Peso de ponderación relativo del costo de cada topología considerando el número de elementos requeridos.

Costo	H -Bridge	Diode Clamped	Flying Capacitor	Total	Peso Relativo
H - Bridge		5	10	15	0,732
Diode Clamped	0,2		5	5,2	0,254
Flying Capacitor	0,1	0,2		0,3	0,015
			Total	20,5	1

10: La opción de fila es mucho más económica que la opción de columna.

5: La opción de fila es más económica que la opción de columna.

1: La opción de fila es igual de económica que la opción de columna.

0.2: La opción de fila es menos económica (o más costosa) que la opción de columna.

0.1: La opción de fila es mucho menos económica que la opción de columna.

Tabla 5.10. Peso de ponderación relativo de la complejidad de modulación de cada topología.

Complejidad de modulación	H -Bridge	Diode Clamped	Flying Capacitor	Total	Peso Relativo
H - Bridge		1	0,1	1,1	0,050
Diode Clamped	1		0,1	1,1	0,050
Flying Capacitor	10	10		20	0,901
Total				22,2	1,000

- 10: La opción de fila es mucho más sencilla su modulación que la opción de columna.
 5: La opción de fila es más sencilla su modulación que la opción de columna.
 1: La opción de fila tiene igual complejidad de modulación que la opción de columna.
 0.2: La opción de fila es más compleja de modular que la opción de columna.
 0.1: La opción de fila es mucho más compleja de modular que la opción de columna.

Tabla 5.11. Peso de ponderación relativo de escalabilidad en cada topología.

Escalabilidad	H -Bridge	Diode Clamped	Flying Capacitor	Total	Peso Relativo
H - Bridge		0,2	0,2	0,4	0,032
Diode Clamped	5		1	6	0,484
Flying Capacitor	5	1		6	0,484
Total				12,4	1,000

- 10: La opción de fila es mucho más fácil aumentar niveles que la opción de columna.
 5: La opción de fila es fácil aumentar niveles que la opción de columna.
 1: La opción de fila tiene igual complejidad para aumentar niveles que la opción de columna.
 0.2: La opción de fila es más compleja de aumentar niveles que la opción de columna.
 0.1: La opción de fila es mucho más compleja de aumentar niveles que la opción de columna.

Tabla 5.12. Peso de ponderación relativo del número de elementos requeridos en cada topología.

Número de Elementos	H -Bridge	Diode Clamped	Flying Capacitor	Total	Peso Relativo
H - Bridge		10	5	15	0,732
Diode Clamped	0,1		0,2	0,3	0,015
Flying Capacitor	0,2	5		5,2	0,254
Total				20,5	1,000

- 10: La opción de fila tiene muchos más elementos *que* la opción de columna.
 5: La opción de fila tiene más elementos que la opción de columna.
 1: La opción de fila tiene igual número de elementos que la opción de columna.
 0.2: La opción de fila tiene menos elementos que la opción de columna.
 0.1: La opción de fila tiene mucho menos elementos que la opción de columna.

La Tabla 5.13, recopila los datos de evaluación del peso relativo de cada criterio en función de cada topología de las tablas anteriores. La evaluación de estos criterios se basó en los datos obtenidos de las simulaciones de cada topología, como de los costos mostrados en la Tabla 5.4,

además de un análisis cualitativo de las señales de torque y velocidad del motor de inducción jaula de ardilla.

Tabla 5.13. Resultados de los pesos ponderados relativos de cada criterio en función de cada topología

	THD de Voltaje	THD de Corriente	Comportamiento de la maquina	Costo	Complejidad de modulación	Escalabilidad	Número de elementos
H Bridge	0,012	0,402	0,484	0,732	0,050	0,032	0,732
Diode Clamped	0,201	0,591	0,484	0,254	0,050	0,484	0,015
Flying Capacitor	0,787	0,008	0,032	0,015	0,901	0,484	0,254

Una vez calculado el peso ponderado de cada criterio definido y las calificaciones ponderadas relativas, se multiplica la calificación del peso relativo de cada criterio de la Tabla 5.13, por el valor del criterio ponderado definido de la Tabla 5.5.

La Tabla 5.14, muestra el porcentaje de pesos ponderados para determinar que topología resulta la más factible para su futura implementación considerando los parámetros obtenidos de THD, comportamiento de la máquina, costo, complejidad de modulación, escalabilidad, y número de elementos.

Tabla 5.14. Tabla de pesos ponderados de cada topología

Topología	THD de voltaje	THD de corriente	Comportamiento de la maquina	Costo	Complejidad de modulación	Escalabilidad	Número de elementos	Total	Total %
H-Bridge	0,0005	0,0187	0,0361	0,0345	0,0071	0,0103	0,2370	0,344	34,42
Diode Clamped (NPC)	0,0093	0,0274	0,0361	0,0120	0,0071	0,1540	0,0047	0,251	25,07
Flying Capacitor	0,0366	0,0004	0,0024	0,0007	0,1288	0,1540	0,0822	0,405	40,50

De acuerdo a los valores mostrados en la Tabla 5.14, se puede constatar que la topología que presenta mejores ventajas para la implementación considerando los criterios analizados (THD, comportamiento del motor de inducción, complejidad de modulación, escalabilidad, número de elementos y costos) es el inversor Flying capacitor con un porcentaje del 40.5%, sin embargo, esta topología presenta el inconveniente de que al aumentar el número de niveles, requiere de un mayor número de capacitores de fijación, lo que ocasiona que el control de modulación sea más complejo debido al desequilibrio de voltaje en los capacitores.

La topología Diode Clamped o NPC es la topología que menor porcentaje de factibilidad de implementación obtuvo (25,07%), a pesar de presentar características casi similares a las otras

dos topologías, presenta inconvenientes al incrementar el número de niveles, ya que requiere de un mayor número de diodos de fijación, por lo que esta topología se hace impráctica para su implementación.

Por otro lado, la topología Cascaded H-Bridge, presenta un porcentaje de aceptación del 34,42 % de factibilidad de implementación, tan solo un 6,08 % de diferencia de la topología Flying Capacitor, esto es debido a que requiere de una fuente independiente de voltaje para cada puente, lo que encarece al inversor, sin embargo, esta topología presenta mayores ventajas respecto a las otras dos topologías ya que es modular, es decir, tiene la facilidad de incrementar el número de niveles y no requiere diodos ni capacitores de fijación que hagan compleja a la modulación, además el problema de las fuentes independientes se puede resolver al aplicar esta tipo de inversor en sistemas de energía renovable. Por lo que esta topología resulta la más adecuada de implementar ya que la integración de las fuentes de energía renovable ha ido adquiriendo mayor aceptación y requieren de equipos inversores que brinden mejor calidad de energía en el proceso de transformación DC-AC.

6. CONCLUSIONES

La realización del estado del arte referente a las topologías clásicas de los inversores multinivel y la modulación SPWM permitió realizar de manera satisfactoria cada una de las topologías del inversor NPC, FC y CHB de 5 niveles con modulación SPWM, analizando el THD, comportamiento de la máquina, complejidad de modulación, escalabilidad, número de elementos, costos y determinar que topología presenta mayores ventajas para alimentar un motor de inducción de tipo jaula de ardilla.

En la simulación de la topología del inversor Flying capacitor se puede observar que los niveles de voltaje de tanto de fase y de línea presentan pequeñas distorsiones, esto es debido al desequilibrio de voltaje de los capacitores por el proceso de carga y descarga de los mismos, por lo que el incremento de más niveles de tensión presenta mayor complejidad respecto a las otras dos topologías, debido a que se requiere un control de voltaje y carga de los mismos.

El beneficio de alimentar al motor de inducción trifásico de jaula de ardilla con un inversor multinivel se ve reflejado en el par y la velocidad. Cuando se tiene un bajo THD, la velocidad presenta un comportamiento más suave o alisado, es decir, las variaciones y perturbaciones bruscas disminuyen. De igual manera el rizado del torque disminuye considerablemente, ya que el inversor multinivel, al no inyectar armónicos considerables, no genera pares opuestos reflejándose en la disminución del rizado en el torque.

La simulación y el estudio comparativo de las tres topologías clásicas de los inversores multinivel con modulación SPWM, permitió validar la hipótesis planteada, la cual consiste en determinar cuál de las topologías es la más factible de implementar para un motor de inducción de tipo jaula de ardilla, obteniendo como mejor topología la del inversor Flying Capacitor, seguida del inversor Cascaded H-Bridge.

7. RECOMENDACIONES

En futuros proyectos de investigación, se recomienda aumentar el número de niveles de las topologías planteadas y analizar mediante la comparación el porcentaje de variación de los valores de THD de voltaje y corriente con los datos presentado en el presente trabajo, así como el comportamiento de la máquina de inducción.

En el caso de la topología del inversor multinivel capacitor flotante (Flying Capacitor), se recomienda que al aumentar los niveles de voltaje se realice un control de carga de los capacitores, ya que, en el presente proyecto de investigación se utilizó un control pasivo de la carga de estos utilizando la modulación PS-PWM.

Desarrollando una investigación más profunda de este tipo de inversores multinivel se puede realizar una comparación entre técnicas de modulación, y definir cómo influyen los distintos tipos de modulación en los criterios de evaluación de calidad de energía y comportamiento de la máquina.

De igual manera otro tema de interés es la comparación de los inversores multinivel en otras aplicaciones como en sistemas de energía renovable y compensares de potencia reactiva.

Para brindar una mayor utilidad al estudio, en futuras investigaciones se recomienda agregar elementos reales a la simulación, además de variar la comparación entre diversos motores de varias potencias.

8. BIBLIOGRAFÍA

- [1] C. A. Lépez Vega, “Investigación de conversor DC / AC con circuito buffer de entrada de modo de obtener diferentes niveles de tensión aplicado a la carga,” Universidad Católica de Valparaíso, 2019.
- [2] J. L. Díaz Rodríguez, L. D. Pabón Fernández, and I. Torrez Chávez, “Análisis comparativo de la Distorsión Armónica en inversores de potencia,” *Rev. Colomb. Technol. Av.*, vol. 1, no. 19, pp. 92–99, 2012.
- [3] J. O. Caira Noa, “Análisis del Espectro de frecuencia de un inversor multinivel con modulación por pulso único y modulación por ancho de pulso sinusoidal,” Universidad Nacional San Agustín, 2017.
- [4] A. Fri, R. El Bachtiri, and A. El Ghzizal, “A comparative study of three topologies of three-phase (5L) inverter for a PV system,” *Energy Procedia*, vol. 42, pp. 436–445, 2013, doi: 10.1016/j.egypro.2013.11.044.
- [5] D. Mohan and S. B. Kurub, “A Comparative Analysis of Multi Carrier SPWM Control Strategies using Fifteen Level Cascaded H bridge Multilevel Inverter,” *Int. J. Comput. Appl.*, vol. 41, no. 21, pp. 7–11, 2012, doi: 10.5120/5822-7872.
- [6] F. J. Gálvez Palomo, “Control Vectorial de un motor de inducción alimentado por un inversor NPC,” Universidad de Sevilla, 2019.
- [7] C. García Santacruz, “Comparación de Técnicas de Modulación para el control de convertidores electrónicos de potencia multinivel,” Universidad de Sevilla, 2016.
- [8] J. Medina Gilsanz, “Diseño en Matlab de un convertidor P.W.M.,” Universidad de valladolid, 2018.
- [9] J. C. Galarza Galarza, “Diseño e implementación del sistema de control de un inversor multinivel de fuentes independientes, por medio de modulación vectorial espacial,” Universidad Politécnica Salesiana, 2012.
- [10] R. Kumar and P. Gau, “Comparative Study of THD in 5-level Neutral Point Clamped Multilevel Converter Using Multicarrier PWM and SHEPWM Techniques,” vol. 7, no. 4, pp. 373–378, 2014.
- [11] K. Dhivya, M. K. V, and E. Babu, “A Novel Flying Capacitor Multilevel Inverter With Stable Output Voltage,” vol. 1, no. 6, pp. 24–30, 2017.

- [12] O. H. Abdalla, H. Norallah, A. Annhwi, and F. Fathi, “A Simple Staircase Modulation for A Cascaded H-Bridge Multilevel Inverter,” vol. 9, no. 2, pp. 18–24, 2019.
- [13] B. Aguilar López, J. Juárez Abad, J. Barahona Avalos, R. Lagunez, and J. Linares Flores, “Control para el voltaje de salida de un inversor multinivel de capacitores flotantes,” no. 24, pp. 2–23, 2020.
- [14] C. M. Rodríguez Sáez, “Desarrollo e Implementación del Inversor Packet U-Cell de 7 Niveles,” Universidad de Concepción, 2018.
- [15] O. H. Herrera Quezada, “Desarrollo de esquemas de control predictivo aplicado a convertidores estáticos de tipo multinivel,” Universidad Autónoma de Nuevo León, 2018.
- [16] A. Prayag and B. Sanjay, “A Comparative Analysis of Classical Three Phase Multilevel (Five Level) Inverter Topologies,” pp. 1–5, 2016.
- [17] J. . Artal Sevil, R. Dufo López, and J. . Bernal Agustín, “Análisis de diferentes técnicas de modulación PWM: Comparación y Diseño,” pp. 73–80, 2018.
- [18] E. Bernal Guerrero, “Diseño de un inversor con tecnología multinivel utilizando la técnica de Eliminación Selectiva de Armónicos,” Universidad Autónoma de Zacatecas, 2017.
- [19] I. López Ropero, “Técnicas de modulación para convertidores de fijación por diodos de tres niveles multifase y control eficiente de dispositivos captadores de energía de olas,” Universidad del País Vasco, 2015.
- [20] E. Lozada, “Análisis Comparativo de Técnicas de Modulación PWM Aplicadas a Inversores Trifásicos,” pp. 1–5.
- [21] D. A. Solís Morocho, “Diseño e implementación de técnicas de modulación por ancho de pulso para inversores de voltaje trifásicos,” Universidad Católica de Santiago de Guayaquil, 2020.
- [22] P. J. Sotorrío Ruíz, “Modulación TPWM-DM para inversores de potencia,” Universidad de Málaga, 2015.
- [23] A. Fri, R. El Bachtiri, and A. El Ghzizal, “Cascaded H-bridge three-phase multilevel inverters controlled by multi-carrier SPWM dedicated To PV,” *J. Theor. Appl. Inf. Technol.*, vol. 58, no. 2, pp. 243–249, 2013.

- [24] R. A. Locón Amézquita, “Detección y corrección de armónicos en inversores de energía solar, implementando sistemas embebidos en tiempo real,” Universidad de San Carlos de Guatemala, 2020.
- [25] IEEE, “IEEE std. 519-1992 Recommended Practice and Requirements for Harmonic Control in Electric Power Systems.” IEEE, 1992.
- [26] J. Fraile Mora, *Máquinas eléctricas*, Sexta Edic. México: McGraw-Hill.
- [27] R. Lescas Hernández, “Control de Velocidad de un Motor de Inducción Trifásico alimentado vía Paneles Fotovoltaicos,” Universidad Tecnológica de la Mixteca, 2017.
- [28] S. J. Chapman, *Máquinas Eléctricas*, Quinta Edi. México: McGraw-Hill.
- [29] J. Galvis L, F. Martínez, C. Hernández, and J. Madrid, “Desarrollo de Control Escalar Económico para motores de inducción monofásicos,” *ARMOS*, no. 3, pp. 3–6, 2016.
- [30] J. D. Loja Bravo and J. D. Ochoa Juca, “Control de velocidad de la máquina de inducción monofásica a frecuencia variable,” Universidad Politécnica Salesiana de Cuenca, 2018.
- [31] L. Pabón F, J. Díaz R, and A. Pardo G, “Optimización evolutiva del contenido armónico de un inversor multinivel trifásico de fuentes independientes,” vol. 13, no. 2, pp. 37–46, 2015.

9. ANEXOS

ANEXO I. Estados de conmutación de los interruptores para la obtención de los distintos niveles de tensión de cada topología de los inversores multinivel.

Tabla I. 1. Estados de conmutación de los interruptores y voltajes de salida del inversor NPC de 5 niveles

Estado de los interruptores del inversor multinivel NPC de 5 Niveles								Voltaje de salida Van
S1	S2	S3	S4	S5	S6	S7	S8	
1	1	1	1	0	0	0	0	Vdc/2
0	1	1	1	1	0	0	0	Vdc/4
0	0	1	1	1	1	0	0	0
0	0	0	1	1	1	1	0	-Vdc/4
0	0	0	0	1	1	1	1	-Vdc/2

Tabla I. 2. Estados de conmutación de los interruptores y voltajes de salida del inversor FC de 5 niveles.

Estado de los interruptores del inversor multinivel FC de 5 niveles								Voltaje de Salida Van
S1	S2	S3	S4	S5	S6	S7	S8	
1	1	1	1	0	0	0	0	Vdc/2
1	1	1	0	1	0	0	0	Vdc/4
0	1	1	1	0	0	0	1	
1	0	1	1	0	0	1	0	
1	1	0	1	0	1	0	0	0
1	1	0	0	1	1	0	0	
0	0	1	1	0	0	1	1	
1	0	0	1	0	1	1	0	
0	1	1	0	1	0	0	1	
1	0	1	0	1	0	1	0	-Vdc/4
0	1	0	0	1	1	0	1	
0	0	1	0	1	0	1	1	
0	0	0	1	0	1	1	1	
0	0	0	0	1	1	1	1	-Vdc/2

Tabla I. 3. Estados de conmutación de los interruptores y voltajes de salida de un inversor CHB de 5 niveles.

Estado de los interruptores del inversor CH de 5 niveles								
Estado de los Interruptores (Puente 1)				Estado de los interruptores (Puente 2)				Voltaje de salida (V _{an})
S1	S2	S3	S4	S5	S6	S7	S8	
1	0	0	1	1	0	0	1	2V _{dc}
1	0	0	1	1	1	0	0	V _{dc}
1	0	0	1	0	0	1	1	
1	1	0	0	1	0	0	1	
0	0	1	1	1	0	0	1	
0	0	1	1	0	0	1	1	0
0	0	1	1	1	1	0	0	
1	1	0	0	1	1	0	0	
1	1	0	0	0	0	1	1	
1	0	0	1	0	1	1	0	
0	1	1	0	1	0	0	1	
0	1	1	0	1	1	0	0	-V _{dc}
0	1	1	0	0	0	1	1	
1	1	0	0	0	1	1	0	
0	0	1	1	0	1	1	0	
0	1	1	0	0	1	1	0	-2V _{dc}

ANEXO II. Modulación PD-PWM Multicarrier para los inversores NPC y CHB de 5 niveles.

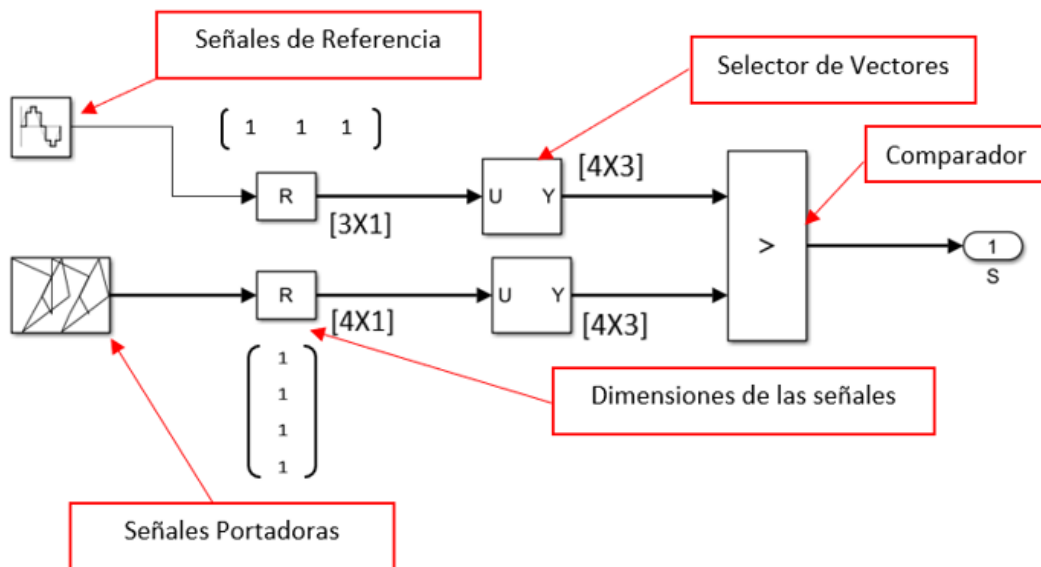


Figura II.1. Control PD-PWM Multicarrier mediante selector de vectores.

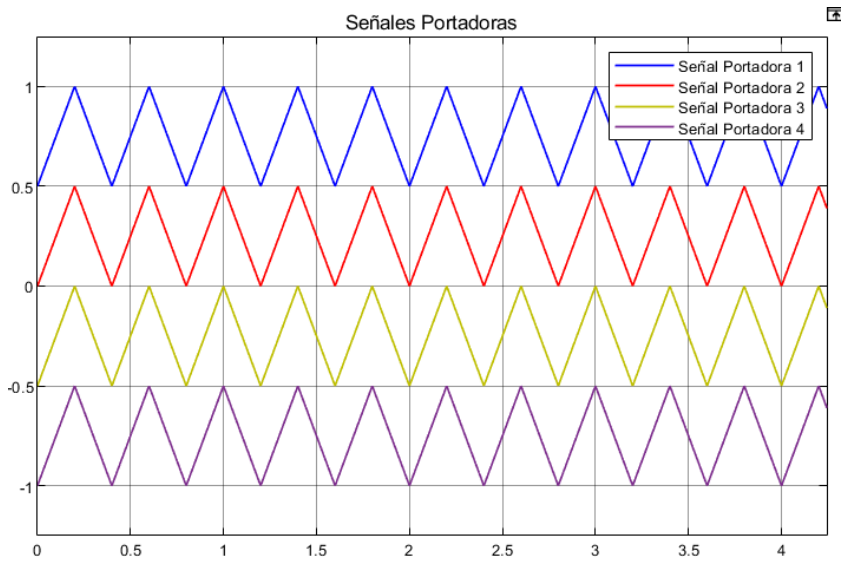


Figura II.2. Disposición de las señales portadoras mediante PD-PWM.

$$D_{Portadora\ 1} = [0.5\ 1\ 0.5]$$

$$D_{Portadora\ 2} = [0\ 0.5\ 0]$$

$$D_{Portadora\ 3} = [-0.5\ 0\ -0.5]$$

$$D_{Portadora\ 4} = [-1\ -0.5\ -1]$$

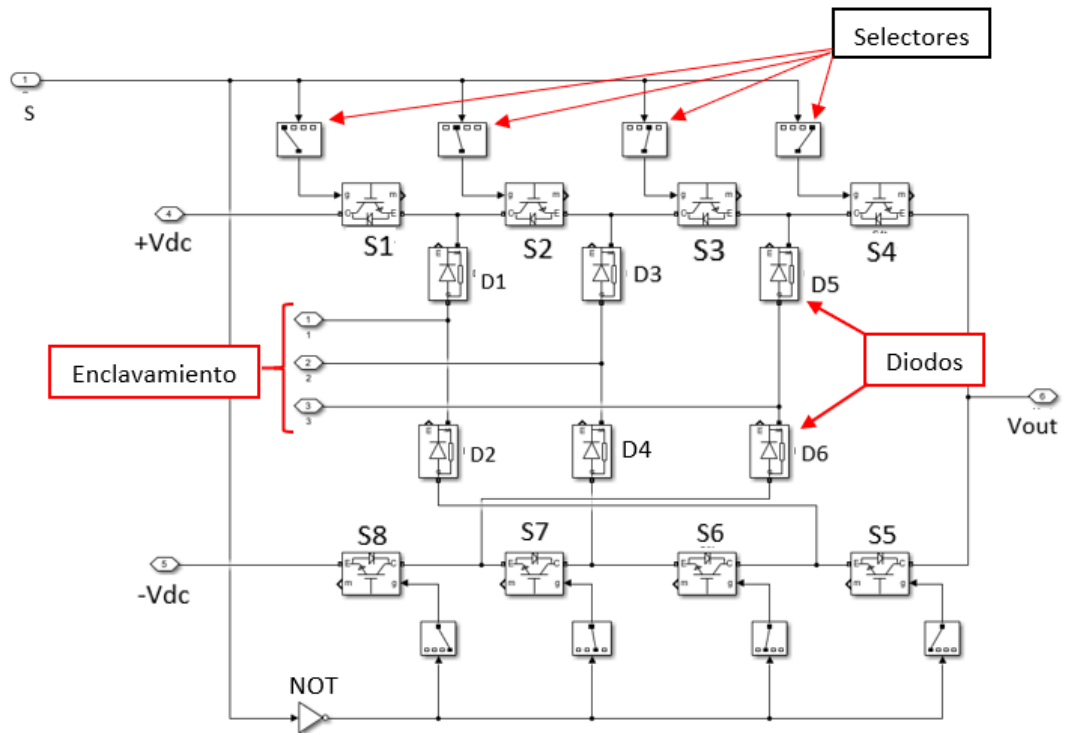


Figura II.3. Ingreso de las señales PWM a los interruptores del inversor NPC de 5 niveles.

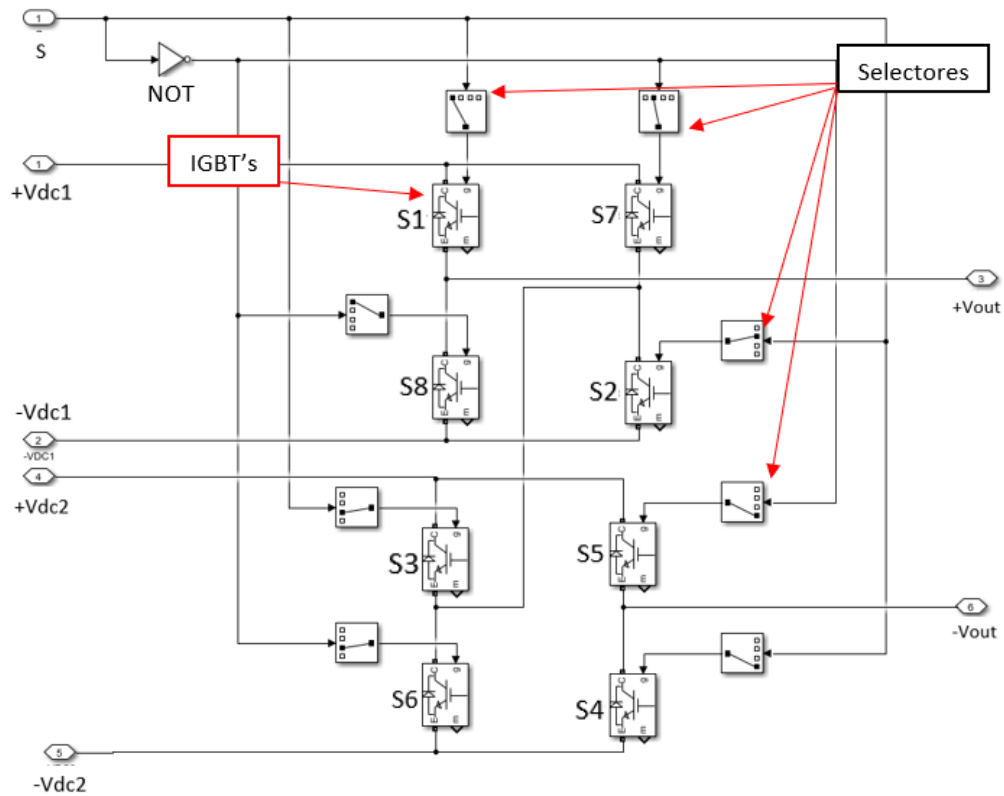


Figura II.4. Ingreso de las señales PWM a cada uno de los 3 interruptores del inversor CHB de 5 niveles.

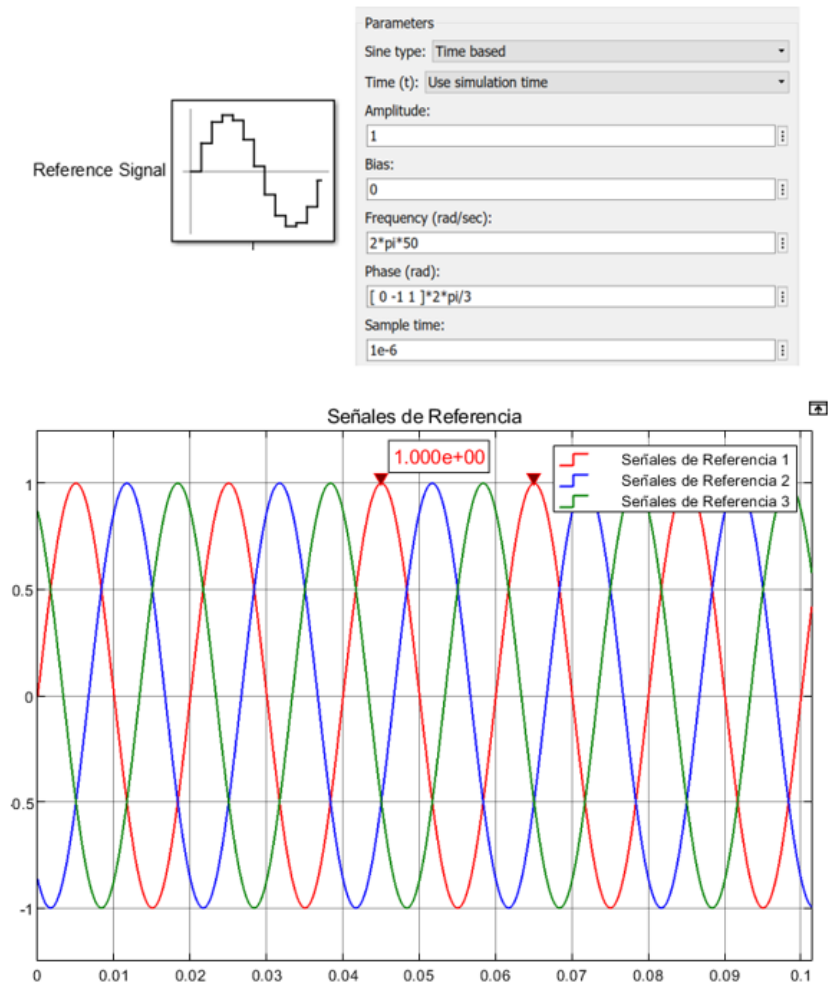


Figura II.5. Parámetros ingresados en el bloque Sine Wave para la obtención de las tres señales de referencia desfasadas 120° entre sí.

ANEXO III. Señales obtenidas con la comparación de la moduladora con cada una de las señales portadoras con la técnica de modulación PD-PWM.

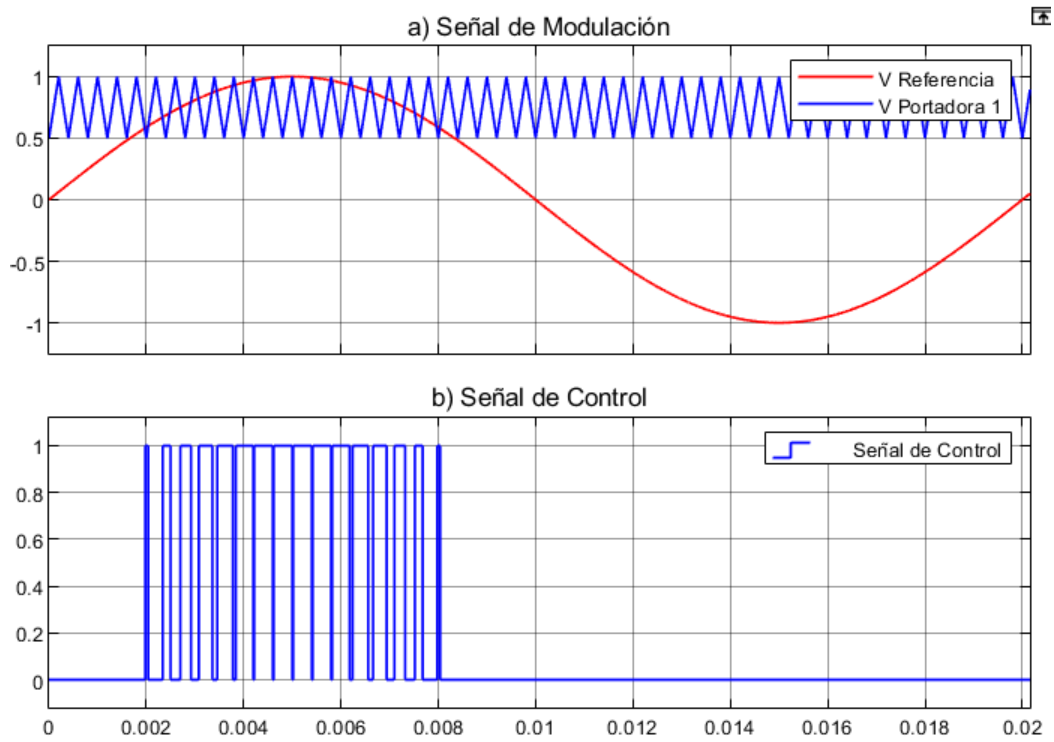


Figura III.1. Señales obtenidas con la comparación de la señal moduladora y la señal portadora 1.

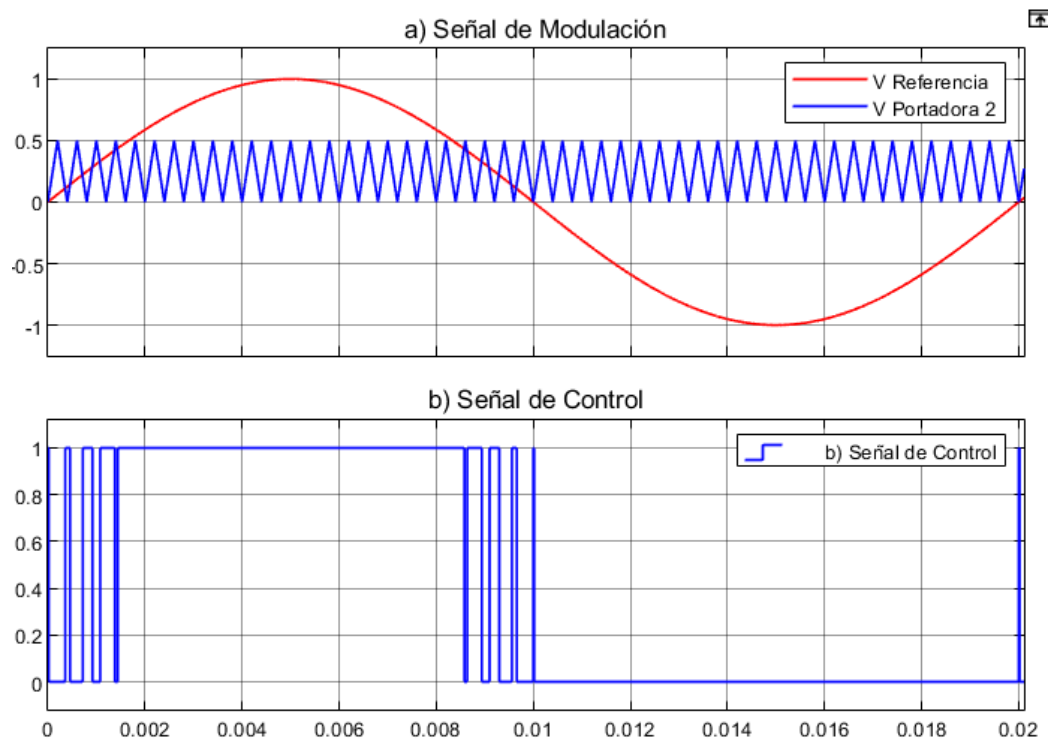


Figura III.2. Señales obtenidas con la comparación de la señal moduladora y la señal portadora 2.

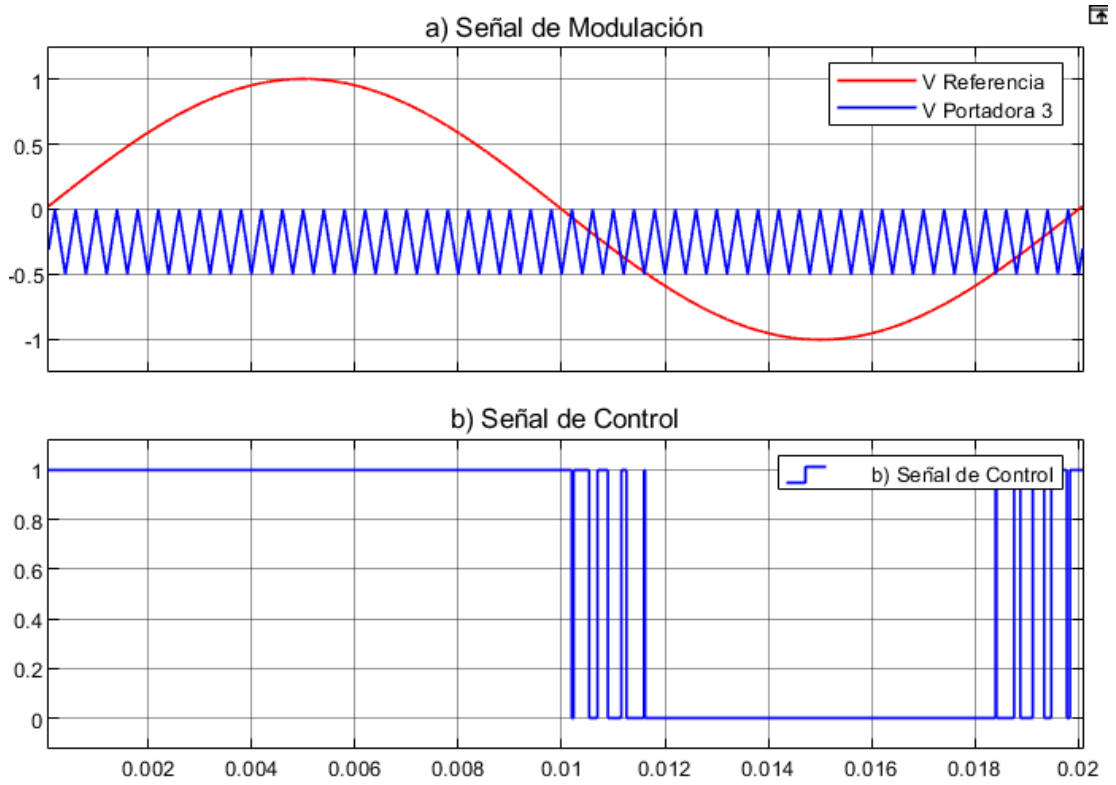


Figura III.3. Señales obtenidas con la comparación de la señal moduladora y la señal portadora 3.

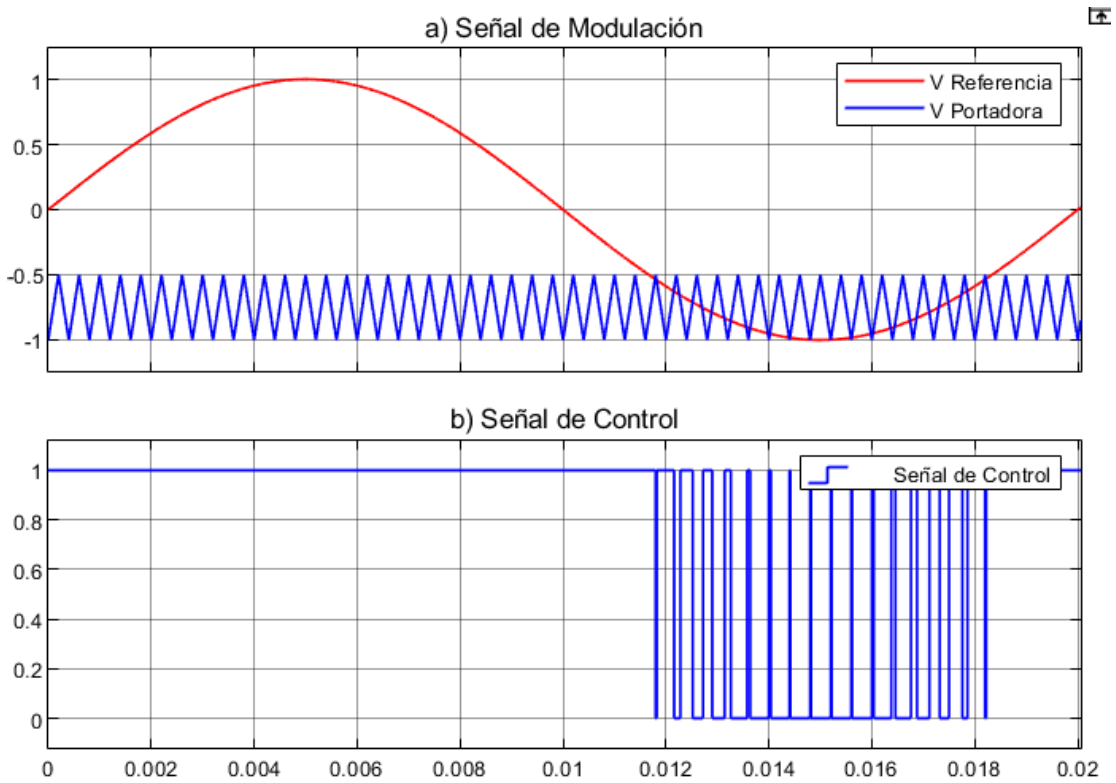


Figura III.4. Señales obtenidas con la comparación de la señal moduladora y la señal portadora 4.

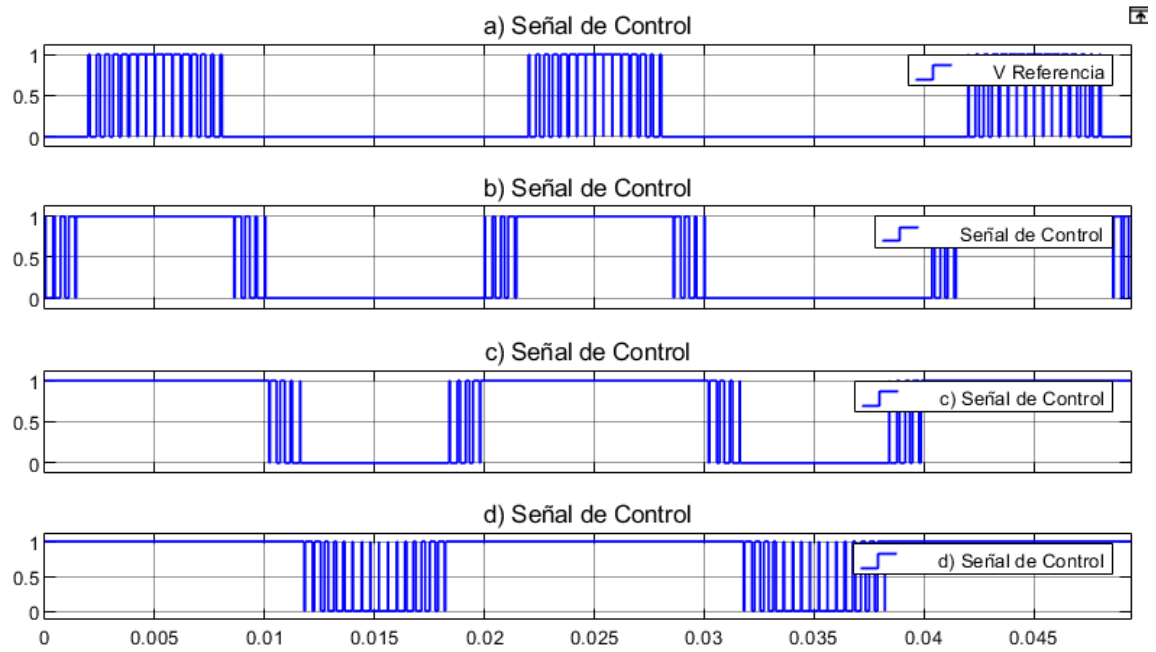


Figura III.5. Señal de salida generada con la comparación de la señal moduladora y las señales portadoras mediante la modulación PD-PWM.

ANEXO IV. Modulación PS-PWM Multicarrier para el inversor FC de 5 niveles.

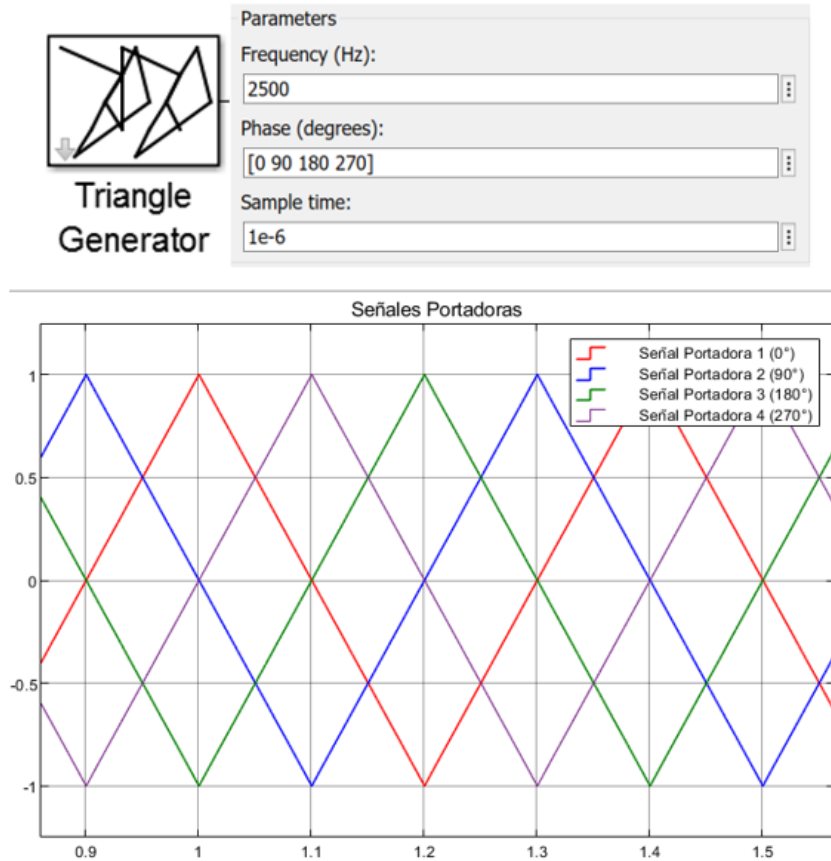


Figura VI.1. Parámetros ingresados en el bloque triangle generator para el corrimiento de fase de las señales portadoras.

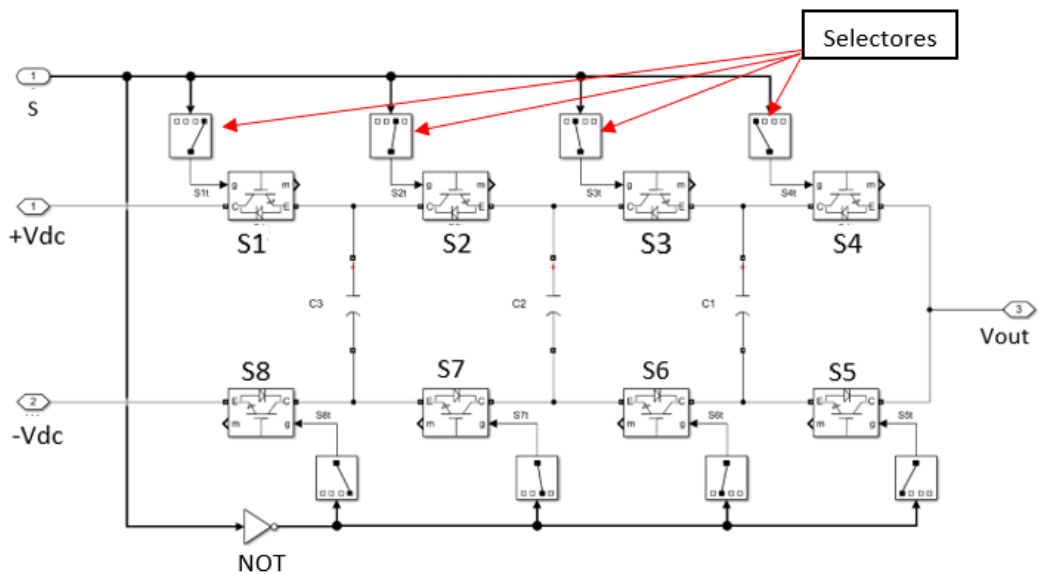


Figura VI.2. Ingreso de las señales PWM a los interruptores del inversor FC de 5 niveles.

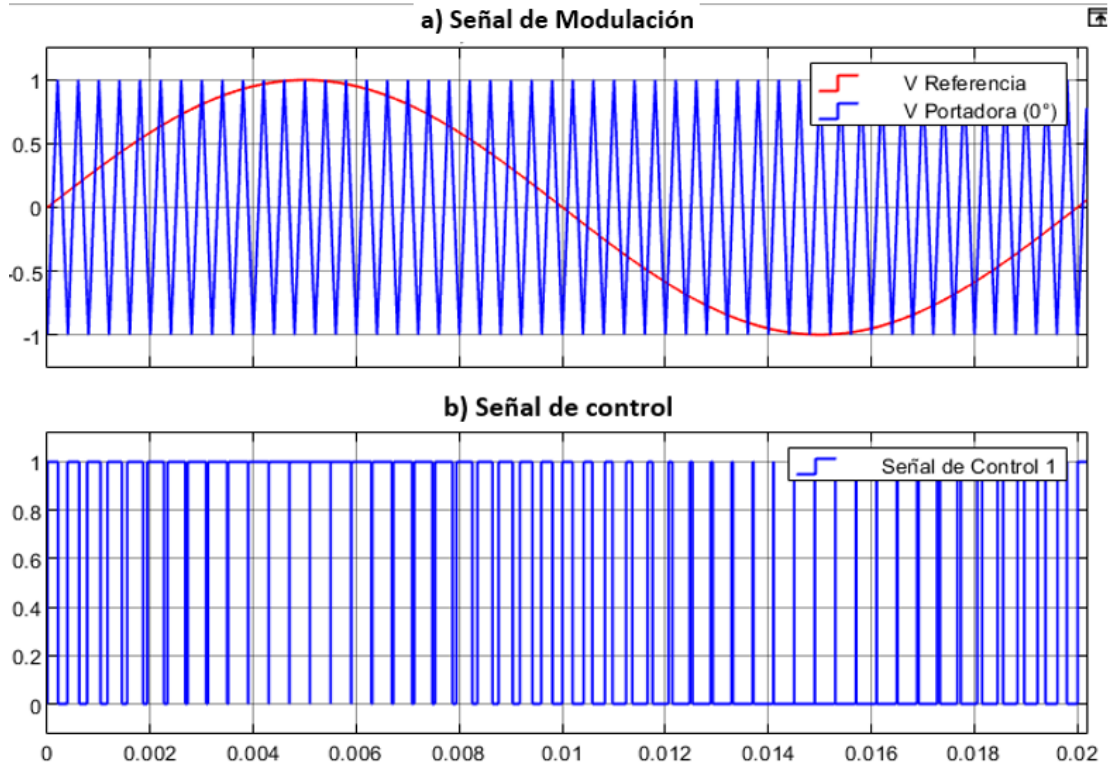


Figura VI.3. Señales obtenidas con la comparación de la señal moduladora y la señal portadora 1 (desfasada 0°).

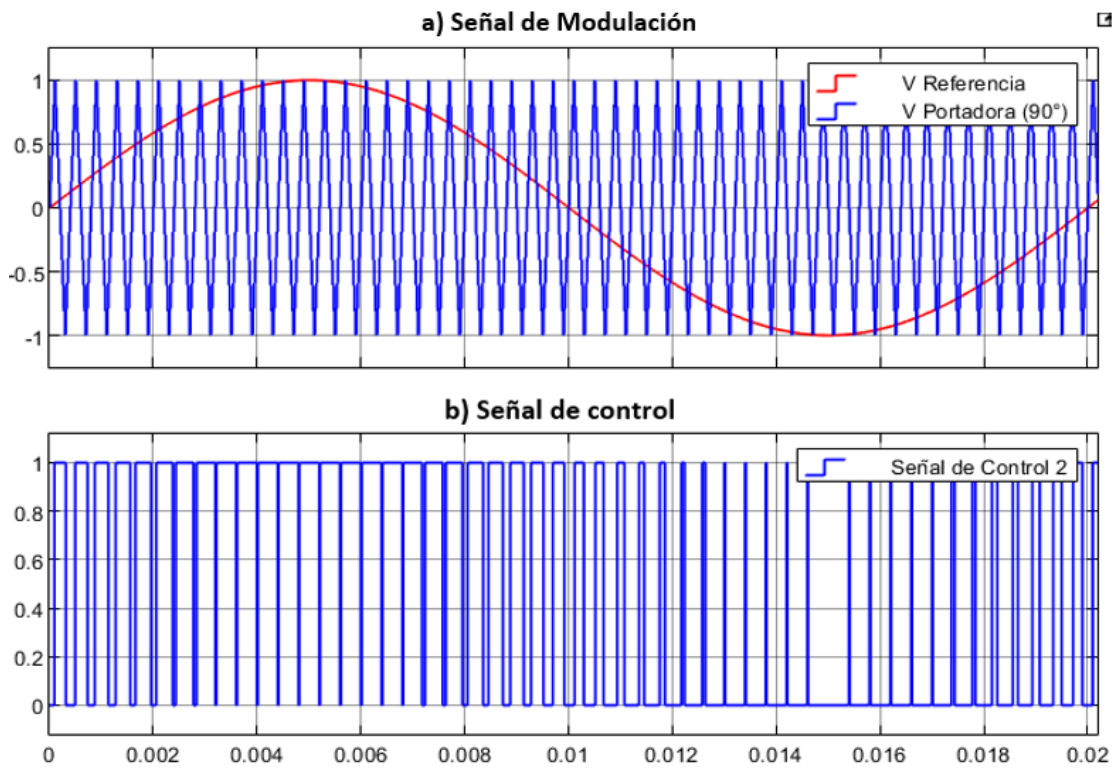


Figura VI.4. Señales obtenidas con la comparación de la señal moduladora y la señal portadora 2 (desfasada 90°).

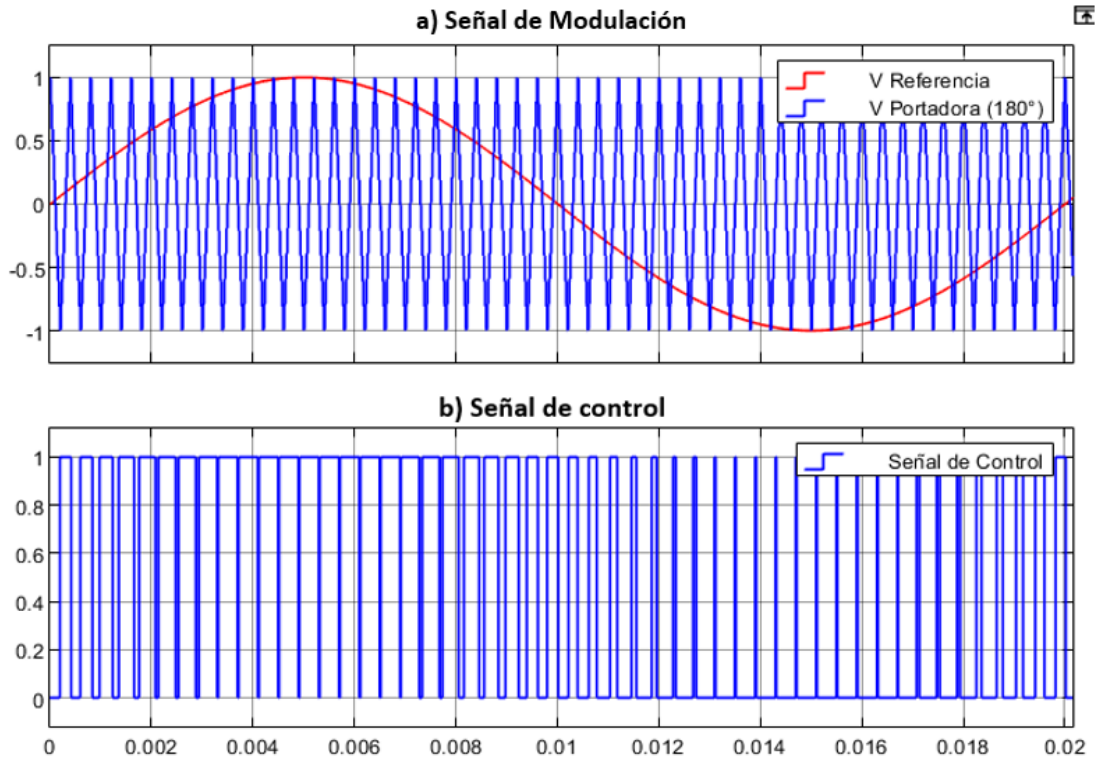


Figura VI.5. Señales obtenidas con la comparación de la señal moduladora y la señal portadora 3 (desfasada 180°).

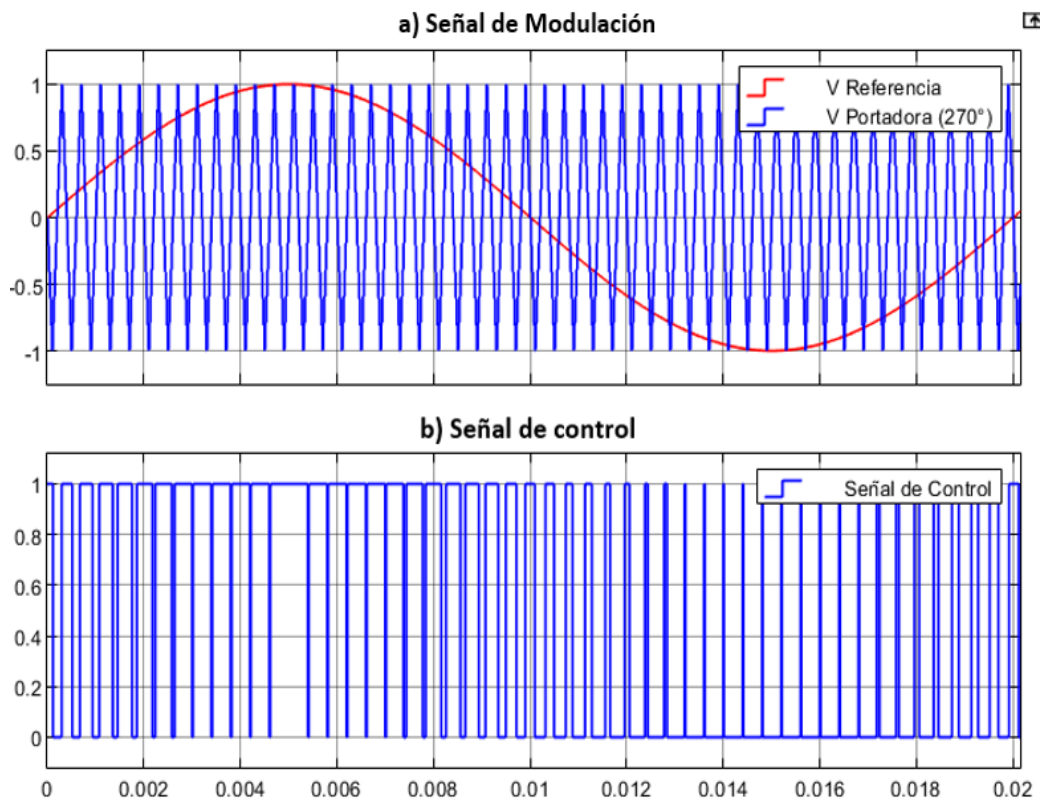


Figura VI.6. Señales obtenidas con la comparación de la señal moduladora y la señal portadora 4 (desfasada 270°).

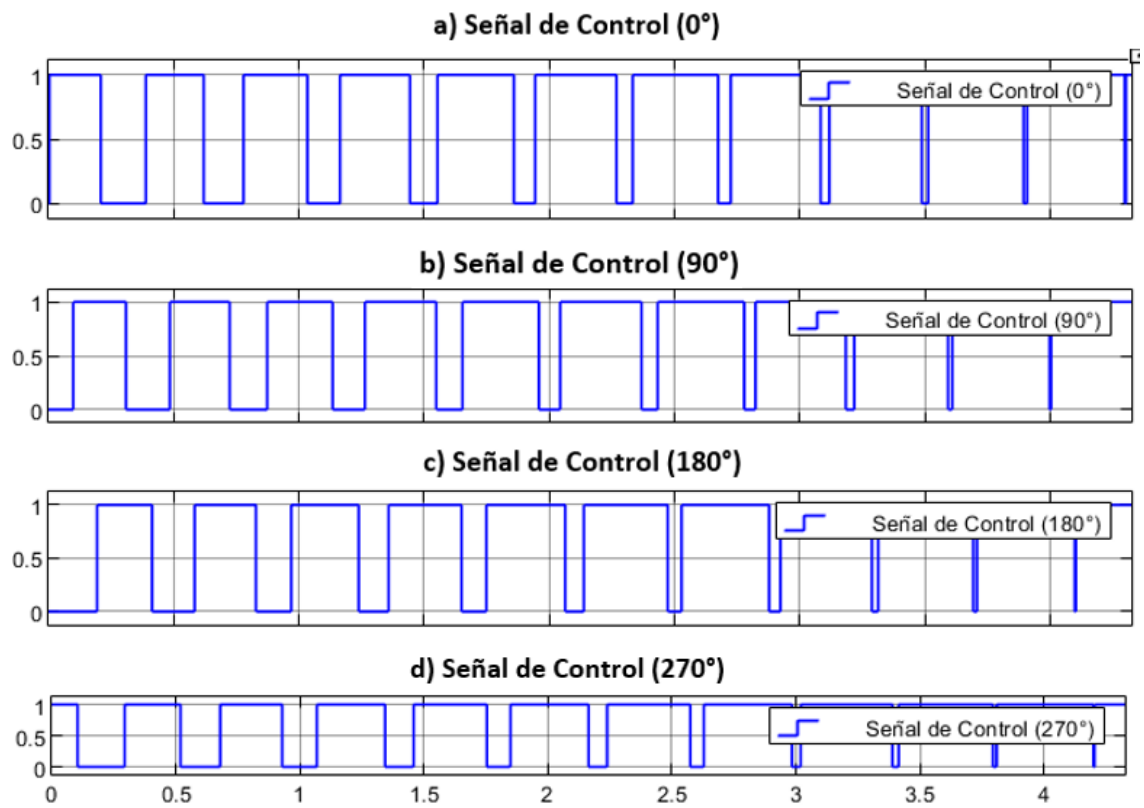


Figura VI.7. Señal de salida generada con la comparación de la señal moduladora y las señales portadoras mediante la modulación PS-PWM.

ANEXO V. Esquemas de simulación de las tres topologías clásicas de los inversores multinivel con modulación SPWM y un motor de inducción de jaula de ardilla como carga.

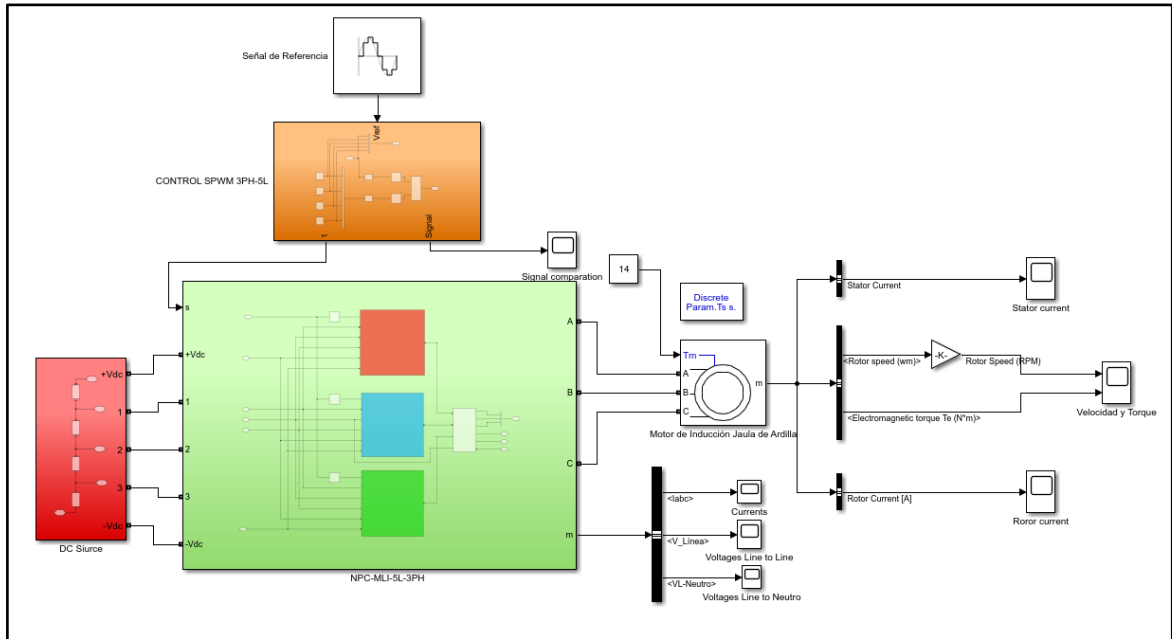


Figura V.1. Modelo del inversor NPC trifásico de 5 niveles con modulación SPWM y un motor de inducción jaula de ardilla.

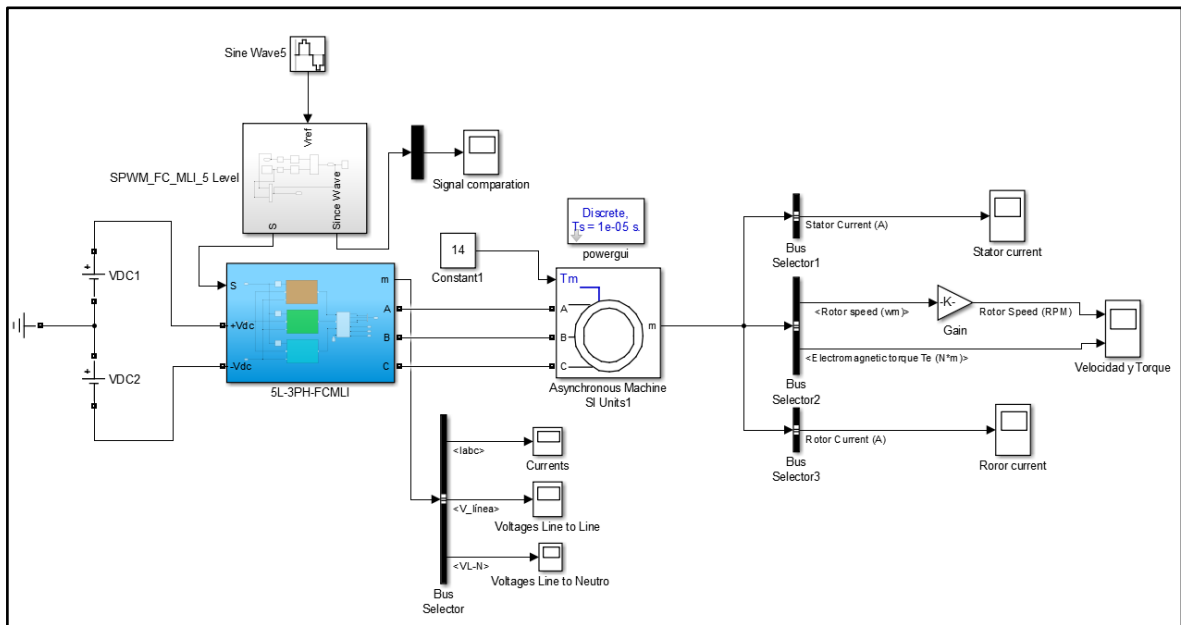


Figura V.2. Modelo del inversor FC trifásico de 5 niveles con modulación PS-PWM y un motor de inducción jaula de ardilla

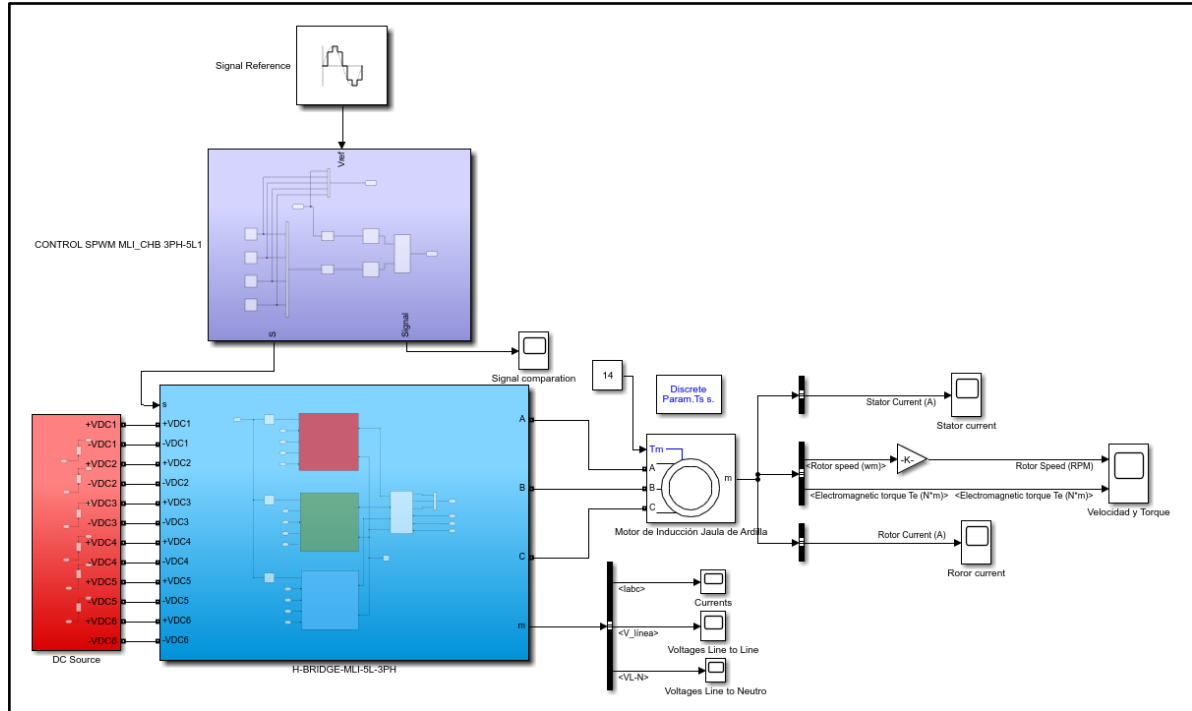


Figura V. 3. Modelo del inversor CHB trifásico de 5 niveles con modulación PS-PWM y un motor de inducción jaula de ardilla.

ANEXO VI. Esquema de simulación de un inversor de 3 niveles, espectro de THD y gráfica de la velocidad y torque.

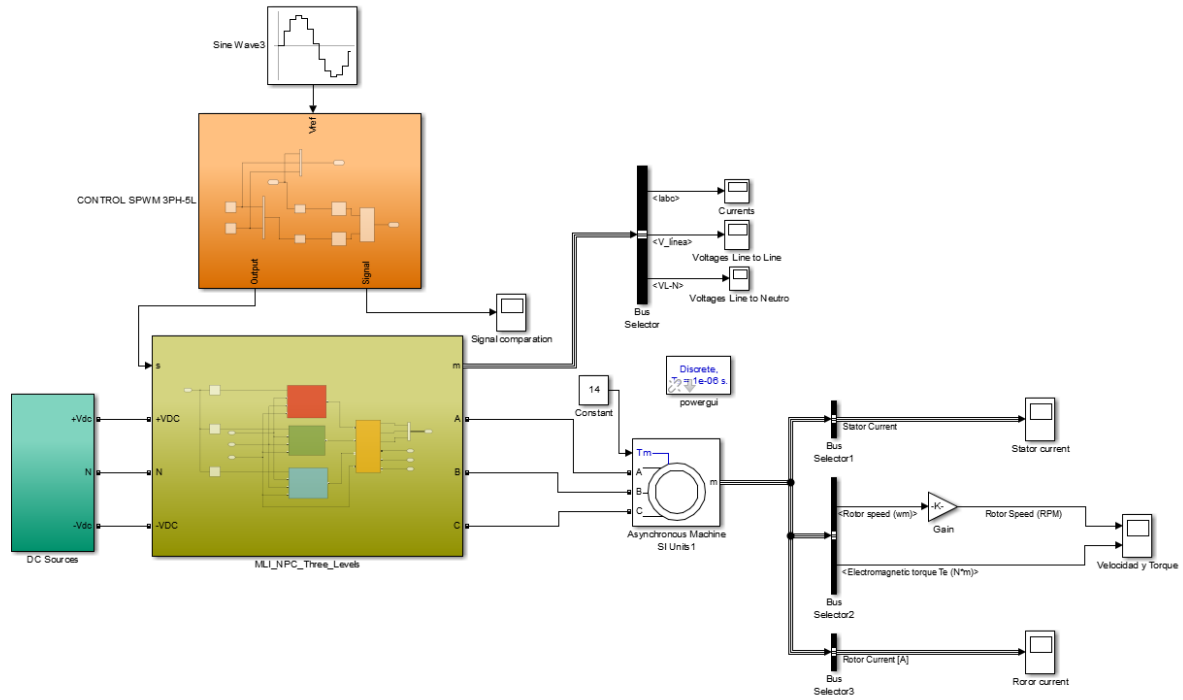


Figura VI. 1. Inversor de tres niveles.

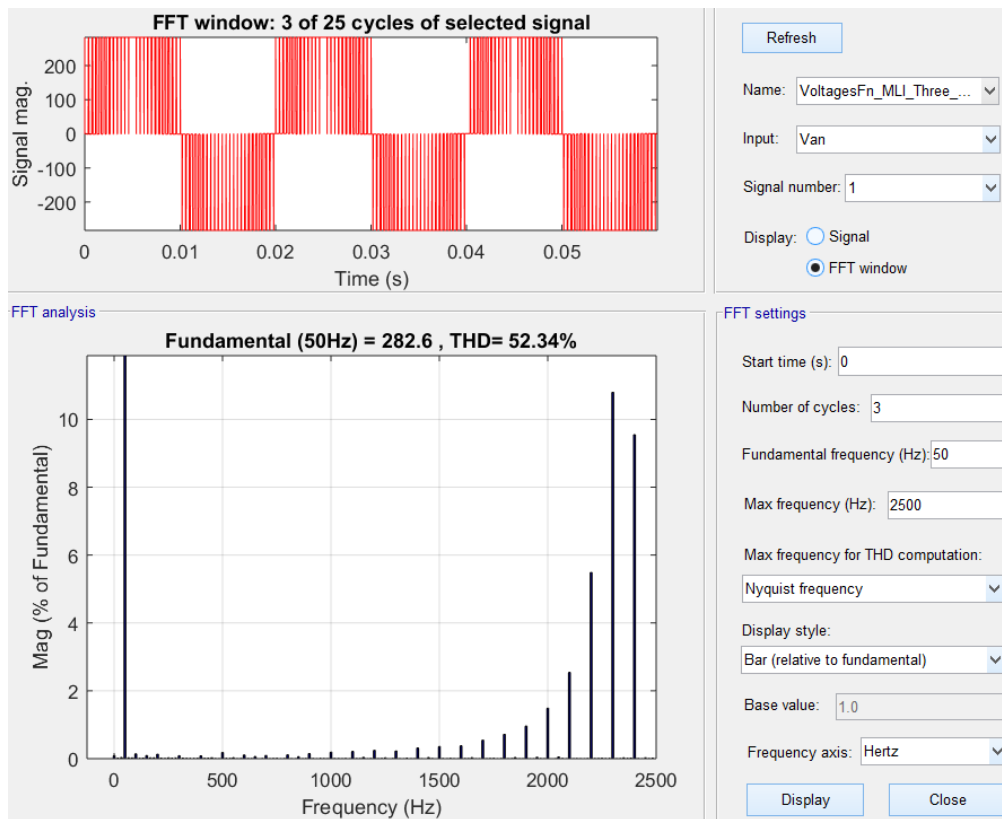


Figura VI. 2. Espectro del THD del voltaje de fase de un inversor de tres niveles.

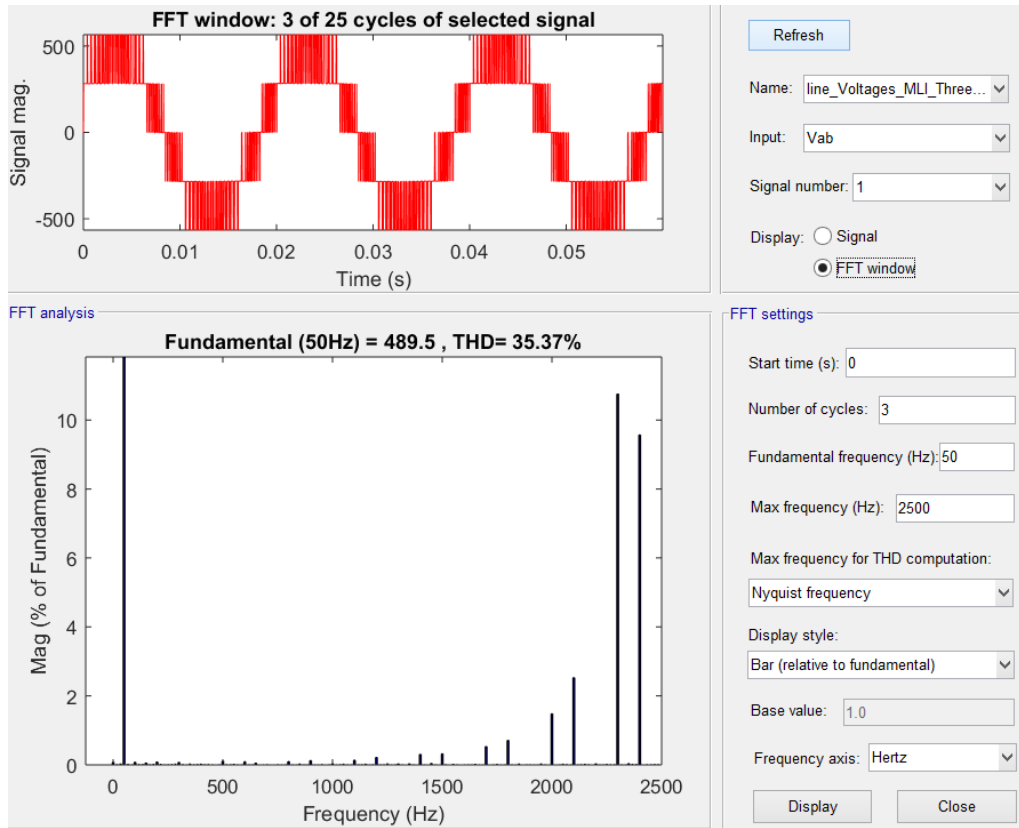


Figura VI.3. Espectro de THD de voltaje de línea de un inversor de 3 niveles.

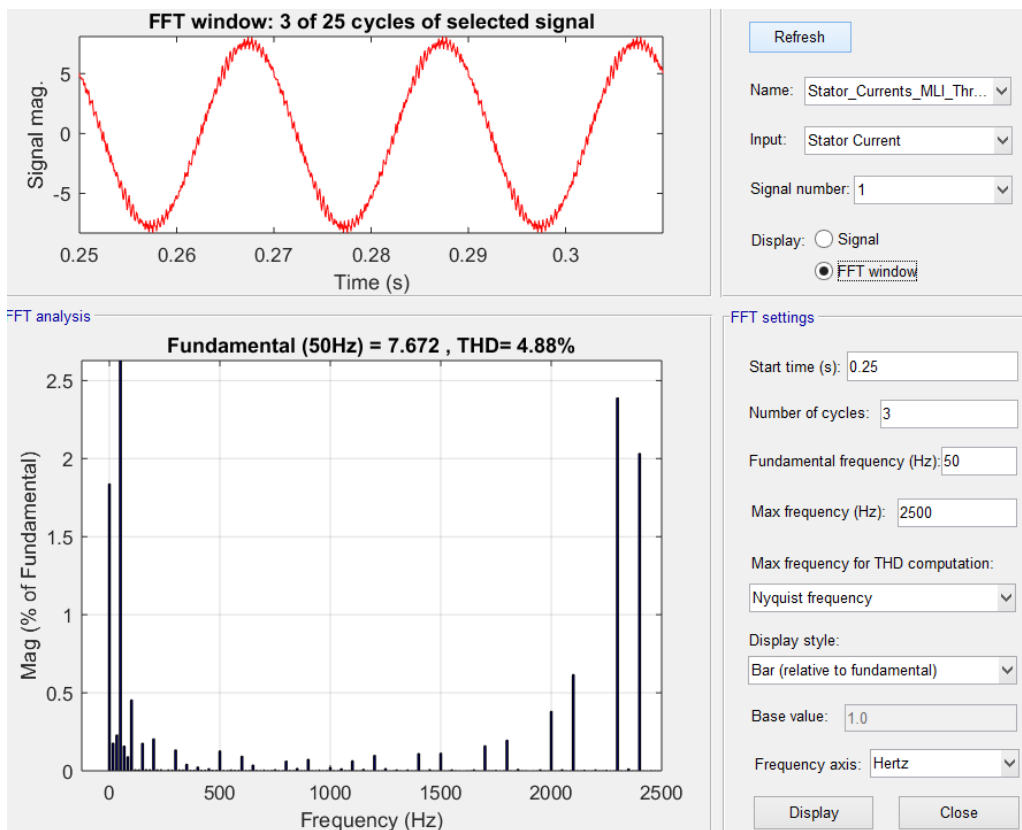


Figura VI. 4. Espectro de THD de corriente de un inversor de 3 niveles.

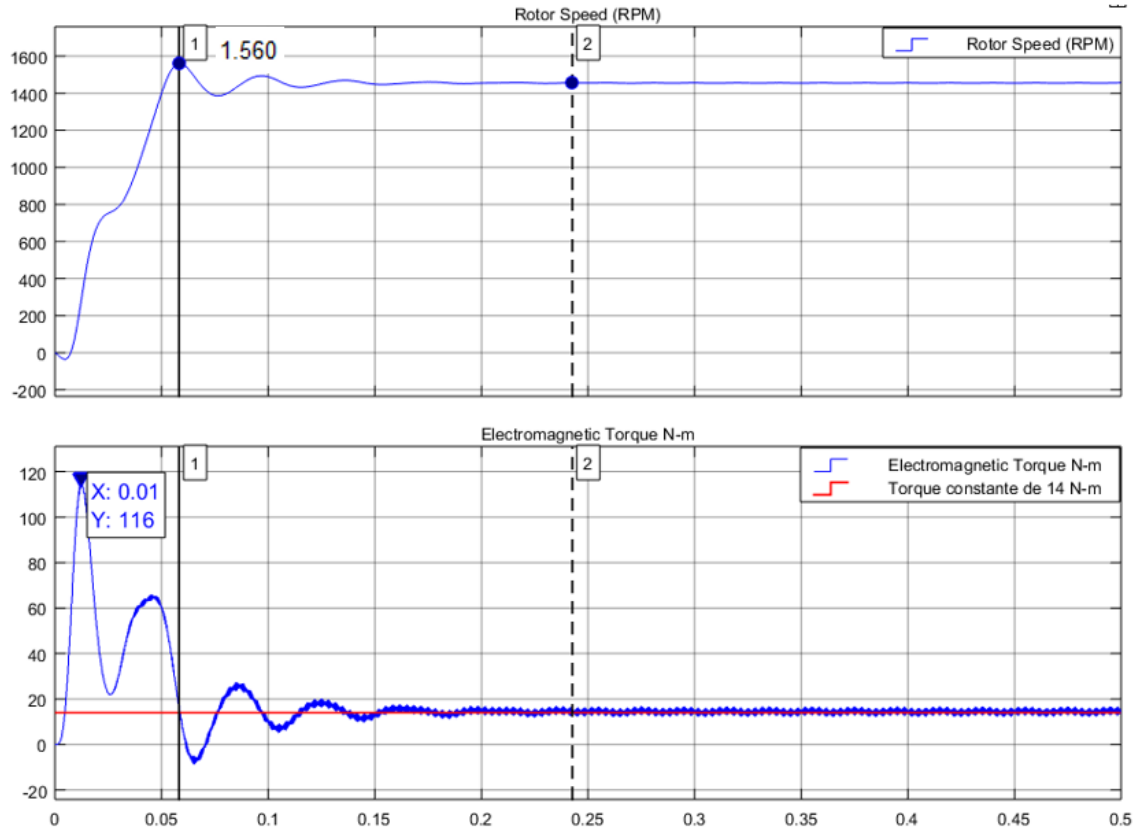


Figura VI.5. Gráfica de velocidad y torque de un inversor de tres niveles.

ANEXO VII. Esquema de simulación de un inversor de 7 niveles, espectro de THD y gráfica de la velocidad y torque.

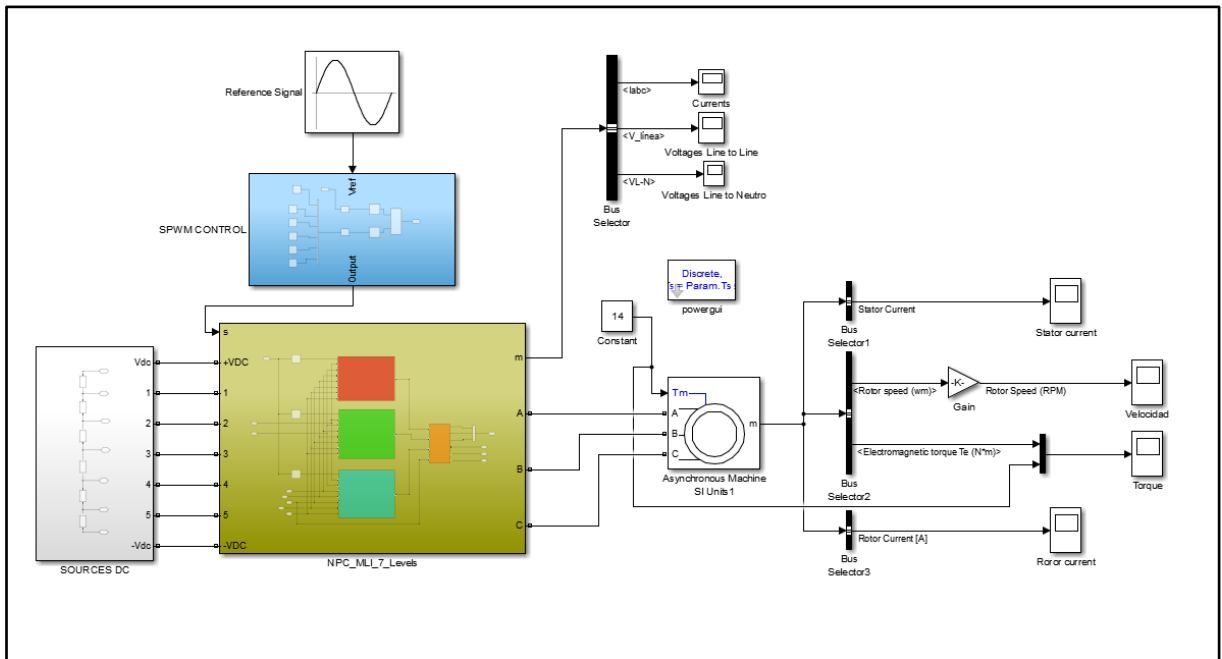


Figura VII.1. Inversor multinivel NPC de 7 niveles

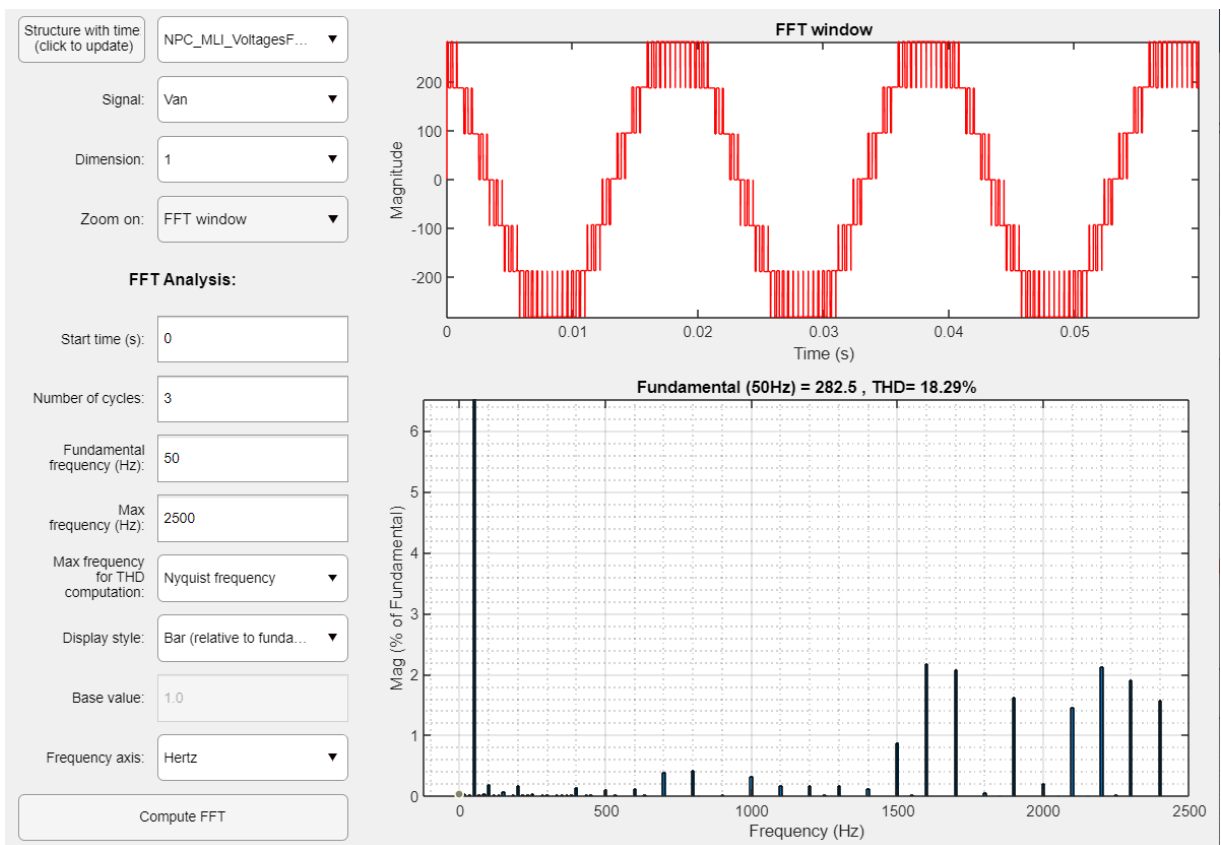


Figura VII.2. Espectro de THD del voltaje de línea de un inversor NPC de 7 niveles.

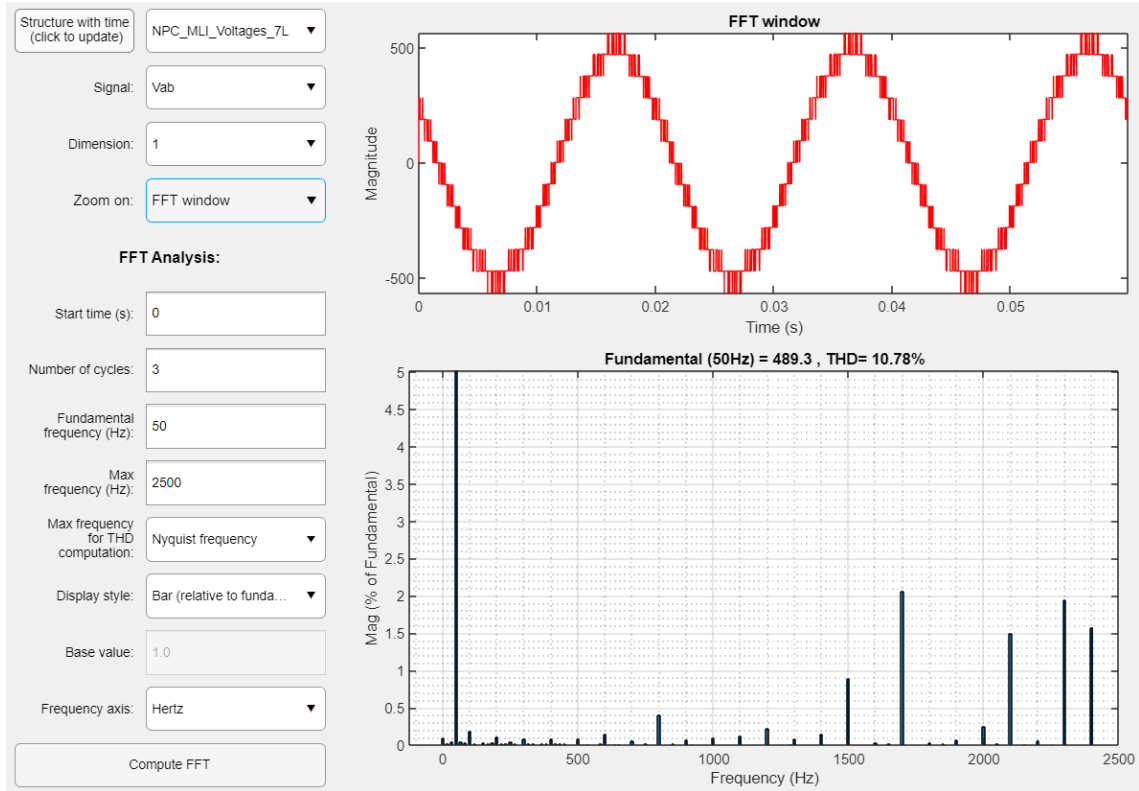


Figura VII.3. Espectro de THD de voltaje de línea de un inversor NPC de 7 niveles.

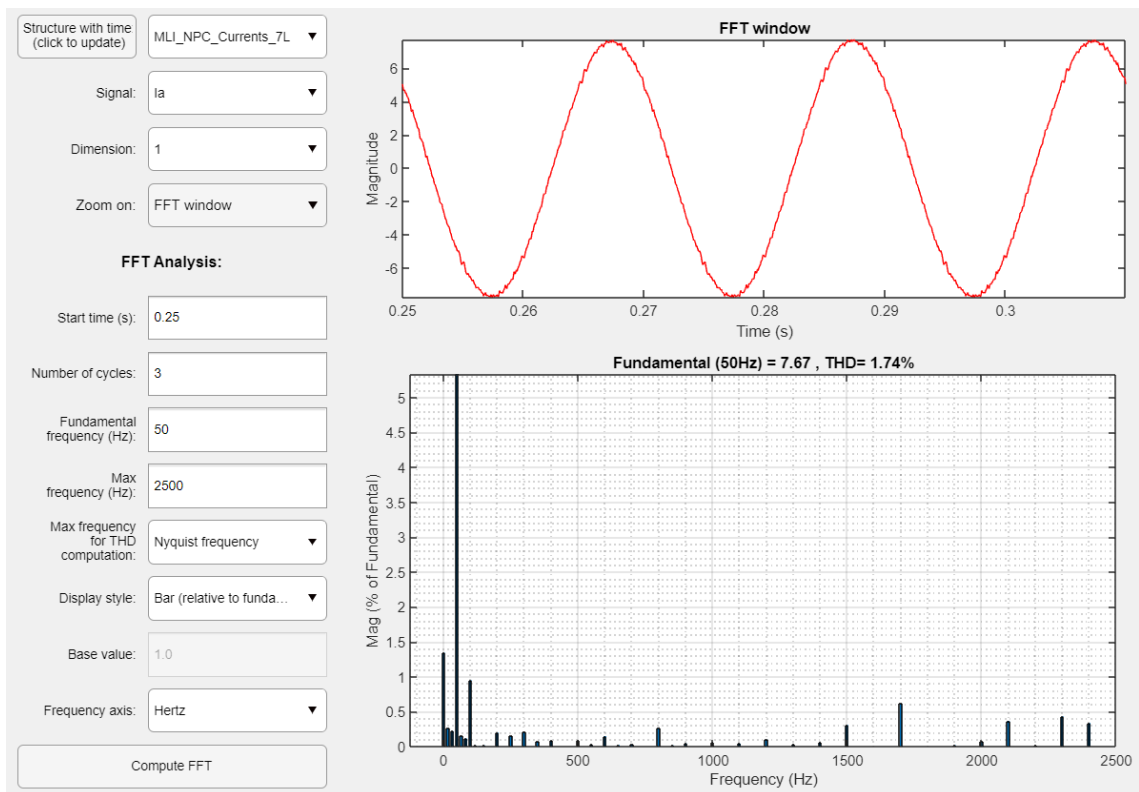


Figura VII.4. Espectro de THD de corriente de un inversor NPC de 7 niveles

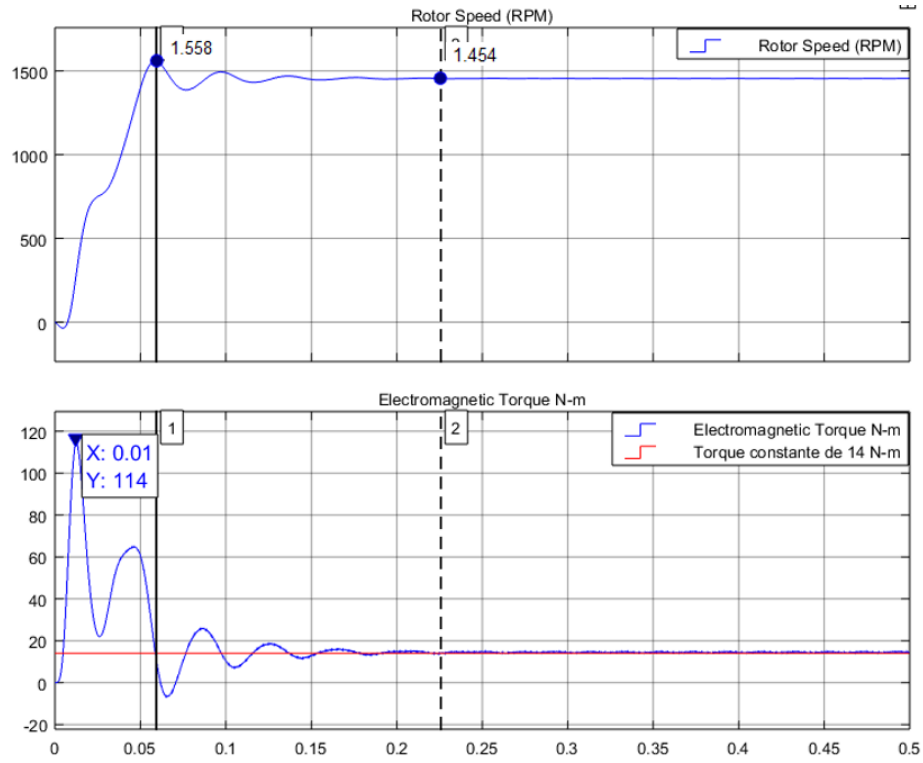


Figura VII.5. Gráfica de velocidad y torque de un inversor NPC de 7 niveles.

ANEXO VIII. Elementos y hojas de datos utilizados en el análisis de costos de cada topología del inversor multinivel de 5 niveles.



TMS320F28335, TMS320F28335-Q1, TMS320F28334, TMS320F28333
 TMS320F28332, TMS320F28235, TMS320F28235-Q1
 TMS320F28234, TMS320F28234-Q1, TMS320F28232, TMS320F28232-Q1
 SPRS439P – JUNE 2007 – REVISED FEBRUARY 2021

6 Terminal Configuration and Functions

6.1 Pin Diagrams

The 176-pin PGF/PTP low-profile quad flatpack (LQFP) pin assignments are shown in Figure 6-1. The 179-ball ZHH ball grid array (BGA) terminal assignments are shown in Figure 6-2 through Figure 6-5. The 176-ball ZJZ plastic BGA terminal assignments are shown in Figure 6-6 through Figure 6-9. Table 6-1 describes the function(s) of each pin.

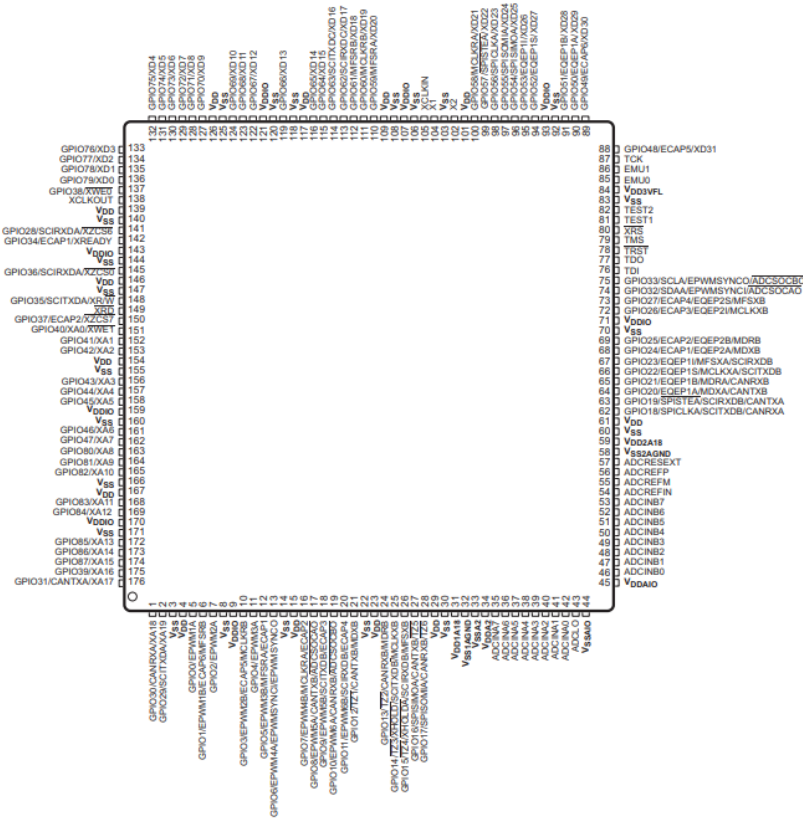


Figura VIII.1. Datasheet de microcontrolador DSP TMS320F28335

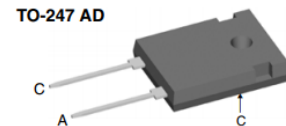
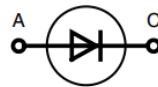


DSEI120-06A

Fast Recovery Epitaxial Diode (FRED)

$I_{FAVM} = 126 \text{ A}$
 $V_{RRM} = 600 \text{ V}$
 $t_{tr} = 35 \text{ ns}$

V_{RSM}	V_{RRM}	Type
V	V	
600	600	DSEI 120-06A



A = Anode, C = Cathode

Symbol	Conditions	Maximum Ratings	
I_{FRMS}	$T_{VJ} = T_{VJM}$	100	A
I_{FAVM} ①	$T_C = 70^\circ\text{C}$; rectangular, $d = 0.5$	126	A
I_{FAV} ②	$T_C = 110^\circ\text{C}$; rectangular, $d = 0.5$	77	A
I_{FRM}	$t_p < 10 \mu\text{s}$; rep. rating, pulse width limited by T_{VJM}	1200	A
I_{FSM}	$T_{VJ} = 45^\circ\text{C}$; $t = 10 \text{ ms}$ (50 Hz), sine	600	A
	$t = 8.3 \text{ ms}$ (60 Hz), sine	660	A
	$T_{VJ} = 150^\circ\text{C}$; $t = 10 \text{ ms}$ (50 Hz), sine	540	A
	$t = 8.3 \text{ ms}$ (60 Hz), sine	600	A
Pt	$T_{VJ} = 45^\circ\text{C}$; $t = 10 \text{ ms}$ (50 Hz), sine	1800	A ² s
	$t = 8.3 \text{ ms}$ (60 Hz), sine	1800	A ² s
	$T_{VJ} = 150^\circ\text{C}$; $t = 10 \text{ ms}$ (50 Hz), sine	1450	A ² s
	$t = 8.3 \text{ ms}$ (60 Hz), sine	1500	A ² s
T_{VJ}		-40...+150	°C
T_{VJM}		150	°C
T_{stg}		-40...+150	°C
P_{tot}	$T_C = 25^\circ\text{C}$	357	W
M_d	mounting torque	0.8...1.2	Nm
Weight	typical	6	g

Features

- International standard package JEDEC TO-247 AD
- Planar passivated chips
- Very short recovery time
- Extremely low switching losses
- Low I_{RM} -values
- Soft recovery behaviour
- Epoxy meets UL 94V-0

Applications

- Antiparallel diode for high frequency switching devices
- Anti saturation diode
- Snubber diode
- Free wheeling diode in converters and motor control circuits
- Rectifiers in switch mode power supplies (SMPS)
- Inductive heating and melting
- Uninterruptible power supplies (UPS)
- Ultrasonic cleaners and welders

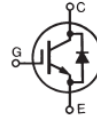
Figura VIII.2. Datasheet Diode Fast Recovery DSEI120-06A



GenX3™ 600V IGBT with Diode

IXGR48N60C3D1

(Electrically Isolated Back Surface)

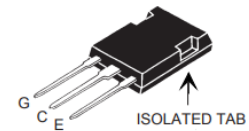


High Speed PT IGBTs for 40-100kHz Switching

$V_{CES} = 600V$
 $I_{C25} = 56A$
 $V_{CE(sat)} \leq 2.7V$
 $t_{fi(typ)} = 38ns$

Symbol	Test Conditions	Maximum Ratings	
V_{CES}	$T_J = 25^\circ C$ to $150^\circ C$	600	V
V_{CGR}	$T_J = 25^\circ C$ to $150^\circ C$, $R_{GE} = 1M\Omega$	600	V
V_{GES}	Continuous	± 20	V
V_{GEM}	Transient	± 30	V
I_{C25}	$T_C = 25^\circ C$	56	A
I_{C110}	$T_C = 110^\circ C$	26	A
I_{D110}	$T_C = 110^\circ C$	27	A
I_{CM}	$T_C = 25^\circ C$, 1ms	230	A
I_A	$T_C = 25^\circ C$	30	A
E_{AS}	$T_C = 25^\circ C$	300	mJ
SSOA	$V_{GE} = 15V$, $T_{VJ} = 125^\circ C$, $R_G = 3\Omega$	$I_{CM} = 100$	A
(RBSOA)	Clamped Inductive Load	@ $V_{CE} \leq 600$	V
P_C	$T_C = 25^\circ C$	125	W
T_J		-55 ... +150	$^\circ C$
T_{JM}		150	$^\circ C$
T_{stg}		-55 ... +150	$^\circ C$
T_L	1.6mm (0.062 in.) from Case for 10s	300	$^\circ C$
T_{SOLD}	Plastic Body for 10 Seconds	260	$^\circ C$
V_{ISOL}	50/60 Hz RMS, t = 1min	2500	V~

ISOPLUS 247™



G = Gate C = Collector
 E = Emitter

Features

- Silicon Chip on Direct-Copper Bond (DCB) Substrate
 - UL Recognized Package
 - Isolated Mounting Surface
 - 2500V Electrical Isolation
- Avalanche Rated
- Square RBSOA
- Anti-Parallel Ultra Fast Diode
- Fast Switching
- International Standard Package

Figura VIII.3. Datasheet IGBT con diodo IXGR48N60C3D1.

IR2110(S)PbF/IR2113(S)PbF

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

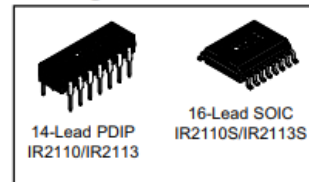
Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{O+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{on/off}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Packages



Typical Connection

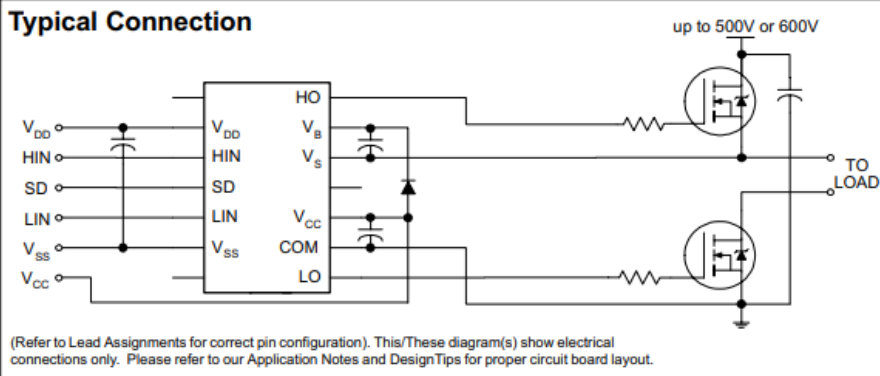


Figura VIII.4. Datasheet Gate Driver IR2110.



ALUMINIUM ELECTROLYTIC CAPACITORS

PG - 6DI

-40°C +85°C



Specifications

- **Voltage range** : 50 VDC to 500 VDC
- **Can size** : 35φ x 62mm to 90φ x 220mm
- **Operating Temperature range** : -40°C to +85°C
- **Capacitance** : 330 MFD to 250000 MFD
Tolerance ± 20%
- **Leakage current**: The max. leakage current (Ir) is given by the formula:

$$I_r = 0.003 CV \text{ (microamps)}$$
 C = capacitance in microfarads
 V = DC rated voltage
 Pre-conditioning of the capacitors prior to testing for leakage current is essential.
- **Ripple Current**: All capacitors withstand rms ripple current at 100 Hz at 85°C. When capacitors operate at temperatures other than 85°C, the permissible rms ripple current at 85°C should be multiplied by the factors given below :

+40°C	+45°C	+50°C	+65°C
2.2	2.1	1.9	1.6

Where capacitors are required to operate at frequencies other than 100 Hz, the multiplying factors given below, may be used to determine the ripple current capacity, at that frequency.

Frequency Hz	100	250	500	1k to10k	>10K
Multiplying Factor	1.0	1.05	1.20	1.32	1.35

- **Useful Life** : Useful life is the period of time which the capacitor takes to reach "end-of-life".
For PG-6DI capacitors the useful life is estimated as 5000 hours at maximum rated temperature, ripple current and voltage.
"End-of-life" is defined as follows:
 - Catastrophic failure : capacitors show short or open circuit
 - Mechanical failure : operation of safety vent or sleeve damage
 - Parametric failure :
 - Capacitance change ± 30%
 - ESR exceed three times specified value
 - Leakage current exceed specified value

Notes :

1. Can is negative, However, it is isolated with a PVC insulating sleeve and polypropylene end-disc.
2. Maximum ripple current for each capacitor diameter.

Capacitor Diameter	35mm	50mm	63mm	76mm	90mm
Max. Ripple Current (Amps)	20	20	40	40	72

Capacitor mounting

Capacitors are available in screw terminals in three mounting styles

AEST - Screw terminals with plain insulated base. *see page 7*

AEST-D - Screw terminals with stud mounting. *see page 7*

AEST-AL- Capacitor with aluminium bottom disc. *see page 8*

Figura VIII.5. Datasheet capacitor electrolítico BG-6DI.